

*Prozesstechnik für
organische Feldeffekt Transistoren:
Kontakte, Dielektrika
und Oberflächenpassivierungen*

Zur Erlangung des akademischen Grades
DOKTORINGENIEUR (Dr.-Ing.)
der Fakultät für Elektrotechnik, Informatik und Mathematik
der Universität Paderborn
vorgelegte Dissertation
von
Dipl.-Phys. Christoph Pannemann
aus Paderborn

Referent: Prof. Dr.-Ing. U. Hilleringmann
Korreferent: Prof. Dr. V. Wagner
Tag der mündlichen Prüfung: 29. September 2006
Paderborn, den 1. November 2006

Inhaltsverzeichnis

Abbildungsverzeichnis	ix
Tabellenverzeichnis	x
1 Einleitung	1
1.1 Organische Halbleiter in Leuchtdioden und Solarzellen	2
1.2 Der organische Feldeffekt Transistor	4
2 Grundlagen	6
2.1 Elektronische Grundlagen organischer Halbleiter	6
2.1.1 Das Bändermodell organischer Halbleiter	7
2.2 Das elektrische Verhalten des organischen Feldeffekt Transistors	10
2.3 Das organische Halbleitermaterial Pentacen	15
2.4 Vor- und Nachteile organischer Halbleitermaterialien	17
2.5 Abschätzung des Entwicklungspotenzials organischer Bauelemente	19
3 Schichtherstellung und Transistoraufbau	22
3.1 Substrat	24
3.2 Dielektrikum	25
3.3 Drain- und Source-Kontakte	27
3.4 Der organische Halbleiter	30
3.5 Prozessabfolge zur Herstellung von OFETs	33
4 Elektrische Charakterisierung	37
4.1 Einfluss des Dielektrikums	38

4.1.1	Thermisch gewachsenes SiO_2	39
4.1.2	TEOS	43
4.1.3	Si_3N_4	45
4.1.4	LTO	47
4.1.5	PECVD	49
4.1.6	Ta_2O_5	51
4.1.7	Zusammenfassung	52
4.2	Einfluss der Aufdampfbedingungen auf die Morphologie der organischen Schicht	53
4.2.1	Schichtdicke	54
4.3	Reinheit des organischen Halbleitermaterials	57
4.4	Einfluss der Drain- und Source-Kontakte auf die Transistoreigenschaften	58
4.4.1	Einfluss des Kontaktmetalls	58
4.4.2	Strukturierung der Kontakte	61
4.4.3	Kontaktwiderstand	63
4.5	Skalierbarkeit	65
4.6	Modellbildung mit Hilfe der MOS-Gleichungen	68
5	Alterungsuntersuchungen	72
5.1	Alterung unter Laborbedingungen	73
5.2	Fraktionierung der Alterungsmechanismen	75
5.2.1	Sauerstoff	75
5.2.2	Einfluss ausgewählter Laborgase	78
5.2.3	Luftfeuchtigkeit	82
5.3	Kapselungsversuche	85
6	Aufbau logischer Schaltungen	93
6.1	Inverter	93
6.2	Layout 1	94
6.3	Layout 2	96
7	Zusammenfassung	99

7.1	Ausblick	101
Literaturverzeichnis		102
A		A
A.1	Reinigung A	A
A.2	Reinigung C	A
Index		C

Abbildungsverzeichnis

1.1	Preis - Frequenz Diagramm	2
1.2	Querschnitt durch eine organische Leuchtdiode/Solarzelle	3
1.3	Aufrollbares Display auf flexiblem Kunststoffsubstrat	4
1.4	Der organische Feldeffekt Transistor	5
1.5	Der organische Feldeffekt Transistor mit isolierter Gate-Elektrode	5
2.1	Die sp^2 -Hybridisierung der Bindungorbitale des Benzols	6
2.2	Die Mesomerie des Benzols	7
2.3	Lage von HOMO und LUMO des Pentacens, relativ zum Vakuumniveau	8
2.4	Die Bandstruktur der Acene	8
2.5	Struktur des organischen n-Halbleiters C60	9
2.6	Das Bandmodell organischer Halbleiter	10
2.7	Ermittlung der Schwellenspannung durch Extrapolation aus der Eingangskennlinie	14
2.8	Das organische Molekül Pentacen	15
2.9	Abhängigkeit der Ordnung im organischen Kristall von der Substrattemperatur während der Abscheidung	17
2.10	Pentacen-Chinon	18
2.11	Alterung durch Wassermoleküle	19
3.1	Die Planartechnologie	23
3.2	Die thermische Oxidation	24
3.3	Wachstum von Pentacen auf Gold	28
3.4	Drain- und Source-Kontakte in Corbino-Typ Anordnung	30
3.5	Umwandlung eines Pentacen-Precursors	31

3.6	Abfolge der Prozessschritte zur Herstellung eines OFETs	34
3.7	Abfolge der Prozessschritte zur Herstellung eines OFETs mit isoliertem Gate-Kontakt	36
4.1	Aus- und Eingangskennlinie eines OFETs mit SiO_2 als Dielektrikum	39
4.2	AFM-Untersuchung des Pentacen-Wachstums auf SiO_2 und Gold	40
4.3	Ausgangskennlinienfeld eines OFETs, gereinigt mit einem Sauerstoff-Plasma vor der Pentacen Beschichtung	41
4.4	AFM-Charakterisierung der Oberfläche des Pentacens	42
4.5	AFM-Charakterisierung der Oberfläche des Pentacens im Transistorkanal	43
4.6	Aus- und Eingangskennlinie eines OFETs mit TEOS als Dielektrikum	44
4.7	Aus- und Eingangskennlinien eines OFETs mit Si_3N_4 als Dielektrikum	46
4.8	Aus- und Eingangskennlinien von OFETs mit LTO als Dielektrikum	48
4.9	Oxiddurchbruch durch hohe Spannungsbelastung	50
4.10	Aus- und Eingangskennlinie eines OFETs mit einer Doppelschicht aus LTO und PECVD-Oxid als Dielektrikum	51
4.11	Aus- und Eingangskennlinie eines OFETs mit Ta_2O_5 als Dielektrikum	52
4.12	Verteilung der maximalen Drain-Source-Ströme sowie der Schwellenspannungen bei einer Pentacen-Schichtdicke von 30 nm	55
4.13	Verteilung der maximalen Drain-Source-Ströme sowie der Schwellenspannungen bei einer Pentacen-Schichtdicke von 20 nm	56
4.14	Aus- und Eingangskennlinie eines OFETs mit aufgereinigtem Pentacen	58
4.15	Vergleich der Ausgangskennlinienfelder zwischen einem OFET mit Nickel-Kontakten und einem OFET mit Nickel-Gold-Kontakten	59
4.16	Vergleich der Ausgangskennlinienfelder zwischen einem OFET mit Titan-Gold-Kontakten und einem OFET mit Nickel-Gold-Kontakten	60
4.17	Metall-Halbleiter-Kontakt mit Titan-Haftschrift	61
4.18	Strukturierung der Drain- und Source-Kontakte durch Ätzen oder Lift-off	61
4.19	REM-Aufnahme Lift-off strukturierter Drain- und Source-Kontakte	62
4.20	Strukturierung der Drain- und Source-Kontakte mittels Lift-off	63
4.21	Bestimmung des Kontaktwiderstands und der effektiven Kanallänge	64
4.22	Self-assembled-monolayer Behandlung der Drain- und Source-Kontakte / Ausgangskennlinienfeld eines mit Anthracenthiole behandelten OFETs	65

4.23	Längenabhängigkeit der Transistorparameter	67
4.24	Weitenabhängigkeit der Transistorparameter	68
4.25	Modellierung des Ausgangskennlinienfeldes eines OFETs mit Nickel-Gold Kontakten	70
4.26	Modellierung des Ausgangskennlinienfeldes eines OFETs mit Anthracenthioi- behandelten Nickel-Gold Kontakten	71
5.1	Einfluss der Lagerung unter Laborbedingungen auf die Ein- und Ausgangskenn- linie eines ungekapselten OFETs	73
5.2	Verhalten des Sättigungsstroms bei $V_{GS} = -40\text{ V}$ während der Alterung über neun Monate	74
5.3	Gebondeter OFET auf der Mess-Platine	76
5.4	Einfluss von Sauerstoff auf die Ein- und Ausgangskennlinie eines OFETs	76
5.5	Pentacen-Chinon	77
5.6	Verhalten des Sättigungsstroms bei $V_{GS} = -40\text{ V}$ und $V_{DS} = -40\text{ V}$ nach Expo- sition an Stickstoff bzw. Sauerstoff	79
5.7	Verhalten des Sättigungsstroms bei $V_{GS} = -40\text{ V}$ und $V_{DS} = -40\text{ V}$ nach Expo- sition an trockenem Stickstoff, Stickstoff, Sauerstoff und Laborluft	81
5.8	Schwellenspannungsverschiebung in Abhängigkeit von der Luftfeuchtigkeit	82
5.9	Verhalten charakteristischer Transistorkennndaten im Temper-Versuch	84
5.10	Thermisch erzeugter 'dangling bond' am Pentacen	85
5.11	PTFE gekapselter OFET	86
5.12	Einfluss der Beschichtung eines OFETs mit 20 nm dünnem PTFE auf die Tran- sistorparameter	87
5.13	Mikroskopaufnahme eines OFETs mit 'interdigital strukturierten' Kontakten	88
5.14	Aus- und Eingangskennlinie eines OFET mit 'interdigital strukturierten' Kontakten	89
5.15	Alterung eines 'interdigital strukturierten' OFETs mit PTFE-Kapselungsschicht	90
5.16	Kontaktpad und Leiterbahn, z.T. mit PTFE bedeckt, nach vier Monaten Alterung	91
6.1	Aufbau einer Inverterschaltung, Layout 1	94
6.2	Inverterkennlinie, Layout 1	95
6.3	Inverter, Layout 1	96
6.4	Inverter, Layout2	96

6.5	Inverterkennlinie, Layout 2	97
-----	---------------------------------------	----

Tabellenverzeichnis

4.1	Zusammenfassung der Ergebnisse zur Charakterisierung der Dielektrika	53
5.1	Degradation der elektrischen Transistorparameter eines ungekapselten OFETs .	74
5.2	Schwellenspannungswerte in Abhängigkeit verschiedener Drücke und Laborgase .	80
5.3	Degradation der elektrischen Transistorparameter eines OFETs mit PTFE-Kapselung	90

Kapitel 1

Einleitung

Nach der Entdeckung halbleitender Eigenschaften in organischen Filmen zum Ende der 60'er Jahre des vergangenen Jahrhunderts wurden organische Halbleiter eher stiefmütterlich behandelt. Leistungsfähige mikroelektronische Schaltungen konnten mit der Siliziumtechnologie bereits seit Jahren hoch reproduzierbar und vergleichsweise preiswert hergestellt werden. Erst in den 90'er Jahren, als die Verbreitung mikroelektronischer Schaltungen im Alltagsgebrauch der Menschen wuchs, wurde das Interesse an organischen Halbleitern größer. Spätestens im Jahr 2000 mit der Verleihung des Nobelpreises in Chemie an Alan Heeger und seine Kollegen fand auch die breite Öffentlichkeit Interesse an den neuartigen Halbleitern und ihren Möglichkeiten. Inzwischen waren siliziumbasierte Schaltungen mit ihren Schaltgeschwindigkeiten in immer neue Dimensionen vorgestoßen, der durch den aufwändigen Herstellungsprozess bedingte Preis blieb jedoch konstant.

Parallel zur Weiterentwicklung der Siliziumtechnologie ist allerdings der Bedarf an preiswerten Schaltkreisen für einfachste Anwendungen in Spielzeugen oder zur Einmalverwendung, beispielsweise in der Medizin oder für Funketiketten in Handel und Logistik, stark angestiegen. Die von den anorganischen Schaltungen bei der Entwicklung zu immer schnelleren Taktfrequenzen hinterlassene Lücke im Niedrigpreissegment soll nun von den organischen Halbleitermaterialien geschlossen werden (siehe Abbildung 1.1).

Zwar sind die Schaltfrequenzen organischer Bauelemente heute noch vergleichsweise gering, einfache Anwendungen mit geringem Rechen- und Speicheraufwand lassen sich in naher Zukunft jedoch realisieren. Viele dieser Anwendungen werden heute alleine aus Kostengründen nicht in Siliziumtechnologie realisiert, preiswertere Schaltkreise würden der Technik jedoch zum Durchbruch verhelfen. Als Beispiel kann hierfür das 'Radio-Frequency-Identification-Tag'(RFID-Tag) genannt werden. Ein funkauslesbarer Speicher für Warenbestimmung und -preis könnte die heute üblichen Strichcodes auf der Handelsware in Zukunft vollständig ersetzen und deren Funktion erweitern. Schon heute werden in der Waren-Logistik Funketiketten zur Ortung und Verfolgung von Warenpaletten eingesetzt. Da jedoch heute zum größten Teil noch Siliziumchips verwendet werden, ist der Preis für ein einzelnes RFID-Tag so hoch, dass sich ein Einsatz in Einweg-Etiketten, z.B. direkt auf der Ware, aus wirtschaftlichen Gründen nicht lohnt. Hier könnten organische Bauelemente in naher Zukunft zum Einsatz kommen.

Die Vorteile organischer Halbleitermaterialien liegen zum einen in der preiswerten Herstellung durch die chemische Industrie im großen Maßstab, was den Preis des Ausgangsmaterials gering

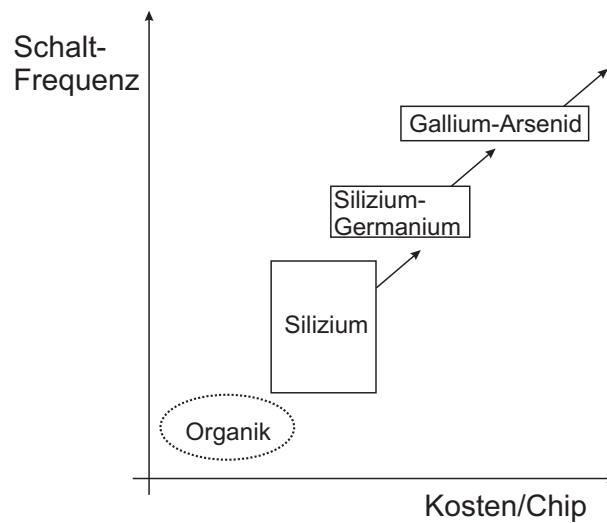


Abbildung 1.1: Während Germanium- und Silizium-Halbleiterbauelemente immer neue Schaltfrequenzbereiche erobern, eröffnet sich im unteren Preis- und Leistungssegment eine Lücke für organische Halbleiterbauelemente

hält. Zusätzlich eröffnen sich durch die Verwendung organischer Halbleitermaterialien grundsätzlich neue Produktionsverfahren für mikroelektronische Schaltungen. Durch die speziellen charakteristischen Eigenschaften der einzelnen Molekültypen lassen sich z.B. die Temperaturstabilität so genannter 'small molecules' oder die Löslichkeit von Polymeren in Lösungsmitteln bei der Herstellung dünner Filme ausnutzen. Je nach Molekültyp lassen sich damit dünne halbleitende Schichten durch thermisches Verdampfen bzw. Spin-coaten, Tintenstrahl- oder offset-Drucken [1][2][3] herstellen. Prinzipiell eignet sich jedes dieser Verfahren zur großflächigen Deposition dünner organischer Filme.

Durch die damit verbundene Unabhängigkeit vom Silizium als alleinigen Ausgangsmaterial für die Mikroelektronik ist die Verwendbarkeit flexibler Substratmaterialien statt der bislang benutzten starren Silizium-Wafer denkbar [4]. Dünne Kunststofffolien könnten als Basismaterial eingesetzt werden [5] und würden Druckprozesse im so genannten 'Rolle-zu-Rolle' Verfahren erlauben. Bei Anwendung eines geeigneten Druckprozesses ließe sich die Weltjahresproduktion mikrosystemtechnisch in Siliziumplanartechnik gefertigter Transistoren in wenigen Tagen in gleicher Stückzahl als organische Feldeffekt Transistoren (OFET) mit einer einzelnen Druckanlage bewältigen [6].

1.1 Organische Halbleiter in Leuchtdioden und Solarzellen

Wie in der anorganischen Halbleitertechnologie können mit organischen Halbleitern in Abhängigkeit von der elektronischen Bandlücke fotoelektrische Wandler als organische Leuchtdioden (OLED) oder Solarzellen, sowie elektronische Schalter als Transistoren gefertigt werden.

OLEDs und Solarzellen lassen sich durch aufeinander folgendes thermisches Verdampfen oder Spin-Coaten p- und n-leitender Materialien auf ein meist transparentes Substrat, wie z.B. ein mit Indium-Zinnoxid beschichtetes Quarzglas herstellen (siehe Abbildung 1.2). Als halbleitende Materialien eignen sich in Solarzellen als p-Leiter das Polymer PPV oder das kleine Molekül

Zink-Phthalocyanin, als n-Leiter kommt das thermisch verdampfbare Fulleren C_{60} in Frage. Um die Oberfläche des p-n-Übergangs zu vergrößern, bietet es sich an, eine Mischschicht aus p- und n-leitenden Materialien herzustellen [7]. Der Wirkungsgrad der Solarzellen hängt von der Anzahl der generierten Elektronen-Loch-Paare in Relation zur gesamten absorbierten Photonen-Zahl ab und liegt heute bei bis zu 3,5% [8]. Er steigt mit der Dicke der p-n-Übergangsschicht, da nur hier durch Photonen-Wirkung Elektronen-Loch-Paare erzeugt werden können. Jedoch wirkt eine dicke organische Schicht auch dem Wirkungsgrad entgegen, da mit größerer Schichtdicke die Anzahl der rekombinierenden Ladungsträger beim Transport zu den in diesem Fall weiter entfernten Kontakten steigt.

Der spektrale empfindliche Bereich einer Solarzelle hängt von der Wahl des verwendeten Ausgangsmaterials und dessen Bandlücke ab [9]. Denkbar ist, zukünftig für eine breite spektrale Absorption Materialien mit entsprechenden elektronischen Eigenschaften zu entwickeln. Mögliche Einsatzgebiete für organische Solarzellen sind für bisher verwendete Solarpaneele unwirtschaftliche geografische Regionen und Gebäudeseiten oder leichte ausrollbare Solarmodule für Weltraumsonden und Satelliten. Hier wurden bisher störungsanfällige Klappmechanismen für die starren Solarpaneele eingesetzt.

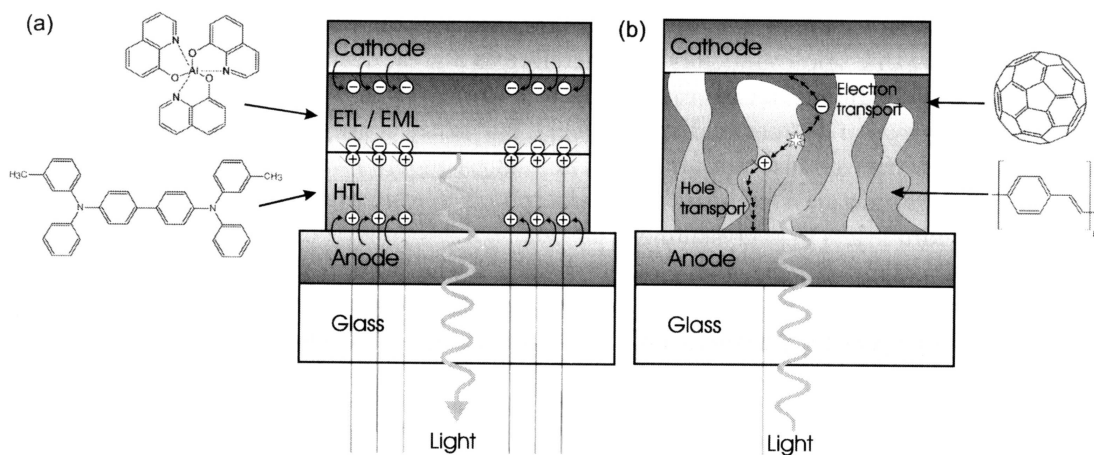


Abbildung 1.2: Sowohl die organische Leuchtdiode (a) als auch die organische Solarzelle (b) basieren auf einer Heteroverbindung aus p- und n-leitenden organischen Halbleitern. ETL bezeichnet in dieser Abbildung die 'electron transport layer', HTL die 'hole transport layer' und EML die 'emission layer' (Nach [8])

Das Funktionsprinzip der OLEDs basiert auf der Umkehrung des fotoelektrischen Effekts der Solarzellen. Hier werden Elektronen-Loch-Paare in einen p-n-Übergang injiziert, so dass es zur Rekombination des Ladungsträgerpaares unter Aussendung eines Photons kommt (siehe Abbildung 1.2). Die Wahl des Materials und damit der Bandlücke bestimmt die Farbe des ausgesandten Lichts [10]. Gegenüber heutigen TFT-Displays verzichten OLED-basierende Anzeigen auf eine Hintergrundbeleuchtung. Die selbstleuchtenden Elemente weisen hohe Betrachtungswinkel von nahezu 180° auf. Auch OLEDs lassen sich wie alle organischen Bauelemente auf flexiblen Substratmaterialien fertigen, was neuartigen Anwendungen, wie aufrollbaren Displays, den Weg ebnet (siehe Abbildung 1.3). Als Vorreiter der organischen Halbleiterbauelemente finden schon heute OLEDs in monochromen Anzeigen und Beleuchtungen, aber auch als RGB-Modul in Kleinbildschirmen von Autoradios und Digitalkameras Anwendung.



Abbildung 1.3: Gemeinsam mit OFETs als Treiberelement lassen sich OLEDs als Pixel-Bausteine in aufrollbaren Displays auf einem flexiblen Substrat integrieren

1.2 Der organische Feldeffekt Transistor

Neben biegsamen Leuchtdioden sind zur Verwirklichung aufrollbarer Displays auch flexible Schaltelemente zur Ansteuerung der Pixel notwendig [11] [12] [13]. Für organische Transistoren wird bislang das Prinzip des Feldeffekt Transistors favorisiert. Über eine Steuer-Elektrode, das so genannte Gate wird mittels einer angelegten Spannung die Ladungsträgerkonzentration im Halbleiter beeinflusst. So kann über die Gate-Source-Spannung der Stromfluss zwischen der Drain- und Source-Elektrode gesteuert werden (siehe Abbildung 1.4).

Pentacen als p-leitender Halbleiter wird im Anreicherungsmodus betrieben, indem eine negative Spannung an die Gate-Elektrode angelegt wird. Dann werden die Löcher aus dem Pentacen-Film an der Grenzfläche zum Dielektrikum gesammelt und es bildet sich ein leitfähiger Ladungsträger-Kanal zwischen Drain- und Source-Kontakt aus [14]. Da organische Filme in der Regel eine sehr geringe Zahl freier Ladungsträger besitzen, müssen auch beim Pentacen für den Transistorbetrieb zusätzlich Ladungsträger aus dem Source-Kontakt in den Kanal fließen. Im Vergleich zur Siliziumtechnologie werden zum Betrieb der OFET heute noch hohe Spannungen bis zu 80V benötigt. Dies liegt an der noch geringen Ladungsträgerbeweglichkeit im organischen Halbleiter, die heute vergleichbar mit der von amorphem Silizium ist [15] [16]. Die Ladungsträgerbeweglichkeit hängt unter anderem stark von der Morphologie der organischen Schicht ab (siehe Abschnitt 2.3). Eine ungeordnete Pentacen-Schicht verhindert eine hohe Ladungsträgerbeweglichkeit, da der Transport der Ladungsträger von Molekül zu Molekül durch einen geringen Molekülorbitalüberlapp behindert wird. Hohe Beweglichkeiten werden nur in hoch geordneten Filmen und Einkristallen erzielt. Eine Senkung der erforderlichen Gate-Source-Spannung wäre denkbar durch den Einsatz von Isolatoren mit großer Dielektrizitätszahl, wie beispielsweise Tantalpentoxid ($\epsilon_r \approx 23$), oder die Senkung der Dicke des Dielektrikums im Gate-Bereich. Durch Verwendung eines Haftvermittlers kann auf das Wachstum der Pentacen-Schicht während des thermischen Verdampfens eingewirkt werden. Haftvermittler, wie beispielsweise das Octadecyltrichlorsilan, begünstigen eine hohe Ordnung im organischen Film.

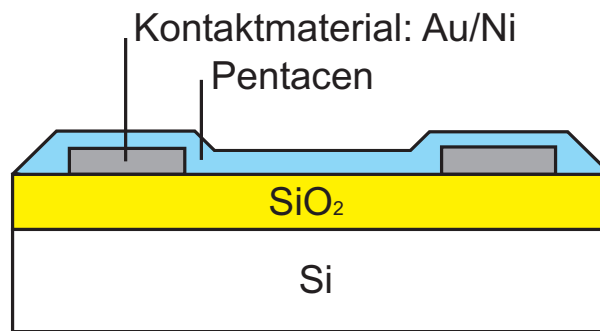


Abbildung 1.4: Der organische Feldeffekt Transistor

Im einfachen experimentellen Aufbau wird oft auf die Strukturierung einer metallischen Elektrode verzichtet und stattdessen der hochdotierte Silizium-Wafer sowohl als Substrat, als auch als gemeinsames Gate für alle Transistoren auf der Scheibe verwendet (siehe Abbildung 1.4) [8]. Da zur Charakterisierung jeweils nur ein einzelner Transistor mittels Drain und Source kontaktiert wird, können Wechselwirkungen zwischen benachbarten Bauelementen ausgeschlossen werden. Wichtig ist nur eine ausreichende Isolierung der Zuleitungen zu Drain und Source mittels eines dicken Feldoxids, das die Gate-Bereiche ausschließt. Da bei der ganzflächigen Beschichtung der Transistoren mit dem Halbleitermaterial am Rand des Wafers ebenfalls das Substrat kontaktiert werden kann, sind geringe Leckströme möglich, aufgrund des hochohmigen organischen Halbleiters aber häufig vernachlässigbar.

Sollen einfache logische Schaltungen z.B. Inverter oder Ringoszillatoren realisiert werden, so werden frei ansteuerbare Gate-Elektroden benötigt (siehe Abbildung 1.5). Ein gleichzeitiges Ansprechen aller Gates ist hierbei nicht erwünscht. Weitere Strukturierungsschritte mittels Fotolithografie, Abscheide- und Ätztechnik sind notwendig, um eine Durchkontaktierung der elektrisch angesteuerten Gates durch das Dielektrikum zu ermöglichen. Unumgänglich ist hierbei auch die Verwendung eines für die metallischen Gate-Elektroden verträglichen Abscheideprozesses für das Dielektrikum.

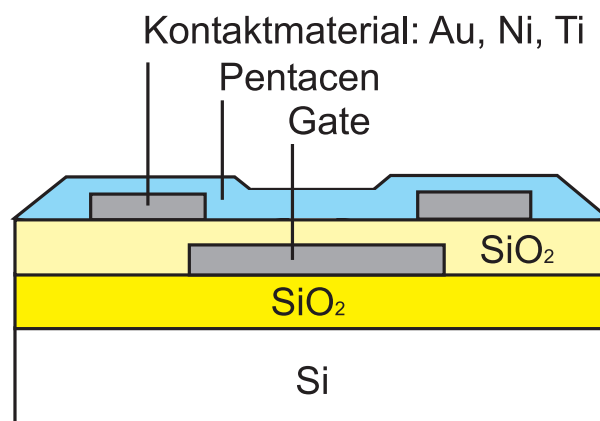


Abbildung 1.5: Der organische Feldeffekt Transistor mit isolierter Gate-Elektrode für den Einsatz in einfachen logischen Schaltungen wie z.B. Invertiern

Kapitel 2

Grundlagen

2.1 Elektronische Grundlagen organischer Halbleiter

Im Gegensatz zum anorganischen Halbleiter ist die Ursache des halbleitenden Effekts der organischen Halbleiter nicht im Kristall, sondern im Molekül selbst zu suchen. Im anorganischen Halbleitermaterial kommt erst durch die strenge Einhaltung der Gitterkonstanten als Abstand zwischen zwei Atomen im kristallinen Verbund die Ausbildung und der Charakter des Bandschemas zustande [17]. Im organischen Halbleiter dagegen liegen die Wurzeln des halbleitenden Effekts schon im Molekül und dessen Aufbau begründet. Als Grundgerüst des Moleküls dienen sowohl bei Polymeren als auch bei kleinen Molekülen Ketten von Kohlenstoffatomen. Als besonders stabil gilt dabei die abwechselnde Abfolge von Einfach- und Doppelbindungen, auch konjugierte Doppelbindung genannt. An den jeweiligen Kohlenstoffatomen kommt es dabei zu einer sp^2 -Hybridisierung der Bindungorbitale (siehe Abbildung 2.1).

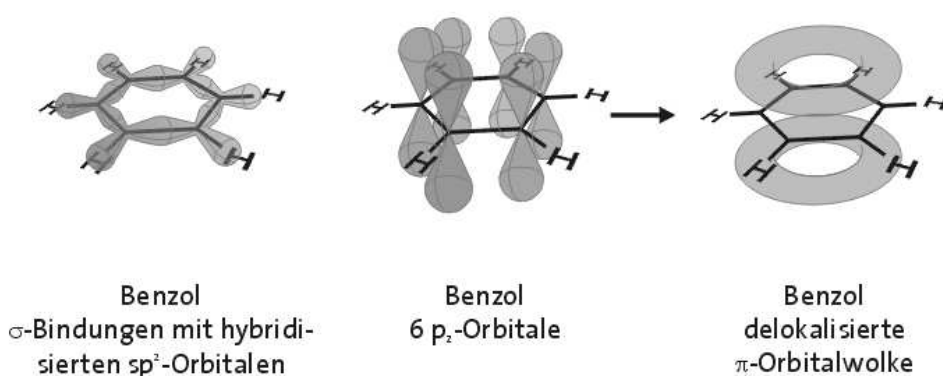


Abbildung 2.1: Die sp^2 -Hybridisierung der Bindungorbitale ist Grundlage des delokalisierten π -Elektronensystems. Die Aufenthaltswahrscheinlichkeiten der Elektronen der p_z -Orbitale sind nach der Hückel-Theorie über das gesamte Molekül verschmiert (Nach [18])

Die Hauptlast der Bindung kommt dabei dem kugelförmigen s-Orbital zu, während das keulenförmige p-Orbital aus geometrischen Gründen einen schwächeren Anteil zu tragen hat. Bei langen Kohlenstoffketten oder aromatischen Molekülen wie dem Pentacen bestehen nach Hückel

[19] elektronische Wechselwirkungen der Elektronen des p_z -Orbitals mit entsprechenden Orbitalen weiterer Atome der Kohlenstoffkette. Das Resultat hieraus ist eine nicht verschwindende Aufenthaltswahrscheinlichkeit dieser Bindungs-Elektronen auf Atomen des gesamten Moleküls und eine große Zahl besetzbarer elektronischer Zustände. Die Aufenthaltswahrscheinlichkeit der Bindungs-Elektronen konjugierter π -Elektronensysteme ist über das gesamte organische Molekül verschmiert. Die Elektronen des p_z -Orbitals einer Doppelbindung sind nicht an ein Atom-Paar gebunden, sondern frei auf dem Molekül beweglich. Dieser Zustand wird als delokalisierte Doppelbindung bezeichnet. Abbildung 2.2 verdeutlicht die freie Beweglichkeit der delokalisierten Doppelbindung anhand der Mesomerie des Benzol-Moleküls.

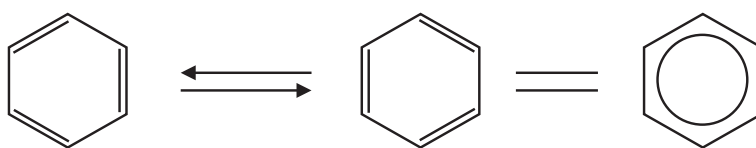


Abbildung 2.2: Aufgrund der delokalisierten Doppelbindungen des Benzol-Moleküls können diese keinem der Kohlenstoffatome fest zugeordnet werden. Die linke und mittlere Darstellung treten mit gleicher Wahrscheinlichkeit auf; statt der einzelnen Doppelbindungen wird in der vereinfachten Darstellung (rechts) ein Kreis in das Benzol-Sechseck gezeichnet

2.1.1 Das Bändermodell organischer Halbleiter

Durch externe Anregung kann ein Elektron des π -Elektronensystems in einen angeregten Zustand übergehen. Die Anregung kann wie bei anorganischen Halbleitern in Form thermischer Energie oder auch durch Photonen genügend großer Energie erfolgen. Die Bandlücke des organischen Halbleiters wird durch die kleinste notwendige Energie für das Anheben eines Elektrons vom bindenden in ein anti-bindendes Orbital bestimmt. Analog zum Valenzband und Leitungsband des anorganischen Halbleiters wird im Fall organischer Halbleiter vom 'highest occupied molecular orbital' (HOMO) bzw. dem 'lowest unoccupied molecular orbital' (LUMO) gesprochen (siehe Abbildung 2.3). Die Energieniveaus eines Moleküls entstehen durch Linear-kombination der Atom-Energieniveaus (MO-LCAO-Ansatz, siehe [19]).

Die Dichte der elektronischen Zustände unter- und oberhalb der Bandkanten wird von der Größe und Verzweigtheit des Moleküls bestimmt. Da die elektronischen Zustände durch Wechselwirkung der π -Elektronen mit p_z -Orbitalen benachbarter Atome entstehen, steigt die Zahl der möglichen Zustände mit der Anzahl konjugierter Doppelbindungen und damit auch mit der Kettenlänge. Das in dieser Arbeit verwendete Halbleitermolekül Pentacen gehört zur Molekülgruppe der Acene. Wie aus Abbildung 2.4 ersichtlich, steigt mit zunehmender Kettenlänge die Anzahl der Energiezustände, resultierend in einer Abnahme der Bandlücke [20][21][22]. Weitere Zustände können durch die Reaktion des organischen Moleküls, beispielsweise mit dem Luftsauerstoff, während der Alterung eines OFETs entstehen (siehe Abschnitt 2.4). Diese Zustände entstehen auch innerhalb der Bandlücke, wo sie als Störstellen, so genannte 'traps', den Transport der Ladungsträger behindern.

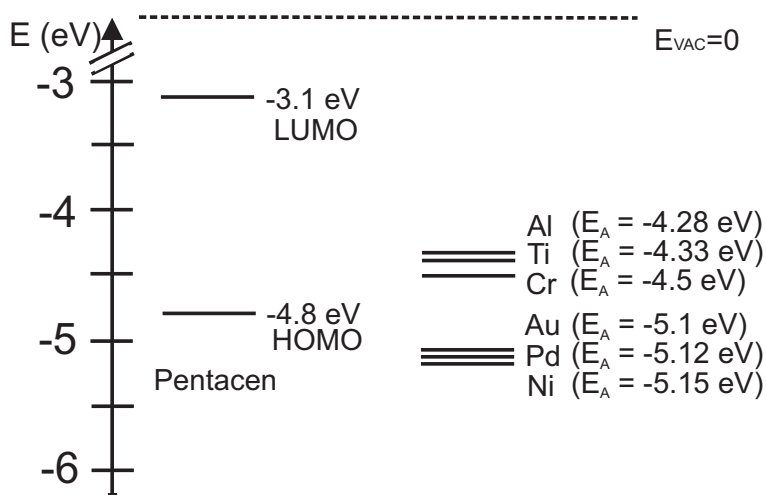


Abbildung 2.3: Als p-leitender Halbleiter verfügt das Pentacene über eine flache energetische Lage von HOMO und LUMO. Zur Ladungsträgerinjektion bieten sich Metalle mit hohen Austrittsarbeiten (E_A) wie z.B. Nickel, Palladium und Gold an (Nach [17])

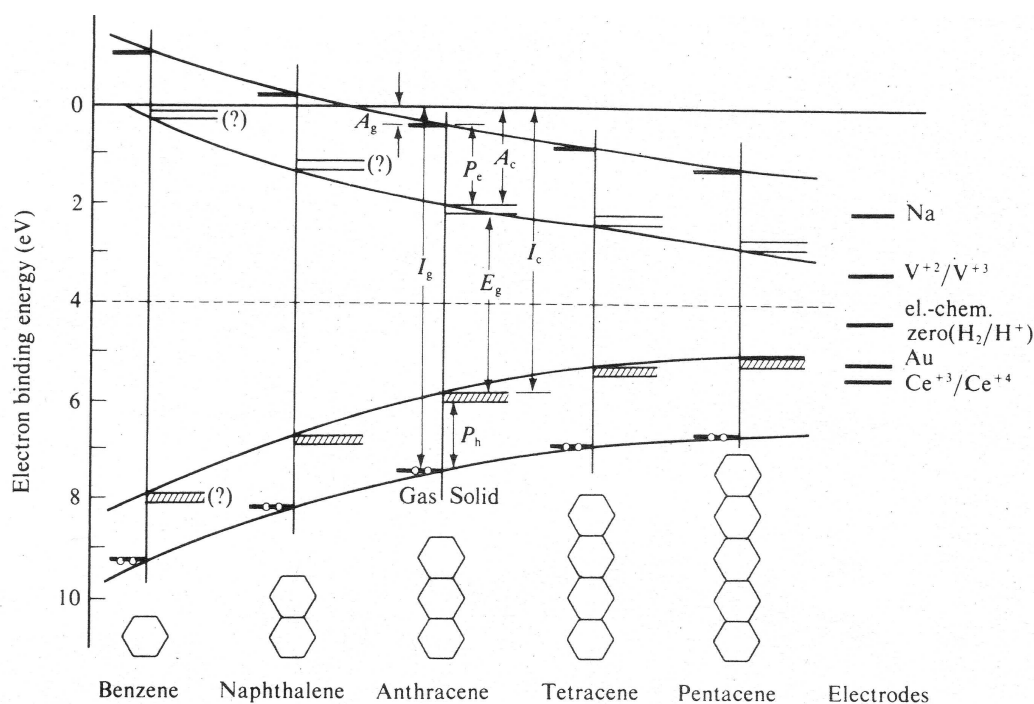


Abbildung 2.4: Pentacene gehört zur Molekülgruppe der Acene. Mit wachsender Molekülkettenlänge nimmt die Anzahl der besetzbaren Zustände auf dem Molekül zu, die Bandlücke schrumpft (Nach [23])

Wie bei anorganischen Halbleitern existieren bei den organischen Halbleitern zwei Leitungstypen. Über den Leitungstyp entscheiden hier jedoch nicht der Charakter des Dotierstoffes, sondern hauptsächlich die Geometrie und die chemischen Eigenschaften des organischen Halbleitermoleküls. Das Fulleren C_{60} (siehe Abbildung 2.5) bildet als dünner Film n-leitende Eigenschaften aus. Bis zu sechs Elektronen kann das stark elektronegative Molekül auf seiner Oberfläche aufnehmen. Ursache der hohen Elektronegativität ist u.a. die sphärische Form des

Moleküls. Während sich in planaren Molekülen die p-Orbitale der Kohlenstoffatome gleichsam ober- und unterhalb der Molekülebene ausbreiten können, findet beim Fulleren eine Abstoßung der inneren p-Orbitale statt. Die räumliche Ausdehnung der äußeren p-Orbitale wird dadurch stärker ausgeprägt, die Ladungsdichte auf der äußeren Hülle des Fulleren erscheint geringer, also leicht positiv. Diese positive Ladung kann durch Aufnahme von weiteren Elektronen neutralisiert werden.

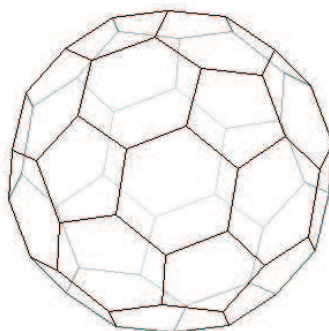


Abbildung 2.5: Das Fulleren C_{60} besitzt eine sphärische Form und hat einen stark elektronegativen Charakter

P-leitende Halbleiter wie das Pentacen können das Fehlen eines oder mehrerer Elektronen über ein weit verzweigtes Gerüst aus Doppelbindungen gut kompensieren. Die Elektronenaffinität des Moleküls ist deutlich geringer und drückt sich nicht zuletzt auch in der flacheren energetischen Lage von HOMO (-4.8 eV) und LUMO (-3.1 eV) aus (siehe Abbildung 2.3)[24].

Der Elektronentransport auf dem organischen Molekül erfolgt über die angeregten Zustände des LUMO, der Löchertransport über das HOMO. Aufgrund der delokalisierten Doppelbindung kann der Ladungstransport über das Molekül durch ein Umklappen der Doppelbindung von einem Atom zum nächsten veranschaulicht werden. Über einen so ausgelösten Dominoeffekt kann ein Ladungsträger über das gesamte Molekül transportiert werden. Der Übergang zwischen benachbarten Molekülen erfolgt über einen Hopping-Mechanismus, der den Ladungsträger die Energiebarriere zwischen beiden Molekülen überwinden lässt (siehe Abbildung 2.6). Bei großer Ladungsträgerdichte im organischen Kristall ist die Zeitspanne zwischen zwei Hopping-Transporten auf einem Molekül so gering, dass dieses in der Zwischenzeit nicht aus dem angeregten Zustand relaxieren kann. Unter diesen Umständen ist die notwendige Aktivierungsenergie für das Hopping abgesenkt und es kommt bei den Ladungsträgern zu einem korrelierten Hopping bei erhöhter Ladungsträgerbeweglichkeit [25][26].

Das notwendige Überwinden der Energiebarrieren zwischen den Molekülen ist die Ursache für die geringere Ladungsträgerbeweglichkeit beim Hopping-Transport. Bei dem mit dem Pentacen verwandten Anthracen (siehe Abbildung 2.4) wird zwischen Hopping- und Bändertransport bei einer Ladungsträgerbeweglichkeit von $1\text{ cm}^2/\text{Vs}$ unterschieden. Während man oberhalb dieses Werts von Bändertransport spricht, so ist unterhalb dieser Grenze Hopping-Transport anzutreffen [23]. Mit abnehmendem räumlichen Abstand zwischen den Molekülen prägt sich ein bandartiger Transportmechanismus aus. Der Bändertransport geht, verglichen mit dem Hopping-Transport, mit einer erhöhten Ladungsträgerbeweglichkeit einher. Für eine hohe Ladungsträgerbeweglichkeit ist eine hohe Ordnung der Moleküle im organischen Kristallverbund

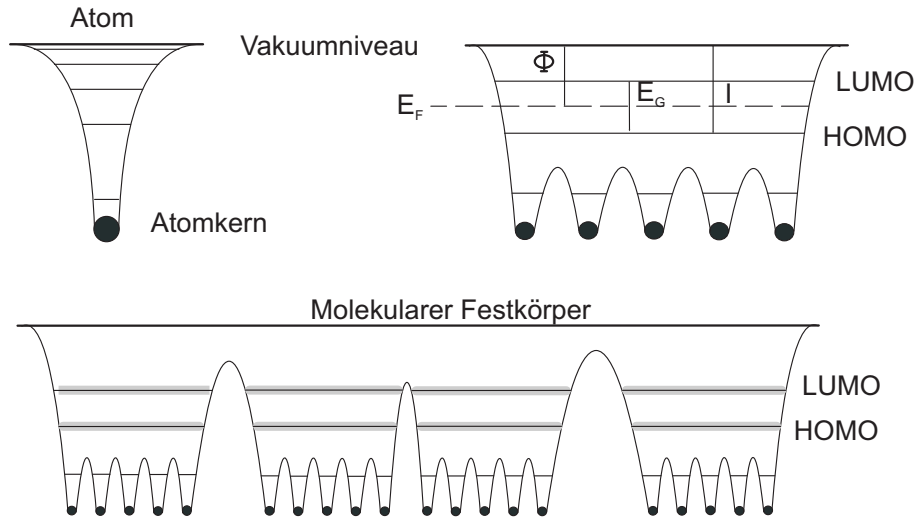


Abbildung 2.6: Der Ladungstransport auf dem organischen Molekül erfolgt über angeregte Zustände. Zwischen den Molekülen erfolgt der Ladungstransport über Hopping-Mechanismen. Φ =Fermi-Energie, E_F =Fermi-Level, I =Ionisationsenergie, E_G =Bandlücke

unumgänglich. Eine hohe Ordnung kann z.B. durch geeignete Herstellungsparameter beim thermischen Verdampfen organischer Moleküle erzeugt werden. Die Erzeugung der kristallinen Ordnung ist bei günstig gewählten Abscheideparametern ein selbstorganisierter Prozess (siehe Kapitel 2.3).

2.2 Das elektrische Verhalten des organischen Feldeffekt Transistors

Im standardisierten IEEE Messverfahren zur Charakterisierung von OFETs [27] wird vorgeschlagen, analog zur MOS-Technologie die Beschreibung des elektrischen Verhaltens und der Ladungsträgerbeweglichkeit über die Shockley-Gleichungen vorzunehmen [8]. Tatsächlich zeigen Modellierungsversuche vermessener Bauelemente durch die Shockley-Gleichungen, dass mit ihrer Hilfe eine Beschreibung des organischen Transistorverhaltens prinzipiell möglich ist [28]. Da die tatsächlichen elektrischen Abläufe innerhalb des organischen Halbleiterbauelements aufgrund ihrer Komplexität heute noch nahezu unerforscht bzw. umstritten sind, erfolgt die Beschreibung der in dieser Arbeit hergestellten OFETs zunächst basierend auf den nachfolgend vorgestellten Shockley-Gleichungen. Diese beschreiben den Stromfluss im Feldeffekt Transistor zwischen Drain- und Source-Kontakt und unterscheiden zwei Fälle:

$$I_{DS} = \frac{\mu \varepsilon_0 \varepsilon_r W}{t_{ox} L} [(V_{GS} - V_{th}) V_{DS} - \frac{1}{2} V_{DS}^2] \quad (2.1)$$

für den so genannten Trioden- oder linearen Anlaufbereich des Transistors, definiert durch:

$$V_{GS} - V_{th} > V_{DS}. \quad (2.2)$$

Der Sättigungsbereich eines Transistors wird nach Shockley beschrieben durch:

$$I_{DS} = \frac{\mu \varepsilon_0 \varepsilon_r}{2 t_{ox}} \frac{W}{L} [(V_{GS} - V_{th})^2] \quad (2.3)$$

für

$$V_{GS} - V_{th} \leq V_{DS}. \quad (2.4)$$

I_{DS} bezeichnet hierbei den Strom durch den Transistor zwischen Drain- und Source-Kontakt, V_{GS} die Spannung zwischen Gate- und Source-Kontakt, V_{DS} die Drain-Source-Spannung, V_{th} die Schwellenspannung, μ die Ladungsträgerbeweglichkeit, W die Transistorweite, L die Transistorlänge, t_{ox} die Dicke des Dielektrikums, ε_0 die Dielektrizitätskonstante des Vakuums und ε_r die Dielektrizitätskonstante des Dielektrikums.

Im linearen Anlaufbereich mit $V_{DS} \ll (V_{GS} - V_{th})$ wird der Leitwert im Transistorkanal durch:

$$g_m = \left(\frac{\partial I_{DS}}{\partial V_{GS}} \right)_{(V_{DS}=\text{konstant})} = \frac{WC_i}{L} \mu V_{DS} \quad (2.5)$$

beschrieben, wobei C_i den Kapazitätsbelag des Dielektrikums darstellt. g_m wird in diesem Zusammenhang auch als Steilheit bezeichnet. Aufgelöst nach der Ladungsträgerbeweglichkeit μ ergibt sich somit für den Anlaufbereich des Transistors:

$$\mu = \frac{\partial I_{DS}}{\partial V_{GS}} \frac{L}{WC_i V_{DS}}. \quad (2.6)$$

Für den Sättigungsbereich kann die Ladungsträgerbeweglichkeit über die Steigung der $\sqrt{I_{DS}} - V_{GS}$ Kennlinie abgeschätzt werden. Aus der Shockley-Gleichung für den Sättigungsbereich erhält man:

$$\mu = \frac{\partial I_{DS}}{\partial V_{GS}} \frac{L}{WC_i} \frac{1}{(V_{GS} - V_{th})}. \quad (2.7)$$

Die Ladungsträgerbeweglichkeit im organischen Feldeffekt Transistor hängt von weiteren äußeren Einflüssen wie der Temperatur (beim Hopping-Transport), der Feldstärke der Gate-Source-Spannung (durch Auffüllen niedriger elektronischer Zustände mit steigender Gate-Source-Spannung und resultierender Absenkung der Hopping-Aktivierungsenergie) oder aber intrinsischen Faktoren wie der Morphologie des organischen Films ab. Während der Einfluss der Temperatur sich über die Angabe derselben oder die Feldstärke des Gate-Feldes über Art und Dicke des Dielektrikums abschätzen lassen, so ist beispielsweise die Morphologie der organischen Schicht schwer zu kontrollieren.

Die meisten Modelle zur Bestimmung der Ladungsträgerbeweglichkeit gehen von einer Gleichverteilung des Beweglichkeitswertes für alle Ladungsträger im Transistorkanal aus [8]. Dies ist jedoch nur bei einem nahezu einkristallinen Film anzunehmen, der nur bei idealen Aufwuchsbedingungen entstehen kann. Geringe Abweichungen der Substrattemperatur, der Aufwuchsrate oder der Reinheit der Oberfläche führen dagegen häufig zu einem Insel artigen Wachstum der organischen Kristallite. Pyramidale kristallin geordnete Strukturen werden dabei von einer

großen Anzahl von Korngrenzen durchzogen, so dass es lediglich am Fuße dieser Kristallite zu Berührungen kommen kann (siehe Abschnitt 2.3).

Es wird daher davon ausgegangen, dass oberhalb dieser ersten Molekül-Monolagen, die jedoch für den Großteil des Ladungstransports zuständig sind [29], gerade bei größeren elektrischen Gate-Feldern keine Gleichverteilung der Ladungsträgerbeweglichkeit anzutreffen ist. Innerhalb der einkristallinen Bereiche muss daher von einer viel größeren Ladungsträgerbeweglichkeit ausgegangen werden als bei Betrachtung des gesamten organischen Films. Durch Störstellen und elektronische Fallenzustände an den Korngrenzen, so genannte Traps, wird die Ladungsträgerbeweglichkeit im Mittel jedoch wieder deutlich reduziert [30]. Die Ladungsträgerbeweglichkeit hängt daher von der tatsächlichen Anzahl der freien Ladungsträger im Transistorkanal ab und kann durch [31]:

$$\mu_{Ofet} = \mu_{frei} \frac{Q_{frei}}{Q_{induziert}} = \mu_{frei} \frac{Q_{frei}}{Q_{frei} + Q_{getrapped}} \quad (2.8)$$

angenähert werden. Dabei beschreibt Q_{frei} die Anzahl freier Ladungsträger, $Q_{induziert}$ die Zahl vom Gate-Source-Feld induzierter Ladungsträger und $Q_{getrapped}$ die Zahl in Fallenzuständen gefangener Ladungsträger. Als μ_{frei} ist die Ladungsträgerbeweglichkeit im ausgedehnten organischen Kristall ohne Störstellen und Traps einzusetzen.

Zur Bestimmung der Ladungsträgerbeweglichkeit μ gibt es weitere Verfahren, die die Betrachtungsweise entweder auf das gesamte Bauelement unter Berücksichtigung der Kontaktwiderstände beziehen, oder sich auf die Angabe der Beweglichkeit im organischen Film beschränken. Der Vorteil der alleinigen Betrachtung des organischen Films ist, dass der bei OFETs nicht unerhebliche Kontaktwiderstand keinerlei Verfälschung des intrinsischen Wertes verursacht. Ein Beispiel für die Messung der Ladungsträgerbeweglichkeit sind so genannte 'time of flight' Experimente. Über einen kurzen Laserimpuls werden im organischen Film Elektronen-Loch-Paare generiert, deren Laufzeit zu den Kontakten in einem konstanten elektrischen Feld gemessen wird. Diese Methode findet häufig bei der Charakterisierung organischer Einkristalle Verwendung und kann für gezielte Wachstumsstudien verwendet werden [8].

Da die Charakterisierung von Bauelementen regelmäßig auf eine technologische Einstufung für den Einsatz in logischen Schaltungen hinausläuft, ist es meist sinnvoll, die Ladungsträgerbeweglichkeit auch im Zusammenhang mit dem Kontaktwiderstand zu betrachten. Eine Optimierung der Transistorschaltfrequenz kann daher nicht allein auf der Erhöhung der intrinsischen Ladungsträgerbeweglichkeit im Transistorkanal beruhen, sondern muss immer mit einer gleichzeitigen Betrachtung des Kontaktwiderstands einhergehen. Der Gesamtwiderstand R_{Gesamt} des Transistors setzt sich dabei aus den Kontaktwiderständen $R_{Kontakt}$ und dem Kanalwiderstand R_{Kanal} , berechnet aus der Transistorgleichung für den Anlaufbereich (vgl. Gl. 2.1), wie folgt zusammen:

$$R_{Gesamt} = 2 \cdot R_{Kontakt} + \frac{\partial V_{DS}}{\partial I_{DS}} \bigg|_{V_{DS} \rightarrow 0}^{V_{GS}} = 2 \cdot R_{Kontakt} + \frac{L}{W(C_i \mu (V_{GS} - V_{th}))}. \quad (2.9)$$

Der Kontaktwiderstand fließt hierbei doppelt ein, da für die Ladungsträger sowohl am Drain- als auch am Source-Kontakt ein Widerstand zu überwinden ist. Da die Ladungsträgerinjektion

jedoch nicht immer den gleichen Widerstand wie die Extraktion der Ladungsträger hervorruft, wird hierbei nur der Mittelwert berücksichtigt, der jedoch im allgemeinen zur Beurteilung eines Bauelementes ausreicht. Genauere Werte der Widerstände an Drain und Source können beispielsweise mit einem zum Potentiometer umgebauten Rasterkraftmikroskop (AFM) ermittelt werden [32].

Die Schwellenspannung als Bestandteil der Shockley-Gleichungen für Feldeffekt Transistoren ist ein Maß für die Ausbildung des leitfähigen Kanals zwischen Drain- und Source-Kontakt bei Anlegen einer definierten Gate-Source-Spannung. Im Falle des p-leitenden Pentacen wird bei einer negativen Schwellenspannung von einem selbstsperrenden und bei einer positiven Schwellenspannung von einem selbstleitenden Transistorverhalten gesprochen. Während im ersten Fall durch das Anlegen der Gate-Source-Spannung zunächst Ladungsträger im Transistorkanal akkumuliert werden müssen, so ist die Ladungsträgerkonzentration im zweiten Fall schon so groß, dass zum Sperren des Kanals eine positive Spannung notwendig ist, um alle Ladungsträger aus dem Kanal herauszutreiben.

Die Größe der Schwellenspannung hängt von vielen Eigenschaften des Bauelementes ab. Ein entscheidender Faktor ist im Falle des OFETs die Dichte von Störstellen im organischen Film und an der Grenzfläche zum Dielektrikum. Störstellen an den Korngrenzen des organischen Films rufen Potenzialschwellen hervor, die den Band ähnlichen Ladungstransport hemmen können. Die Potenzialschwellen müssen durch eine erhöhte Gate-Source-Spannung ausgeglichen werden, ausgedrückt in einer Verschiebung der Schwellenspannung. Weitere Einflussgrößen für den Wert der Schwellenspannung sind z.B. die Wahl und die Qualität des Kontaktmaterials. Nicht zu vernachlässigen ist schließlich noch die Möglichkeit eines unerwünschten Dotiereffekts, beispielsweise durch Luftsauerstoff, welcher in vielen organischen Halbleitern einen selbstleitenden Charakter verursacht. Für Zink-Phtalocyanin ist zum Beispiel bekannt, dass im Kontakt mit Sauerstoff eine deutliche Erhöhung des Leitwertes messbar ist [33].

Zur Bestimmung der Schwellenspannung gibt es in der Literatur mehrere Ansätze. In der IEEE-Messvorschrift für organische Feldeffekt Transistoren [27] wird empfohlen, die Schwellenspannung aus der Eingangskennlinie zu bestimmen: Wie aus zahlreicher Beispielliteratur [34] [35] [36] [37] ersichtlich, wird dazu am Punkt maximaler Steigung der $\sqrt{I_{DS}} - V_{GS}$ Kennlinie in Sättigung eine Gerade extrapoliert (siehe Abbildung 2.7). Der Schnittpunkt der extrapolierten Gerade mit der Abszisse ($I_{DS} = 0 A$) gibt hiernach den Schwellenspannungswert V_{th} des jeweiligen Transistors an [38]. Die Autoren von [31] bestreiten jedoch eine Eindeutigkeit des Wertes für die so ermittelte Schwellenspannung und weisen auf resultierende Schwierigkeiten bei der anschließenden Bestimmung der Ladungsträgerbeweglichkeit durch die Shockley-Gleichungen hin. Tatsächlich hängt die Schwellenspannung neben den oben genannten Bauelementfaktoren zumindest noch von der Temperatur ab [38]. Meijer et al. schlagen hier statt der Verwendung einer Schwellenspannung den Gebrauch einer so genannten 'switch-on Voltage' ($V_{SO} = 0 V$ für einen undotierten Halbleiter) vor. Diese soll lediglich die Gate-Source-Spannung darstellen, korrigiert um einen Spannungswert, der durch eine unerwünschte Dotierung bestimmt wird.

Die in dieser Arbeit veröffentlichten Werte für die Schwellenspannung wurden entsprechend der IEEE-Messvorschrift, wie oben beschrieben, durch Extrapolation aus der $\sqrt{I_{DS}} - V_{GS}$ Kennlinie ermittelt. Da Modellierungen zeigen, dass die im Rahmen dieser Arbeit gefertigten OFETs aufgrund eines dominierenden Kontaktwiderstands im Anlaufbereich bzw. Übergangsbereich des Transistors der Drain-Source-Strom eine stärkere Übereinstimmung mit der quadratischen

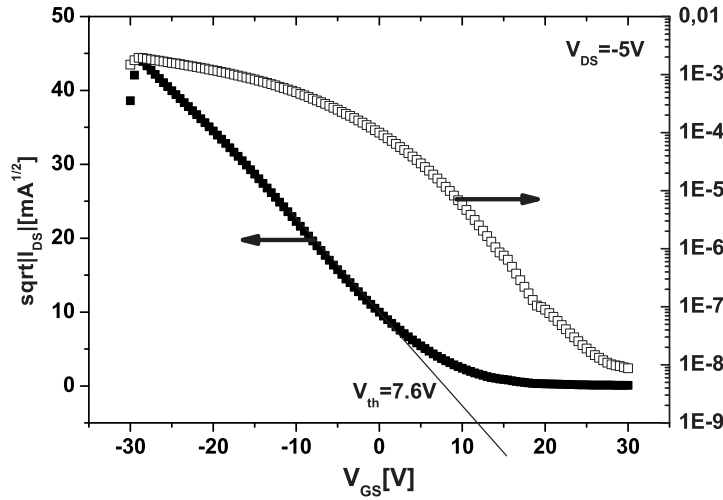


Abbildung 2.7: Ermittlung der Schwellenspannung durch Extrapolation aus der Eingangskennlinie im Punkt maximaler Steigung. Der Schnittpunkt der Gerade mit der Gate-Spannungsachse ergibt den Wert für die Schwellenspannung

Abhängigkeit von der Gate-Source-Spannung aufweisen (siehe Kapitel 4.6), wurden die hier beschriebenen Schwellenspannungswerte meist abweichend von [27] im Anlaufbereich der Kennlinie ermittelt.

Alle in diesem Abschnitt vorgestellten Verfahren beruhen auf unterschiedlichen physikalischen Modellen, die teilweise aus der MOS-Technik übernommen wurden und somit nur bedingt zur Beschreibung von OFETs beitragen können. Trotzdem wird zum Ermitteln der Schwellenspannung auch in der Literatur auf diese Verfahren zurückgegriffen, da bisher keine umfassende und überzeugende Theorie zur Beschreibung der Schwellenspannung in OFETs existiert.

Da jedes dieser möglichen Verfahren jeweils verschiedene Werte für die Schwellenspannung liefert, ist es zur Angabe einer Schwellenspannung in Veröffentlichungen also unabdingbar, die verwendete Methode zu nennen. Der Weg zur Bestimmung der Schwellenspannung über die Quadratwurzel der Eingangskennlinie ist das Verfahren mit der in der Fachwelt größten Zustimmung. Es ist am weitesten verbreitet und liefert so die größte Vergleichbarkeit der Ergebnisse.

Das Einschaltverhalten des Transistors wird über den Subschwellsenpannungstromanstieg

$$S = \frac{dV_{GS}}{d \log(I_{DS})} \quad (2.10)$$

charakterisiert. Die Steigung der logarithmisch aufgetragenen Eingangskennlinie ist ein gutes Maß für die Ausbildung und Qualität eines elektrisch leitfähigen Kanals nahe des Dielektrikums als Reaktion auf das Anlegen einer Gate-Source-Spannung. Während in der MOSFET-Technologie ein geringer Subschwellsenpannungstromanstieg eine gute Grenzfläche zwischen dem Dielektrikum und dem Halbleiter prognostiziert, so kann im Falle eines OFETs ebenfalls eine guter Kontaktwiderstand an den Drain- und Source-Kontakten vermutet werden [8]. Dieser

spielt bei organischen Feldeffekt Transistoren eine viel größere Rolle und ist dazu noch von der Gate-Spannung abhängig.

2.3 Das organische Halbleitermaterial Pentacen

Das Basismaterial der in dieser Arbeit vorgestellten Feldeffekt Transistoren ist der p-leitende Halbleiter Pentacen, $C_{22}H_{14}$ mit einer Bandlücke von 1.7eV (siehe Kap. 2.1.1), einer Molekülmasse von 278.35 g/mol und einer für organische Materialien typischen Dichte von 1.3 g/cm^3 . Mit dieser Molekülmasse zählt es zu den so genannten 'kleinen Molekülen', die weitläufig unter dem Begriff 'small molecules' zusammengefasst werden. Das Pentacen besteht aus fünf linear angeordneten Benzol-Ringen (siehe Abbildung 2.8), welche ein planares Molekül ergeben. Pentacen weist dadurch eine hohe Spiegel- und Rotationssymmetrie auf, was das Molekül nahezu unpolar erscheinen lässt.

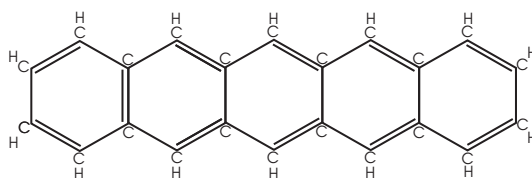


Abbildung 2.8: Kekulé-Struktur des Pentacen-Moleküls

Die Planarität spielt nicht zuletzt für die Ausbildung des delokalisierten Elektronensystems eine wichtige Rolle, sorgt sie doch für eine gleichmäßige Ausbreitung der π -Orbitalwolke ober- und unterhalb der Molekülebene. Auch für die Entwicklung einer Ordnung im organischen Kristallverbund ist die planare Ausführung des Pentacens von Vorteil. Pentacen lässt sich im Hochvakuum, geheizt auf eine Temperatur oberhalb von $220 - 240^\circ\text{C}$ durch thermisches Verdampfen auf ein Substrat, z.B. einen Silizium-Wafer, als dünner Film abscheiden. Sind die Aufdampfparameter geeignet gewählt, so bildet sich im Pentacen-Film eine hohe Ordnung der Pentacen-Moleküle ähnlich eines Fischgrätenmusters aus [22][39][40]. Entscheidend für einen geordneten organischen Film mit hoher Ladungsträgerbeweglichkeit sind die Substrattemperatur, die Aufdampfrate, der Abstand zwischen der Verdampferquelle und dem Substrat, die Reinheit des verwendeten Materials und der Prozessdruck [16].

Die Reinheit des verwendeten Materials ist von nicht unerheblicher Bedeutung. Verunreinigungen des Quellmaterials der thermischen Verdampfung besitzen möglicherweise eine geringere Verdampfungstemperatur als das Pentacen und lagern sich in der Aufwärmphase der Verdampfung auf der Oberfläche des Dielektrikums und damit im für den Stromfluss entscheidenden Bereich des Transistors an. Hier können die Verunreinigungen beispielsweise als Keime für ein ungeordnetes Wachstum dienen. Findet die Verdampfung bei zu hohem Druck statt, so können vermehrt Bestandteile aus dem Restgas des Rezipienten in den abgeschiedenen Film eingebaut werden. Neben der Störung des Filmwachstums ist auch eine Beeinflussung der Transistorschwellenspannung bei Anwesenheit ionischer Verunreinigungen durchaus denkbar. Eingebaut in den molekularen Film werden Verunreinigungen zudem oft zu Traps, die den Ladungstransport behindern.

Das in dieser Arbeit verwendete Pentacen wird in höchster angebotener Reinheit (99.9%) von der Firma Aldrich bezogen und ohne weitere Aufreinigung verwendet. Zu Vergleichszwecken wird eine Charge Pentacen vom Fraunhofer-Institut Dresden verwendet. Dieses wurde einer mehrfachen Dreizonensublimation unterzogen, die durch eine Temperaturgradient-Abscheidung Substanzen mit der von Pentacen abweichenden Verdampfungstemperatur extrahiert [7].

Die Substrattemperatur spielt für die Beweglichkeit der verdampften Moleküle auf der Substratoberfläche eine wichtige Rolle. Da sich die auftreffenden Moleküle selbstorganisiert [4] an das Ende eines bereits vorhandenen Films oder an einen Keim anlagern, benötigen sie noch eine gewisse kinetische Energie, um auf der Substratoberfläche mobil zu sein. Ist die Substrattemperatur zu gering, so wird den auftreffenden Molekülen vom kalten Substrat die verbliebene kinetische Energie sofort entzogen. Sie erstarren in der Lage, wie sie auf die Oberfläche auftreffen, meist zu einem amorphen Film, der so genannten 'bulk'-Phase (siehe Abbildung 2.9(a)).

Ist die Substrattemperatur zu hoch gewählt, so kommt es unter Umständen zu einem erneuten Abdampfen des Pentacens von der Oberfläche; nachfolgende Moleküle werden beim Auftreffen auf das Substrat gestreut. Nur bei geeigneter Temperatur, die in der Literatur für Pentacen mit ca. $60 - 70^\circ\text{C}$ angegeben wird [41][42][43], ist eine ideale Anlagerung der Pentacen-Moleküle an die bereits vorhandene Schicht gegeben. Durch van-der-Waals Wechselwirkungen, resultierend aus der Nullpunktsunruhe der äußeren Elektronen des Moleküls, gibt es eine energetisch günstige Anordnung, bei der sich benachbarte Moleküle parallel zueinander ausrichten und einen geringen räumlichen Abstand einnehmen (siehe Abbildung 2.9(c)). Dabei entsteht die so genannte einkristalline Phase. Durch zusätzliche Wechselwirkung des Pentacen-Moleküls mit dem Substrat stellen sich die Moleküle unter einem Winkel von ca. 85° entlang ihrer Hauptmolekülachse auf die Spitze [34][39][44][45][46]. Eine chemische Bindung mit dem Substratmaterial geht das Pentacen dabei jedoch nicht ein [47] [48].

Einen ähnlichen Einfluss auf die Form und Qualität des Schichtwachstums hat die Aufdampfrate des organischen Materials. Wird die Rate zu groß gewählt, so bleibt auf der Substratoberfläche eingetroffenen Molekülen bis zum Auftreffen der nächsten Moleküle nicht genügend Zeit, sich mit bereits vorhandenen Molekülen zu einem geordneten Film zusammenzuschließen. Das Resultat ist die Bildung von pyramidenförmigen Molekül-Kristallen, die nur in ihrer Basis in direkten Kontakt mit benachbarten Inseln treten können (siehe Abbildung 2.9(b)).

Es ist nachvollziehbar, dass diese pyramidalen Strukturen nur bedingt zum Ladungstransport beitragen können, da sie mit benachbarten Kristallen nur am Fuße elektrisch verbunden sind. Neben diesem offensichtlichen Effekt kann die Inselbildung weitere Nachteile mit sich bringen: An den Korngrenzen der Inseln lagern sich im Rahmen der Alterung des organischen Films mit der Zeit vermehrt Wasser- und Sauerstoffmoleküle an, die Ursache für Störstellen sind und eine Reduktion der Ladungsträgerbeweglichkeit sowie eine Verschiebung der Schwellenspannung des OFETs zur Folge haben.

Pentacen ist bekannt für eine hohe Ladungsträgerbeweglichkeit im organischen Kristallverbund, hier werden theoretische Ladungsträgerbeweglichkeiten von bis zu $75\text{ cm}^2/\text{Vs}$ vorhergesagt [49]. Verglichen mit weiteren häufig verwendeten organischen Halbleitermaterialien nimmt das Pentacen eine Spitzenposition in der Ladungsträgerbeweglichkeit in realen Bauelementen ein [44]. Auf dem Pentacen-Molekül selbst ist die Ladungsträgerbeweglichkeit stark anisotrop. Während entlang der Hauptmolekülachse eine geringe Ladungsträgerbeweglichkeit vorherrscht, ist senkrecht dazu die größte Beweglichkeit der Ladungsträger auf dem Molekül messbar [22][50][51].

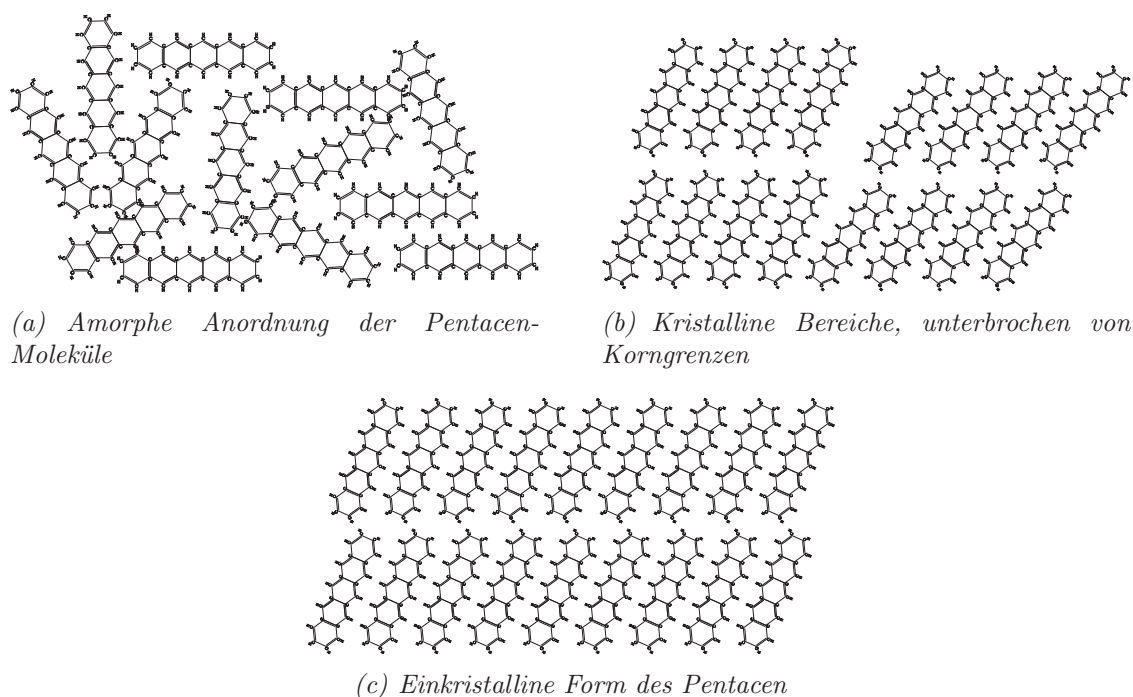


Abbildung 2.9: Abhängig von der Substrattemperatur und der Aufwachsrate während der thermischen Verdampfung des Pentacens bilden sich a) eine amorphe Phase, b) eine Phase kristalliner Inseln (unterbrochen von Korngrenzen) c) oder der organische Einkristall [44]

Diese Eigenschaft, kombiniert mit der Tatsache, dass sich die Pentacen-Moleküle während des thermischen Verdampfens vorrangig auf die Molekülspitze gestellt anordnen, ist die Grundlage für eine hohe Ladungsträgerbeweglichkeit im organischen Bauelement. Sorgfältig präparierte Pentacen-Filme weisen in den ersten Monolagen oberhalb des Dielektrikums eine hohe Ordnung der Pentacen-Moleküle auf. Durch einen geringen Abstand im fischgrätenartig geordneten Film ist ein effizienter Ladungstransport zwischen den Molekülen durch einen hohen π -Orbital-Überlapp gewährleistet.

Da auch auf dem Molekül der Ladungstransport parallel zum Dielektrikum mit hoher Ladungsträgerbeweglichkeit abläuft, resultiert diese Anordnung der Pentacen-Moleküle in einer hohen mittleren Ladungsträgerbeweglichkeit in den ersten Pentacen-Monolagen.

2.4 Vor- und Nachteile organischer Halbleitermaterialien

Wie bei jeder technischen Neuerung müssen auch für organische Halbleiter die Vor- und Nachteile der Technologie gegeneinander aufgewogen werden.

Das am häufigsten verwendete Argument für die Entwicklung organischer Halbleiter ist der spätere Preis eines solchen Bauelementes. Sowohl bei der chemischen Synthese des Basismaterials, das sich in hoher Reinheit im großen Maßstab herstellen lässt, als auch bei der späteren Verarbeitung zur Herstellung der elektronischen Elemente durch großflächige Verarbeitung fallen nur geringe Kosten an. Alleine bei der Herstellung und Reinigung von Silizium-Wafern sind mehrere

Energie zehrende Hochtemperaturschritte von über 1000°C notwendig [52]. Die Prozessierung rein organischer Bauelemente findet hauptsächlich, schon alleine wegen der niedrighschmelzenden Substratmaterialien, im Temperaturbereich unter 200°C statt [53].

Neben den Energiekosten ist dabei auch der Umweltaspekt bei der Herstellung nicht zu vernachlässigen. Dieser spielt auch bei der weiteren Prozessierung in der Siliziumtechnologie eine Rolle, wird hier doch eine Vielzahl von Säuren und Lösungsmitteln eingesetzt. Auf hochgiftige Flusssäure zum Ätzen von SiO_2 kann z.B. bei Verwendung von Kunststoffsubstraten völlig verzichtet werden.

Als weiterer Kostenfaktor kann die Prozessierbarkeit organischer Halbleiter in großflächigen Abscheideprozessen genannt werden. Je nach Material kann die halbleitende Schicht durch thermisches Verdampfen kleiner Moleküle oder durch Spin-coating, Tintenstrahl-Drucken oder Offset-Drucken löslicher Polymere erzeugt werden. Jedes dieser Verfahren eignet sich für die kostengünstige Beschichtung großer Flächen in der industriellen Fertigung. Hervorzuheben sind dabei besonders das thermische Verdampfen wie auch das Offset-Drucken für eine kostengünstige 'Rolle-zu-Rolle' Produktion, vergleichbar mit dem Zeitungsdruck.

Ein weiteres Argument für organische Halbleitermaterialien ist, dass der Entwicklung neuer Molekül-Eigenschaften praktisch keine Grenzen gesetzt werden können. Immer neue Moleküle mit geänderten oder neuen Seitengruppen werden entwickelt und ermöglichen die Erweiterung der elektronischen und physikalischen Eigenschaften des jeweiligen Molekül-Typs.

Jedoch hat die Verwendung organischer Halbleiter in elektronischen Bauelementen einen klaren Nachteil. In Kontakt mit Sauerstoff und Feuchtigkeit unterliegen die organischen Moleküle einer raschen Alterung, die durch gleichzeitige Bestrahlung mit ultravioletttem Licht noch beschleunigt wird. Das in der organischen Fotovoltaik vielfach benutzte Fullerene C_{60} beispielsweise bildet unter UV-Licht Bestrahlung einen angeregten Zustand aus, der mit Sauerstoff z.B. aus der Luft reagiert und das Molekül aufbrechen lässt.

Das in dieser Arbeit verwendete Pentacen bildet in Anwesenheit von Sauerstoff eine Chinon-Verbindung aus [54](siehe Abbildung 2.10), wobei es zu einer Störung des delokalisierten π -Elektronensystems kommt [55]. Dies hemmt den Ladungstransport über das Molekül durch Streuung der Ladungsträger an den Defekten der elektronischen Bänder und drückt sich nach außen in einer reduzierten Ladungsträgerbeweglichkeit aus. Zusätzlich bilden sich dabei neue Molekülenergieniveaus aus, die die Ursache für Störstellen im organischen Film darstellen.

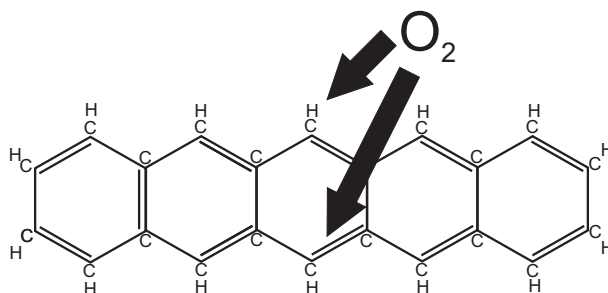


Abbildung 2.10: In Anwesenheit von Sauerstoff, z.B. aus der Umgebungsluft, weist das Pentacen eine hohe Reaktivität zum Pentacen-Chinon ($\text{C}_{22}\text{H}_{12}\text{O}_2$) auf. Der Sauerstoff lagert sich dabei vorrangig an den mittleren Benzol-Ring des Pentacens an [55]

Wassermoleküle gelangen zumeist über die Luftfeuchtigkeit in die organische Schicht. Im elektrischen Feld des Transistors dissoziiert das Wassermolekül [55]. Die so entstandenen Ionen lagern sich häufig an den Korngrenzen zwischen kristallinen Molekülbereichen oder auch an der Grenzfläche zwischen dem Dielektrikum und dem organischen Film an [56] (siehe Abbildung 2.11). In beiden Fällen kommt es durch Ladungseffekte zur Ausbildung von Potenzialbarrieren. Im ersten Fall führt dies zur Hemmung des Stromflusses durch den Transistorkanal, im zweiten Fall sind sie die Ursache für die Verschiebung der Schwellenspannung bei den OFETs.

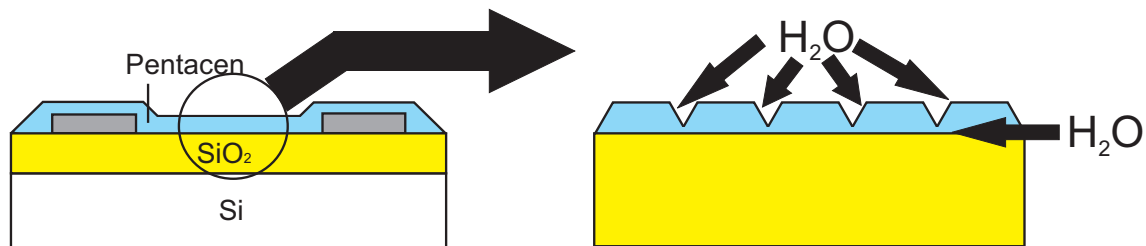


Abbildung 2.11: Durch Anlegen der Gate-Source-Spannung lagern sich Wassermoleküle aus der Umgebungsluft an die Grenzfläche zwischen Dielektrikum und Halbleiter, sowie an den Korngrenzen des ungekapselten organischen Films an

Da diese Alterungsmechanismen unkontrolliert und teilweise auch reversibel [57] die elektrischen Parameter organischer Bauelemente beeinflussen, stellen sie das schwer wiegendste Problem bei der Herstellung organischer Schaltungen dar. Beispielsweise verhindern unkontrollierbare Schwankungen der Ladungsträgerbeweglichkeit die Entwicklung zuverlässig arbeitender Schaltungen. Eine verlässliche Kapselung der organischen Bauelemente gegen die Faktoren der Alterung ist daher unerlässlich.

2.5 Abschätzung des Entwicklungspotenzials organischer Bauelemente

Verglichen zur anorganischen Halbleitertechnologie weisen die organischen Halbleitermaterialien und Bauelemente einen mehr als 30-jährigen Forschungsrückstand auf. Trotz dieses erheblichen Entwicklungsdefizits ist es einigen Elektronikkonzernen schon heute möglich, erste einfache Anwendungen organischer Halbleiter als OLEDs in einfachen Multisegment-Anzeigen (Ladezustand-Anzeige im Rasierer), kleinflächigen Dot-Matrix-Displays (Autoradio, MP3-Player) und ersten TFT-Bildschirmen (Digitalkamera) am Markt zu platzieren. Das enorme Potenzial der organischen Halbleiter ist gerade an den bislang noch recht einfachen Anwendungen sehr gut erkennbar: Die Brillanz des Farbdisplays der oben erwähnten Digitalkamera überwog in der Beschreibung der Fachpresse alle weiteren technischen Eigenschaften der Kamera. Die Haltbarkeit dieser neuartigen Bauelemente ist heute jedoch noch sehr begrenzt, so dass sich beim Hersteller des Autoradio-Displays schon sechs Monate nach Markteinführung im Jahre 2000 eine Vielzahl von Garantiefällen wegen defekter Anzeigen häuften.

Grundsätzlich scheinen OLED basierte Displays aus momentaner Sicht die größten Chancen zu besitzen, als erste Gattung organischer Bauelemente am breiten Markt vertreten zu sein, wurden hier in den vergangenen 15 Jahren doch die größten Fortschritte, beispielsweise bei der

Lumineszenz, erzielt [4]. Hindernisse scheinen aus heutiger Sicht hauptsächlich in der Kapselung und Langzeithaltbarkeit der Bauelemente zu liegen. Der relativ einfache Aufbau durch eine mehrlagige Abscheidung von Elektrodenmaterialien und p- bzw. n-Halbleiterschichten auch ohne Via-Kontaktierungen durch einzelne Ebenen hindurch scheint im Vergleich zu OFETs und organischen Solarzellen auch in der industriellen Fertigung gut beherrschbar zu sein. Großflächig bereits gut zu kontrollierende Herstellungs- und Abscheideverfahren werden zunächst großformatige flexible Leuchtdiodenelemente für den Wohnbereich oder Fahrzeugbau hervorbringen. Wenig später werden Industrievertretern zufolge RGB-Displays in schnell wachsender Bildschirmdiagonale folgen. Im Gegensatz zu monochromen Leuchtdiodenelementen werden die Displays zunächst nicht in flexiblen Ausführungen gefertigt werden können. Eine Ansteuerelektronik aus organischen Transistoren ist dafür eine zwingende Voraussetzung.

Die Entwicklung einer Steuerelektronik für organische Displays erfordert einen komplexen Schaltungsaufbau, sowie eine Prozessführung und ein Schaltungsdesign in mehreren Ebenen. Die bisher in der Mikroelektronik verwendeten Verfahren wie Fotolithografie und Ätzverfahren [52] lassen sich nicht ohne weiteres auf die Prozesse der für organischen Bauelemente angestrebten 'Rolle zu Rolle' Technologie übertragen. Neben den Herausforderungen in der Herstellung, ist bisher noch wenig über den Schaltungsaufbau und die Alterung der Schaltungen bekannt.

Für einen zuverlässigen Schaltungsbetrieb sind Designregeln, wie in der Silizium-Halbleitertechnik, unausweichlich, jedoch noch völlig unbekannt. Durch den andauernden elektrischen Betrieb der Schaltungen verursachte chemische Reaktionen zwischen Isolatoren, Halbleitern und polymeren Leitern sind nicht auszuschließen und bisher noch unerforscht. Daher ist anzunehmen, dass sich zunächst einfache Schaltkreise mit wenigen Elementen und Prozessebenen, wie in RFID-Etiketten [58] am Markt etablieren können. Großformatige Display-Ansteuerungen auf flexiblen Substraten werden vermutlich erst in einem zeitlichen Abstand folgen.

Aus heutiger Sicht wird als wahrscheinlich letztes organisches Bauelement die organische Solarzelle die Märkte erobern. Eine vielschichtige Problematik in der Herstellung ist die Ursache dafür. Neben ungelösten Alterungserscheinungen, gerade in Verbindung mit dem für die Fotovoltaik notwendigen Tageslicht [59] spielt sicherlich der im Vergleich zur Silizium-Fotovoltaik noch viel zu geringe Wirkungsgrad eine große Rolle. Hauptgrund hierfür ist unter anderem der ungeklärte Aufbau der aktiven Schicht. Zum Ende der neunziger Jahre wurden so genannte 'Double-Cable'-Moleküle [8][60] als erstrebenswertes Ziel für einen effizienten Ladungsabtransport mit großen Anstrengungen erforscht. Nur wenige Jahre später wurde jedoch wieder davon abgerückt. Die hohen Rekombinationsraten der Elektronen-Loch-Paare in diesen Molekülen wurden zunächst unterschätzt. Im heutigen Interesse ist nun eine effiziente Ladungsträgergeneration. Solange diese grundlegenden Erkenntnisse über den Aufbau der aktiven Schicht fehlen, rücken mögliche Herausforderungen in der Herstellung von organischen Solarzellen in weite Ferne.

Im Allgemeinen und unabhängig von der Art des Bauelements kann den organischen Bauelementen sicherlich eine bedeutende Rolle in der zukünftigen Mikroelektronik zugesprochen werden. Schon heute findet in weiten Bereichen der Chemie ein gezieltes Molekül-Design für vorher definierte charakteristische Eigenschaften statt. Sind Grundlagen der elektronischen Eigenschaften organischer Halbleitermoleküle erst einmal weitgehend verstanden, so eröffnen sich heute noch unüberschaubare Möglichkeiten, Moleküle mit definierten Bandlücken oder Ladungsträgerbeweglichkeiten gezielt zu synthetisieren. Die angestrebte Unabhängigkeit vom anorganischen Si-

litziumkristall und die Verwendung flexibler Substrate erschließen der Mikroelektronik gleich zwei neue Freiheitsgrade zur Realisierung heute noch ungeahnter elektronischer Systeme.

Kapitel 3

Schichtherstellung und Transistoraufbau

Die Präparation der in dieser Arbeit vorgestellten OFETs erfolgt durch eine an die Silizium-Halbleitertechnologie angelehnte Prozessierung mittels Fotolithografie und Planartechnologie. Die einzelnen Prozessschritte der Planartechnik werden im allgemeinen ganzflächig auf den gesamten Wafer angewendet. Grundsätzlich lassen sie sich in Abscheideverfahren, Fotolithografie, Ätzverfahren und Reinigungsverfahren einteilen (Details in [52], siehe Abbildung 3.1)). In der MOS-Transistorfertigung wird zu den genannten Techniken noch die Ionenimplantation genutzt, die jedoch in der organischen Halbleitertechnologie keine Anwendung findet.

Die Anwendung der Prozessschritte zur Erzeugung von mikrosystemtechnischen Strukturen erfolgt meist in gleicher Reihenfolge: Zunächst wird durch eine Depositionstechnik die zu strukturierende Schicht erzeugt. Im Anschluss wird durch Belackern mit einem bezüglich UV-Licht empfindlichen Lack die spätere Maskierungsschicht aufgebracht, welche nachfolgend mit einer speziellen Chrom-Fotomaske und UV-Licht belichtet wird. Es folgt ein Entwicklungsschritt, der die Strukturen der Fotomaske im Lack freilegt. Die in einem Ofen gehärtete Lackmaske dient so beim abschließenden Ätzen zur Maskierung der zu schützenden Bereiche. Frei liegende Flächen werden abgetragen und die anfangs abgeschiedene Schicht so strukturiert.

Ein entscheidender Vorteil der Planartechnik ist, dass sich bei einer großen Homogenität der angewendeten Prozessschritte über die Wafer-Oberfläche eine Vielzahl identischer Chips mit hoher Reproduzierbarkeit und geringer Strukturgröße fertigen lassen. Ein Nachteil der Verwendung der Fotolithografie ist, dass zur Erzeugung z.B. der Transistoren nur die bereits auf der Fotomaske vorhandenen Strukturen genutzt werden können. Die Fotolithografie ist daher relativ unflexibel, bezüglich kurzfristiger Design-Änderung von Bauelementen und deren Schaltungen.

Bei der Literaturrecherche zu Beginn dieser Arbeit wird deutlich, dass die Präparation von OFETs dort mehrheitlich im Maßstab mehrerer Mikrometer Kanallänge erfolgt. Oftmals werden die Kontakte statt durch Fotolithografie auch durch thermisches Verdampfen des Kontaktmetalls über eine Schattenmaske definiert. Diese Vorgehensweise resultiert üblicherweise in einer geringen Strukturtreue und großen Transistorabmessungen. Reproduzierbar im Mikrometermaßstab hergestellte OFETs sind zu Beginn der Experimente wenig verbreitet. Ein Ziel dieser Arbeit ist es daher, mit Hilfe der Planartechnologie und Fotolithografie hoch reproduzierbare Schaltelemente bei geringer Strukturgröße auch bei OFETs zu etablieren.

Transistorabmessungen im Mikrometermaßstab erfordern jedoch auch einen erheblichen Auf-

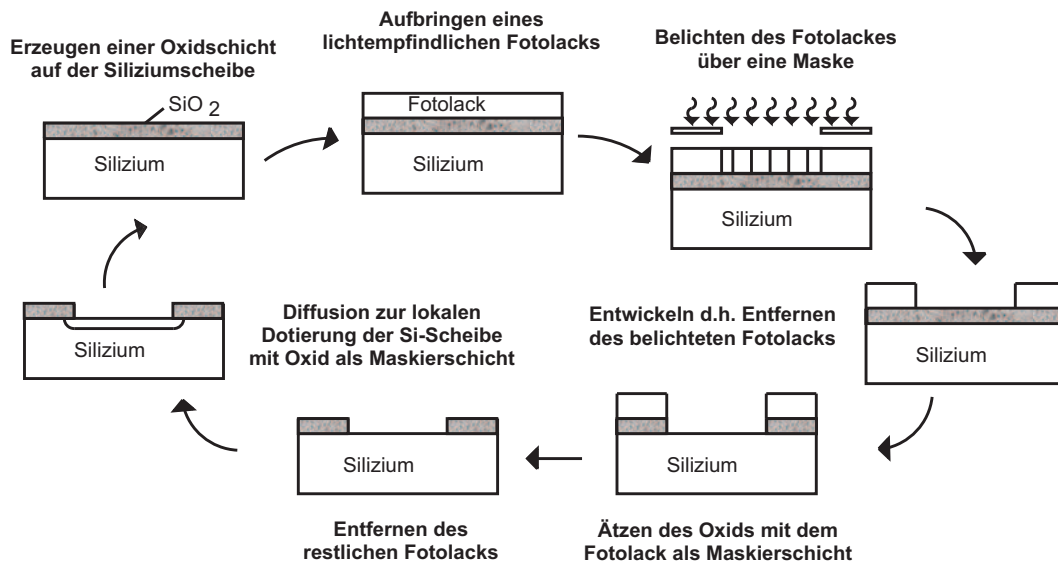


Abbildung 3.1: Die Planartechnologie findet in der mikrosystemtechnischen Fertigung von Transistoren eine weite Verbreitung. Abscheideverfahren, Fotolithografie und Ätztechniken werden ganzflächig auf den Wafer angewendet und solange wiederholt, bis alle Strukturen erzeugt worden sind (Nach [52])

wand, in Bezug auf die Sauberkeit während der Präparation. Da die produzierten Strukturgrößen in der gleichen Größenordnung der Staubpartikel in der Umgebungsluft liegen, können diese schon zu Kurzschlüssen, Maskenschäden oder Abschattungen bei der Fotolithografie führen. Die Fertigung der zu vermessenden OFETs erfolgt daher grundsätzlich in einem Reinraum der Klasse 1000. Die Klassifizierung entspricht einer Partikeldichte von weniger als 1000 Partikeln kleiner als $5\,\mu\text{m}$ in einem Volumen von einem Kubikfuß [61]. Zum Vergleich: In einem Kubikfuß ungefilterter Raumluft befinden sich mehr als 1 Mio solcher Partikel. Besonders partikelkritische Prozessschritte, wie beispielsweise die Fotolithografie, werden zusätzlich unter Luftfilternden Flow-Boxen durchgeführt.

Jedoch können Partikel nicht nur durch die Raumluft oder den Menschen über Hautkontakt oder Atemluft auf die Wafer-Oberfläche gelangen. Auch durch einige Prozessschritte, z.B. bei der Oxidabscheidung im PECVD-Prozess (siehe Kapitel 3.2) oder durch Ölnebel aus Pumpensystemen in Vakuumanlagen, gelangen Verunreinigungen auf das Substrat. Daher ist es unerlässlich, dass zumindest zu Beginn der Präparation (um definierte Anfangsbedingungen zu erhalten) und nach partikelträchtigen Arbeitsschritten eine Reinigung der Wafer erfolgt. Diese kann entweder durch Abblasen mit Pressluft oder besser, durch chemische Reinigung in einer Abfolge von Tensid-, Ultraschall- und Säurebehandlung durchgeführt werden. Zur nasschemischen Reinigung werden im Rahmen dieser Arbeit die Reinigungsverfahren 'Reinigung A' sowie 'Reinigung C' benutzt, welche in [62] und im Anhang dieser Arbeit ausführlich beschrieben sind.

3.1 Substrat

Während in aktuellen Forschungsberichten heute vermehrt über die Verwendung polymerer Substrate und Dielektrika berichtet wird [63] [64] [65], sind zu Beginn dieses Forschungsprojekts neue Erkenntnisse über das Wachstum der organischen Schicht auf anorganischen Isolatoren und die elektrischen Eigenschaften organischer Feldeffekt Transistoren (auch in Verbindung mit der Alterung des Halbleitermaterials) das Ziel der Experimente. Parallel zur Strukturierung auf Silizium-Wafern durchgeführte frühe Versuche mit polymeren Substraten zeigen die Schwierigkeiten der Prozessführung auf Kunststoffsubstraten auf. Die Verwendung der Kunststoffsubstrate liefert daher zunächst keine Erfolg versprechenden Ergebnisse. Vielfältige Unverträglichkeiten der Kunststoffsubstrate und Isolatoren mit Ätz- und Reinigungslösungen der Halbleitertechnologie lassen dabei die Wahl eines geeigneten Präparationsweges zur Herausforderung anwachsen. Der Wunsch einer hohen Reproduzierbarkeit der Ergebnisse und die als ein Schwerpunkt dieser Arbeit durchgeführten Alterungsuntersuchungen legen daher die Wahl von Silizium als Substratmaterial nahe. Gerade auch für die Separation von Alterungsmechanismen ist die Verwendung eines degradationsverminderten Substrats von entscheidender Bedeutung.

Als Ausgangsmaterial der OFET Herstellung werden sowohl p- als auch n-dotierte Silizium-Wafer benutzt. Da der Wafer neben der Verwendung als Substrat in der einfachen OFET Konfiguration (siehe Kapitel 1.2) gleichzeitig als Gate-Elektrode verwendet wird, ist eine hohe Grunddotierung für einen geringen elektrischen Widerstand des Ausgangsmaterials notwendig. Welche Art der Dotierung verwendet wird, sowie die Wahl der Kristallorientierung sind in diesem Fall unwichtig. Am häufigsten werden $\langle 100 \rangle$ -orientierte Wafer mit p-Dotierung von der Firma 'SiMat' verwendet. Vor dem ersten Präparationsschritt wird jeweils eine 'Reinigung A' ausgeführt, um definierte Ausgangsbedingungen für alle Wafer zu haben und um mögliche Verunreinigungen vom Transport zu entfernen.

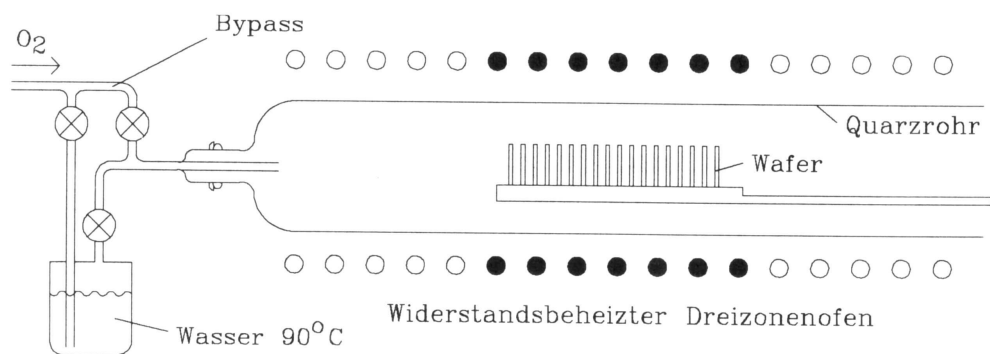


Abbildung 3.2: Zur thermischen Oxidation werden die Silizium-Wafer auf einem Quarzglas-Boot in das Oxidationsrohr gefahren. Bei 900 – 1000°C strömt dann Sauerstoff zur trockenen Oxidation über die Wafer. Zur feuchten Oxidation hingegen wird Stickstoff durch ein auf 78 – 95°C aufgeheiztes Bubbler-Gefäß geschickt, welches den Wasserdampf in das Oxidationsrohr transportiert. Das Wasser dissoziiert bei den hohen Temperaturen und führt zu einem zügigen Oxidwachstum (Nach [52])

Der Aufbau der Transistoren beginnt jeweils mit der Erzeugung einer dicken Isolationsschicht auf der im Falle des einfachen Transistoraufbaus (siehe Abbildung 1.4) die Leiterbahnen und

Kontaktpads verlaufen sollen. Im Falle eines Transistors mit isolierten Gate-Elektroden (siehe Abbildung 1.5) müssen die metallischen Gate-Strukturen elektrisch isoliert voneinander aufgebaut werden. Da Silizium-Wafer als Substrat benutzt werden, bietet es sich an thermisch gewachsenes Siliziumdioxid (SiO_2), das so genannte Feldoxid, mit einer Dicke von $400 - 500\text{ nm}$ durch feuchte Oxidation zu erzeugen (siehe Abbildung 3.2). Um einen guten Kompromiss aus schnellem Wachstum und elektrischer Durchbruchfestigkeit zu erhalten, wird diese Oxidation üblicherweise bei $960^\circ C$ durchgeführt. Die Wassertemperatur des Bubblers für den Einlass des Wasserdampfes beträgt $78^\circ C$ oder $95^\circ C$. Bei allen Werten handelt es sich um Standardwerte, deren Anwendbarkeit sowohl in unserem Labor, als auch in der Literatur bereits nachgewiesen wurde [52].

Im Anschluss an das Aufwachsen des Feldoxids erfolgt im Falle der einfachen Transistoren eine Öffnung des Oxids mittels Fotolithografie und Ätzen mit Flusssäure (HF). In den so entstandenen Oxidfenstern soll nachfolgend das dünnere, elektrisch aktive Gate-Dielektrikum aufwachsen.

3.2 Dielektrikum

Ein gutes Dielektrikum für den Einsatz in Pentacen-OFETs benötigt eine Vielzahl wichtiger Eigenschaften:

- Eine hohe elektrische Durchbruchfestigkeit bei geringer Schichtdicke
- Eine glatte Oberfläche (für ein geordnetes Pentacen-Wachstum, siehe [43][46][66])
- Eine große dielektrische Konstante (für eine geringe Einsatzspannung)
- Eine möglichst niedrige Verarbeitungstemperatur (im Hinblick auf den Einsatz auf Kunststoffsubstraten)
- Eine geringe Störstellendichte (für eine definierte Schwellenspannung)
- Eine möglichst unpolare Oberfläche (für eine gute Anlagerung des Pentacens)

Die elektrische Durchbruchfestigkeit stellt gerade bei den OFETs mit üblichen Gate-Source-Spannungen von bis zu 40 V , in Einzelfällen in der Literatur auch bis zu 100 V [67][68][69] eine Herausforderung an das Dielektrikum dar. Die beste elektrische Stabilität bei geringer Schichtdicke weist im Vergleich üblicher Dielektrika, thermisch trocken gewachsenes SiO_2 auf [52]. Durch das Oxidwachstum aus dem einkristallinen Wafer entsteht eine glatte Oberfläche mit wenigen Oxidladungen, die die Schwellenspannung beeinflussen könnten. Nachteilig stellt sich jedoch die hohe Verarbeitungstemperatur von ca. $960^\circ C$ heraus. Außerdem erfordert trocken gewachsenes SiO_2 eine Siliziumgrundlage, die durch Überströmen mit reinem Sauerstoff oxidiert.

Ebenfalls eine hohe elektrische Qualität weist langsam gewachsenes SiO_2 durch feuchte Oxidation auf. Eine geringe Aufwachsrate wird hierbei durch eine geringe Wassertemperatur im Bubbler-Gefäß von üblicherweise $78^\circ C$ erzielt. Die Wachstumsraten sind im Vergleich zum sehr langsam wachsenden thermischen Oxid bei guter elektrischer Stabilität ein guter Kompromiss.

Feucht gewachsenes SiO_2 eignet sich auch aufgrund der glatten Oberfläche hervorragend für Wachstumsstudien an thermisch verdampftem Pentacen.

Ein späterer Einsatz auf Kunststoff-Wafern und für OFETs mit isolierten Gate-Elektroden ist jedoch für thermisch gewachsenes SiO_2 nicht möglich, da dieses wie oben beschrieben Silizium als Wachstumsgrundlage benötigt. Als weiteres Ziel wird zu Beginn der Arbeiten ein von Silizium-Wafern unabhängiges Dielektrikum gesehen, dass sich bei niedriger Temperatur herstellen lässt.

Nahe liegend, weil auch in der MOS-Technik Verwendung findend, ist die Nutzung von 'chemical vapour deposition'-(CVD)-Oxiden, also aus der Gasphase abgeschiedenen Dielektrika. Bei den CVD Verfahren wird zwischen APCVD- (Atmosphären-CVD), LPCVD- (Niedrigdruck-CVD) und PECVD-Verfahren (Plasma-Enhanced-CVD) unterschieden. Allen Verfahren gemein ist die Zersetzung eines chemischen Grundstoffes zur Schichtabscheidung. Unterschiede sind in der Prozesstemperatur, dem Prozessdruck oder in der Anwendung eines Plasmas zur Zersetzung der Prozesschemikalien auszumachen.

Das APCVD-Verfahren wird heute aufgrund seiner schlechten Konformität kaum noch verwendet und wird nicht zur Abscheidung von Schichten im Rahmen dieser Arbeit genutzt. Das LPCVD-Verfahren hingegen weist eine Vielzahl von Einstellmöglichkeiten für die Konformität und die Durchbruchfestigkeit über den Druck und die Prozesstemperatur auf und erlaubt die Verwendung eines breiten Spektrums von Prozesschemikalien, wie z.B. Triethylsilan (TES) oder Tetraethylorthosilikat (TEOS). Mit Zielrichtung auf die Charakterisierung des Schichtwachstums des Pentacens beim thermischen Verdampfen wird eine Reihe von LPCVD-Isolatoren getestet, deren Abscheidung im Druckbereich zwischen $1 \cdot 10^{-2} \text{ mbar}$ bis $1 \cdot 10^{-1} \text{ mbar}$ durchgeführt wird:

- TEOS (Tetraethylorthosilikat) wird als LPCVD-Prozess bei Temperaturen von $700 - 750^\circ\text{C}$ mit hohen Aufwachsrate als SiO_2 abgeschieden. Es weist im Vergleich zu anderen Oxiden eine hohe Störstellendichte auf.
- LTO (Low-Temperature-Oxide) kann mit dem Ausgangsstoff Diethylsilan schon bei deutlich geringeren Temperaturen um 425°C , in der hier vorgestellten Form mit Triethylsilan jedoch erst oberhalb von 520°C abgeschieden werden. Als weiteres Prozessgas muss Sauerstoff in hochdosiertem Fluss zugegeben werden.
- Si_3N_4 wird aus den Ausgangsstoffen Triethylsilan und Ammoniak bei Temperaturen von 800°C abgeschieden. Es weist eine hohe elektrische Qualität und eine glatte Oberfläche auf.

Entscheidend bei allen LPCVD-Prozessen ist, dass die notwendige Energie zum Aufspalten der Ausgangsverbindungen zur Abscheidung auf den Wafern thermisch zugeführt wird. Daher sind die oben angegebenen Temperaturen stets Mindestwerte und können nicht unterschritten werden.

PECVD-Oxide lassen sich aufgrund des zusätzlichen Energieeintrags über eine Plasmaentladung schon im Temperaturbereich von unter 200°C erzeugen. Die niedrige Prozesstemperatur ermöglicht im Gegensatz zu den Hochtemperaturprozessen eine Abscheidung von SiO_2 auch direkt auf metallischen Schichten. Höhere Prozesstemperaturen sind prinzipiell möglich und

gehen mit größeren Wachstumsraten einher. Für den Einsatz in OFETs wird ein PECVD-Oxid mit den Ausgangsstoffen Argon-Silan und Sauerstoff verwendet. Nachteilig bei PECVD-Oxiden ist eine erfahrungsgemäß hohe Störstellendichte und eine verglichen mit thermischem Oxid geringere elektrische Stabilität.

Ein weiterer Abscheideprozess bei niedrigen Temperaturen ist das Sputtern. Bei einem mittleren Druck zwischen $1 \cdot 10^{-2} \text{ mbar}$ bis $1 \cdot 10^{-1} \text{ mbar}$ wird über ein elektrisches Wechselfeld im Prozessgas Argon eine Gasentladung angeregt. Über eine hohe Bias-Spannung werden die Rumpfatome des Prozessgases auf ein Targetmaterial beschleunigt, dessen Atome durch die auftreffenden Ionen zerstäubt werden und sich in der gesamten Vakuumkammer sowie auf den zu beschichtenden Wafern verteilen. Wird ein weiteres Prozessgas eingelassen, so können die freigesetzten Atome des Targets mit denen des Gases reagieren. Bei Verwendung eines Silizium- oder Tantal-Targets lässt sich so beispielsweise unter Zugabe von Sauerstoff reaktiv gesputtertes SiO_2 bzw. Tantalpentoxid auf den Wafern abscheiden. Letzteres zeichnet sich im Vergleich zu allen Siliziumoxiden durch eine deutlich höhere dielektrische Konstante von $\epsilon_r \approx 20 - 35$ aus [70] und wird im Rahmen dieser Arbeit neben den oben beschriebenen CVD-Oxiden getestet. Ein Dielektrikum mit einer höheren dielektrischen Konstante ermöglicht prinzipiell die Senkung der in OFETs sehr hohen Betriebsspannungen [71].

Alle in diesem Kapitel diskutierten elektrischen Eigenschaften beziehen sich auf Erfahrungswerte aus der Silizium-Halbleitertechnologie. Ziel der in dieser Arbeit durchgeführten systematischen Untersuchungen verschiedener Dielektrika ist es, Erfahrungen im Wechselspiel mit dem organischen Halbleiter Pentacen zu sammeln.

Beim Feldeffekt Transistor wird die Anzahl der Ladungsträger und damit auch die Stromstärke im Transistorkanal über das elektrische Feld der Gate-Elektrode gesteuert. Ähnlich dem Plattenkondensator hängt dieses sowohl von der dielektrischen Materialkonstanten als auch von der Dicke des Dielektrikums ab. Prinzipiell ist daher ein möglichst dünnes Dielektrikum wünschenswert, kann aber oft aufgrund von z.B. hohen Leckströmen wie beim LTO nicht realisiert werden. Ein dickeres Dielektrikum, welches die Leckströme reduzieren kann, ist ein schlechter Kompromiss. Aus den Shockley-Gleichungen für Silizium-Transistoren (siehe Kapitel 1.2) folgt die Skalierbarkeit der Transistoren herunter zu kleineren Strukturgrößen bei gleich bleibenden elektrischen Kenndaten. Bei der Skalierung werden alle geometrischen Bauelementabmessungen um den gleichen Faktor reduziert. Die maximale Dicke des Dielektrikums, insbesondere SiO_2 , sollte demzufolge jedoch auch auf $\frac{1}{5}$ der Transistorkanallänge L begrenzt sein, um die Funktionsweise des Bauelements bei Kurzkanaltransistoren nicht zu beeinträchtigen [72]. Anderenfalls würde die Wirkung des elektrischen Feldes der Gate-Elektrode zu stark abgeschwächt. Im Transistorkanal würde dann nur noch das Feld zwischen Drain- und Source-Elektrode dominieren und eine Steuerung des Kanalleitwertes über die Gate-Source-Spannung beeinflussen.

3.3 Drain- und Source-Kontakte

Ein wichtiger Faktor für die Qualität eines organischen Feldeffekt Transistors ist die Auswahl und Beschaffenheit des Kontaktmaterials. Als wichtiges Bindeglied zwischen den Leiterbahnen der Schaltung und dem Halbleitermaterial, kann alleine die Qualität des Kontakts die Funktion des gesamten Transistors beeinflussen. Die primäre Aufgabe der Kontakte ist es, eine gute elektrische Verbindung zwischen dem Metall der Leiterbahnen und dem Halbleiter zu garan-

tieren. Am Source-Kontakt sollen Ladungsträger in den Transistorkanal injiziert werden, am Drain-Kontakt werden diese wieder abgezogen.

Eine gute Ladungsträgerinjektion hängt dabei vor allem von der Wahl eines Metalls mit passender Austrittsarbeit ab. Pentacen als p-leitender Halbleiter benötigt für den Übergang von Elektronen zwischen dem Kanal und dem Kontakt (Löcherinjektion) ein Metall mit einer Austrittsarbeit nahe seines HOMO-Niveaus (siehe Kapitel 2.2). Wird ein Kontaktmaterial mit einer geringeren Austrittsarbeit gewählt, so bildet sich eine Potentialschwelle für die Ladungsträger, die deren Eintritt in den Halbleiter erschwert, weil zu ihrer Überwindung zusätzliche Energie notwendig ist. Gold ($E_a = 5.1 \text{ eV}$), Nickel ($E_a = 5.15 \text{ eV}$) und Palladium ($E_a = 5.12 \text{ eV}$) sind daher Metalle, deren Austrittsarbeit für die Verwendung in Pentacen-OFETs günstig ist [23].

Neben einer passenden Austrittsarbeit muss das Metall noch weitere Kriterien für einen guten elektrischen Kontakt erfüllen. Die in dieser Arbeit favorisierte so genannte 'bottom-contact' Transistorkonfiguration mit unter dem organischen Halbleiter liegenden Drain- und Source-Kontakten bedingt eine thermische Bedampfung mit dem Halbleiter Pentacen als abschließenden Schritt. In der Literatur findet sich des öfteren der Vorschlag, das Kontaktmetall in so genannter 'top-contact' Formation zum Schluss der Prozessierung durch thermisches Verdampfen oder Sputtern auf den organischen Halbleiter aufzubringen [37] [66] [73] [74] [75]. Der Vorteil der top-contact Strukturierung sollen bessere elektrische Transistoreigenschaften wie z.B. die Ladungsträgerbeweglichkeit des Transistors sein [76]. Als Nachteil dieser Methode ist allerdings anzuführen, dass die Kontakte nicht fotolithografisch strukturiert werden können, da dieser Prozessschritt die Pentacen-Schicht zerstört.

Deswegen werden die Kontaktstrukturen durch eine Schattenmaske während des Abscheidungsprozesses vorgegeben. Das so erzielten Strukturmaß weicht jedoch erheblich von der Auflösung der Fotolithografie ab. Außerdem ist anzumerken, dass es bei der Abscheidung von Metallen auf den organischen Film zu einer Eindiffusion der Metallatome in den Halbleiter kommt [77], wobei der Einfluss dieser Diffusion auf den Metall-Halbleiter-Kontakt noch nicht abschließend geklärt ist.

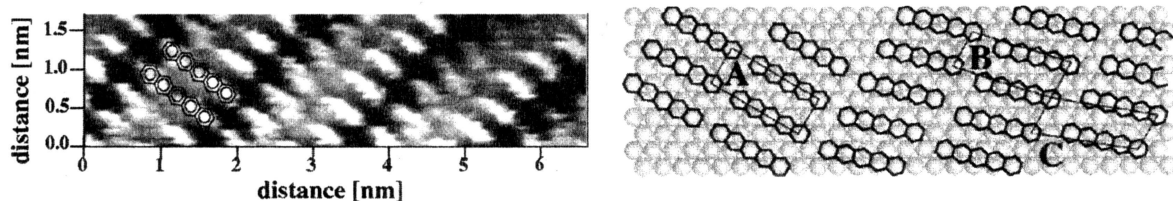


Abbildung 3.3: Die $\langle 111 \rangle$ Oberfläche des Goldes bietet eine gute Grundlage für das Wachstum des thermisch aufgedampften Pentacens. Durch Wechselwirkungen mit dem Substrat kann sich das Pentacen in mehreren Gitterkonfigurationen (A,B,C) auf dem Gold in hoher Ordnung organisieren (Nach [78])

Wie im Kapitel 3.2 angesprochen wird, muss das Dielektrikum beste Voraussetzungen für das darauf stattfindende Wachstum des Pentacens bieten. Gleiches gilt für die Kontakte, die für ein geordnetes Pentacen-Wachstum sowohl glatt strukturiert sein müssen, als auch günstige Wechselwirkungen mit dem Pentacen eingehen sollten. Während die Oberflächenrauigkeit speziell an den Seiten des Kontakts eher eine Frage der Prozessierung ist, so sind die angesprochenen Metall-Halbleiter-Wechselwirkungen wiederum eine charakteristische Eigenschaft des verwen-

deten Materials. Für die $\langle 100 \rangle$ Oberfläche des Kupfers [79] und die $\langle 111 \rangle$ Oberfläche des Goldes [78] wurde beispielsweise nachgewiesen, dass sich aufgedampfte Pentacen-Moleküle entlang ihrer Hauptmolekülachse über die jeweils darunter liegenden Metallatome legen (siehe Abbildung 3.3). Eine Ladungsträgerinjektion über die gesamte Moleküllänge wäre so möglich. Bei ungünstigen Metall-Halbleiter-Wechselwirkungen kann es somit leicht zu einer Verminderung des Kontakts, einer Reduzierung des Leitungsquerschnitts und damit auch der Ladungsträgerinjektion von den Transistorkontakten zum Halbleiter kommen.

Die Wahl des Kontaktmetalls wird jedoch noch von einer Reihe weiterer Faktoren beeinflusst, die Prozessierbarkeit und die Kosten z.B. spielen dabei eine nicht unerhebliche Rolle. Eine einfache Abscheidung mittels Elektronenstrahlverdampfung im Hochvakuum bei $1 \cdot 10^{-6} \text{ mbar}$ (Nickel, Palladium) oder durch Sputtern bei $6 \cdot 10^{-2} \text{ mbar}$ (Gold) stellt zwar keine zwingende Notwendigkeit zur Herstellung von OFETs dar, kann aber entscheidend für die industrielle Nutzung des erprobten Konzepts sein.

Das von Forschern aufgrund seiner Austrittsarbeit als Rückkontakt für OLEDs favorisierte, aber auch in OFETs angewendete Kalzium [80] [81] beispielsweise lässt wegen seiner hohen Reaktivität mit Luftsauerstoff eine Verarbeitung außerhalb von Inertgas gefüllten Gloveboxen in keiner Weise zu. Einer großseriellen Produktion von OLEDs mit Kalzium-Kontakten stehen daher bisher die erheblichen Kosten für Kapselung und Inertatmosphäre entgegen. Neben den Kosten für die Herstellung der Kontakte sollte der Rohstoffpreis selbst hingegen auch nicht unterschätzt werden. Trotz vergleichsweise günstiger elektronischer Eigenschaften spricht der hohe Preis gegen die Verwendung von Gold als Kontaktmaterial in der Massenfertigung.

Neben einer einfachen Abscheidung auf das Substrat ist auch eine gute Haftung des Kontaktmaterials auf dem Isolator von Bedeutung. Die Haftung von Goldschichten, die direkt auf das SiO_2 -Dielektrikum aufgebracht werden, ist eher gering. Wird die anschließende Strukturierung der Kontakte mittels 'Lift-off' im Ultraschallbad durchgeführt, so kann sich das schwach haftende Metall leicht lösen. Soll auf die guten Injektionseigenschaften des Goldes nicht verzichtet werden, so empfiehlt es sich, als Haftvermittler eine dünne Schicht eines besser haftenden Metalls vor der Goldbeschichtung auf dem Dielektrikum zu deponieren. Hierzu bieten sich die gut haftenden Metalle Nickel [82], Titan [14] oder Chrom [83] an.

Trotz seiner gegenüber Pentacen günstigen Austrittsarbeit und der guten Haftung auf SiO_2 ist die Verwendung von Nickel als Kontaktmetall zu überdenken. Schon eine kurze Lagerung der Nickel-Kontakte an der Umgebungsluft lässt das Metall oxidieren und den Übergangswiderstand zum Halbleiter steigen.

Die bei der Fertigung von OFETs übliche ganzflächige Beschichtung mit dem organischen Halbleiter birgt ein nicht zu vernachlässigendes Risiko von Leckströmen zwischen benachbarten Bauelementen, auch begünstigt durch die bisher noch hohen Betriebsspannungen. Daher ist es notwendig, über die Form und den Aufbau der Kontakte in den Transistoren zu diskutieren. Beispielsweise können Transistorleckströme durch Verwendung einer 'Corbino-Struktur' abgeschwächt werden, wozu sich in der Literatur einige Vorschläge finden [43] [84] [85] (siehe Abbildung 3.4). Durch einen umlaufenden, allumfassenden Source-Kontakt soll das Potenzial innerhalb des Transistors abgeschirmt werden, um parasitäre Ströme zu benachbarten Transistoren zu unterdrücken. Trotz dieses erfolgreichen Konzepts zur Minimierung des Leckstroms leidet diese Form des Transistors an einem erheblich höheren Platzbedarf durch die ringförmige Strukturierung.

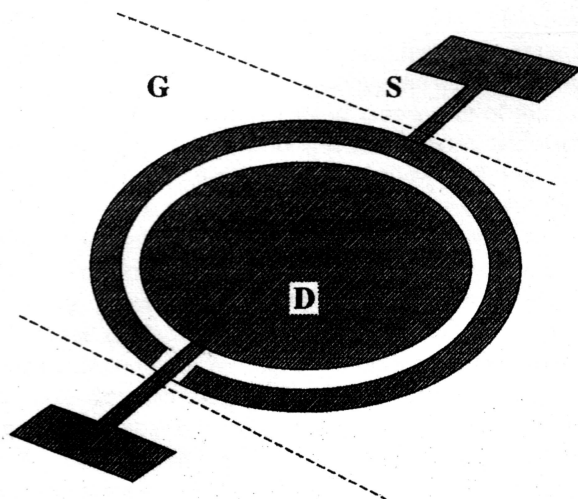


Abbildung 3.4: Durch eine ringförmige Anordnung des Source-Kontakts sollen Leckströme zwischen verschiedenen Transistoren minimiert werden (Nach [84])

3.4 Der organische Halbleiter

Die Präparation von 'bottom-contact' OFETs endet meist mit der Abscheidung des organischen Halbleitermaterials. Ist der Halbleiter auf den Kontakten und dem Dielektrikum deponiert, so ist das Bauelement voll funktionsfähig. Denkbar wäre noch, eine Kapselung durchzuführen, um die Alterung des OFETs zu verhindern.

Je nach verwendetem Halbleitermaterial, ob Polymer, Oligomer oder 'small molecule' bieten sich die Depositionsverfahren Dip-Coating, Rakeln, Spin-Coating oder thermisches Bedampfen an. Polymere als langkettige Moleküle oder Oligomere als ihre kurzkettigen Verwandten, verfügen meist über eine gute Löslichkeit in gängigen Lösungsmitteln wie z.B. Chloroform, Isopropanol, Toluol oder Xylol. Diese Eigenschaft verdanken sie speziellen Seitengruppen, die oft eigens für diesen Zweck an das Molekül angelagert sind. Befinden sich die Polymere oder Oligomere bereits in Lösung, so kann der Halbleiter beispielsweise durch Eintauchen des Wafers in diese Lösung mit anschließendem langsamen Herausziehen durch so genanntes Dip-Coating aufgebracht werden. Eine weitere Möglichkeit stellt das Rakeln dar, bei der die Lösung mit dem Halbleiter mit einem Werkzeug glatt über die Oberfläche gestrichen wird. Da das verwendete Werkzeug einem medizinischen Skalpell ähneln kann, wird hierbei auch vom 'Doctor-blading' gesprochen.

Das zur Herstellung dünner halbleitender Filme aus der Lösung am weitesten verbreitete Verfahren ist jedoch das Spin-Coating. Während der Wafer durch ein Vakuum auf einem Drehteller fixiert ist, wird die Lösung mit einer Spritze auf dessen Mitte gegeben. Bei hoher Drehzahl wird nun überflüssiges Material vom Wafer herunterschleudert, während der Rest der Lösung einen dünnen glatten Film bildet. Als entscheidende Faktoren für die Qualität des hergestellten Filmes können die Spin-Geschwindigkeit und die Verdünnung der Lösung festhalten werden. Die Dauer des Spin-Vorgangs ist dabei von weniger großer Bedeutung, wichtig ist nur, dass genügend Zeit zum Verdampfen des Lösungsmittels zur Verfügung steht. Verglichen mit dem Rakeln oder dem Dip-Coating lassen sich mit dem Spin-Coating Verfahren die reproduzierbarsten dün-

ne Filme herstellen. So wird z.B. zur Durchführung der Fotolithografie der Fotolack ebenfalls durch Spin-Coating aufgetragen. Als nachteilig stellt sich jedoch für alle Beschichtungsverfahren mittels Lösung heraus, dass sich keines für die Erzeugung hochgeordneter molekularer Schichten eignet. Die im Kapitel 2.4 genannten Verfahren wie Offset-Drucken oder Tintenstrahldrucken sind zwar prinzipiell zur Verarbeitung von organischen Halbleitern in Lösung anwendbar, jedoch sind heute noch keine reproduzierbaren Bauelemente mit diesen Verfahren herstellbar.

Das in dieser Arbeit verwendete Pentacen weist eine äußerst geringe Löslichkeit in allen üblichen Lösungsmitteln auf. Die Herstellung einer dünnen Schicht aus der Lösung lässt sich nur realisieren, falls ein so genannter 'Precursor'-Schritt verwendet wird. Dazu werden an das Pentacen, ähnlich wie bei den Polymeren, löslichkeitsfördernde Seitengruppen angebunden [14] [86] [87]. Diese Vorstufe des Pentacens lässt sich aus der Lösung auf den Wafer aufbringen. Anschließend erfolgt eine Umwandlung in die bekannte Form (siehe Abbildung 3.5) durch einen Temper-Schritt, bei dem sich die Seitengruppen vom Grundgerüst des Moleküls lösen. Auf diese Weise erzeugte halbleitende Schichten weisen jedoch stets eine geringere Ladungsträgerbeweglichkeit auf als Schichten, die durch thermisches Verdampfen aufgewachsen werden.

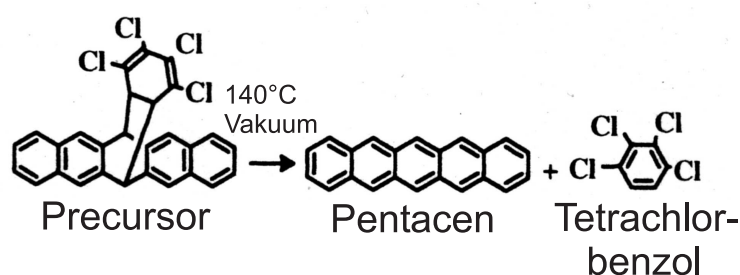


Abbildung 3.5: Durch Seitengruppen kann die Löslichkeit des Pentacen-Moleküls stark erhöht werden, die halbleitenden Eigenschaften leiden dabei jedoch erheblich. Nach dem Spin-Coaten eines Pentacen Precursors werden in einem Temper-Schritt die Seitengruppen wieder entfernt, das Pentacen-Molekül verbleibt auf der Wafer-Oberfläche (Nach [86])

Da das Pentacen-Molekül eine hohe thermische Stabilität aufweist, bietet es sich an, die Beschichtung durch thermisches Verdampfen im Hochvakuum bei ca. $1 \cdot 10^{-6}$ mbar durchzuführen. Eine Verdampfung des Pentacens mittels Elektronenstrahl zur Abscheidung dünner Schichten kann nicht in Betracht gezogen werden. Die dabei eingebrachten Energiemengen beanspruchen die Stabilität zu stark und es kommt zum Aufbrechen des Moleküls. Neben vollständigen Molekülen gelangen so auch Bruchstücke davon auf die Oberfläche des Wafers. Auf diese Weise hergestellte Pentacen-Filme weisen im Vergleich zu Schichten aus reinem Pentacen deutlich reduzierte elektrische Eigenschaften auf. Die thermische Stabilität ist auch der Grund dafür, dass Polymere und Oligomere nicht verdampft werden können. Ihre langen Ketten geraten durch die thermische Anregung beim Verdampfen so sehr in Schwingungen, dass sie brechen und nur kurze Kettenfragmente verdampfen.

Als wichtige Parameter zur Abscheidung eines für einen effizienten Ladungstransport wichtigen hochgeordneten Films sind (siehe Kapitel 2.3):

- die Aufwachsrate ($< 0.1 \frac{nm}{s}$),
- der Prozessdruck ($5 \cdot 10^{-6} mbar$ bis weniger als $8 \cdot 10^{-7} mbar$),
- die Substrattemperatur ($60 - 70^\circ C$),
- der Abstand des Substrats zur Verdampferquelle ($25 cm$)
- und die Reinheit des Ausgangsmaterials ($> 99.9\%$) sowie der Substratoberfläche.

In Klammern angegeben sind typische Parameter, wie sie im Rahmen dieser Arbeit verwendet werden.

Eine weitere wichtige Rolle bei der Entstehung hoch geordneter Filme und großer kristalliner Bereiche scheint eine Vorbereitung des Dielektrikums mit so genannten Haftvermittler zu spielen. Das Pentacen geht bei der Abscheidung auf das Dielektrikum keine chemische Bindung mit dem Substratmaterial ein [47] [48], daher kann die Funktion der Substratanbindung nur über Haftvermittler geschehen. Das Haftvermittler-Molekül besitzt dazu zwei funktionale Enden, von denen das erste eine chemische Bindung mit dem Substratmaterial eingeht, während das zweite Ende mit dem organischen Halbleiter wechselwirkt [88]. Als geeignete Haftvermittler für den Einsatz in Verbindung mit Pentacen werden dazu in der Literatur oft das Octadecyltrichlorsilan (OTS) sowie das Hexamethyldisilazan (HMDS) benutzt, wobei letzteres auch zur Haftverbesserung von Fotolacken bei der Fotolithografie verwendet wird. Während das HMDS vorwiegend durch Spin-Coating [89][90] oder aus der Gasphase [52] auf die heißen Wafer als Monolage abgeschieden wird, gibt es beim OTS andere Wege, die 'self-assembled-monolayer' zu erzeugen. Favorisiert werden hierbei das Dip-Coating [15][91] oder auch die Abscheidung aus der Dampfphase im Vakuum auf den aufgeheizten Wafer [12][92] [93].

Für die notwendige chemische Reaktion mit dem Substratmaterial müssen offene chemische Bindungen an der Oberfläche vorliegen. Diese können über eine Sauerstoff-Plasma-Behandlung vor der eigentlichen Prozessierung des Haftvermittlers erzeugt werden [90]. Eine alleinige Sauerstoff-Plasma-Behandlung jedoch kann ebenfalls eine deutliche Verbesserung der organischen Filmstruktur sowie der elektrischen Parameter zur Folge haben. Erfahrungswerte dazu liefert die Literatur [16][94], oder aber das Kapitel 4.1.1, in dem eigene Ergebnisse vorgestellt werden.

Wie schon im Abschnitt 3.3 angesprochen, kann es durch die ganzflächige Bedampfung mit dem organischen Halbleiter als letztem Prozessschritt im Betrieb der OFETs zur Ausbildung parasitärer Leckströme sowie parasitärer Transistoren kommen. Abhilfe kann neben einer flächenintensiven Corbino-Transistorstruktur die lokale Entfernung des aufgedampften Pentacens zwischen den Transistoren schaffen. Eine Möglichkeit zur Strukturierung des Pentacen-Films ist die 'Laser Ablation'-Methode mit gepulster Laser-Beleuchtung zur Entfernung des überflüssigen Halbleitermaterials [95]. Als Nachteil stellt sich hierbei die genaue Justierbarkeit des Verfahrens heraus, und es können nur kleine Bereiche von wenigen Quadratmikrometern bei einem einzelnen Laserpuls entfernt werden. Es handelt sich bei diesem Verfahren um einen sequenziellen Prozess, der nicht planar angewendet werden kann. Die Strukturierung vieler Transistorbereiche

ist damit sehr zeitaufwändig, unter Umständen können nur Ringe von wenigen Mikrometern Breite um jeden einzelnen Transistor auf einem Wafer strukturiert werden.

Einmal hergestellte organische Filme sind sehr empfindlich gegenüber der weiteren Prozessierung. Diese Eigenschaft kann als weiteres Argument für die in dieser Arbeit verwendete 'Bottom-Contact'-Formation angesehen werden kann. Jegliche Bedeckung mit weiteren Schichten oder eine nasschemische Prozessierung bedeuten eine Störung, womöglich sogar die Zerstörung der Ordnung im organischen Halbleiter. Um so bedeutender ist daher die fotolithografische Strukturierung des Pentacen-Films, wie in [12] oder [96] beschrieben: Auf die Pentacen-Schicht wird durch thermisches Verdampfen eine $1\text{ }\mu\text{m}$ dicke Parylene bzw. durch Spin-Coating eine Polyvinylalkohol Kapselung aufgebracht. Diese wiederum wird fotolithografisch strukturiert und dient als Maskierung für einen folgenden Trockenätzschritt mit Sauerstoff im 'Reactive Ion Etching' (RIE) Verfahren. Verglichen mit dem 'Laser Ablation'-Verfahren ist diese Methode als Planartechnik anwendbar und bietet daher einen Zeitvorteil sowie vergleichbare Prozessbedingungen für alle Transistoren auf dem Wafer. Dem Bericht [96] zufolge soll der zusätzliche Prozessschritt keinen Einfluss auf die elektrischen Transistorparameter haben.

3.5 Prozessabfolge zur Herstellung von OFETs

Als Abschluss des Kapitels zur Beschreibung der Prozessbedingungen der hergestellten OFETs soll nun eine Übersicht der einzelnen Prozessschritte folgen, um die Schichtenfolge im Querschnitt der Transistoren zu verdeutlichen.

1. Folge der Prozessschritte zur Herstellung einfacher OFETs mit gemeinsamer Gate-Elektrode für alle Transistoren auf dem Wafer (siehe Abbildung 3.6):
 - (a) Reinigung eines neuen Wafers als Substrat für die Prozessierung
 - (b) Thermische Oxidation zum Aufwachsen eines Feld-Oxids von mindestens $400 - 500\text{ nm}$ Dicke zur elektrischen Isolation der darauf verlaufenden Leiterbahnen
 - (c) Fotolithografie zur Strukturierung des Gate-Bereichs
 - (d) Ätzen des Gate-Bereichs mit Flußsäure
 - (e) Entfernen des Fotolacks, Reinigung des Wafers und thermische Oxidation zur Herstellung des Gate-Oxids
 - (f) Umkehrfototechnik zur Erzeugung einer negativ Lackmaske als Vorbereitung zum späteren Lift-off
 - (g) Beschichtung mit dem Metall der Drain- und Source-Kontakte
 - (h) Lift-off, Sauerstoff-Plasma-Reinigung
 - (i) Thermisches Verdampfen des Pentacens

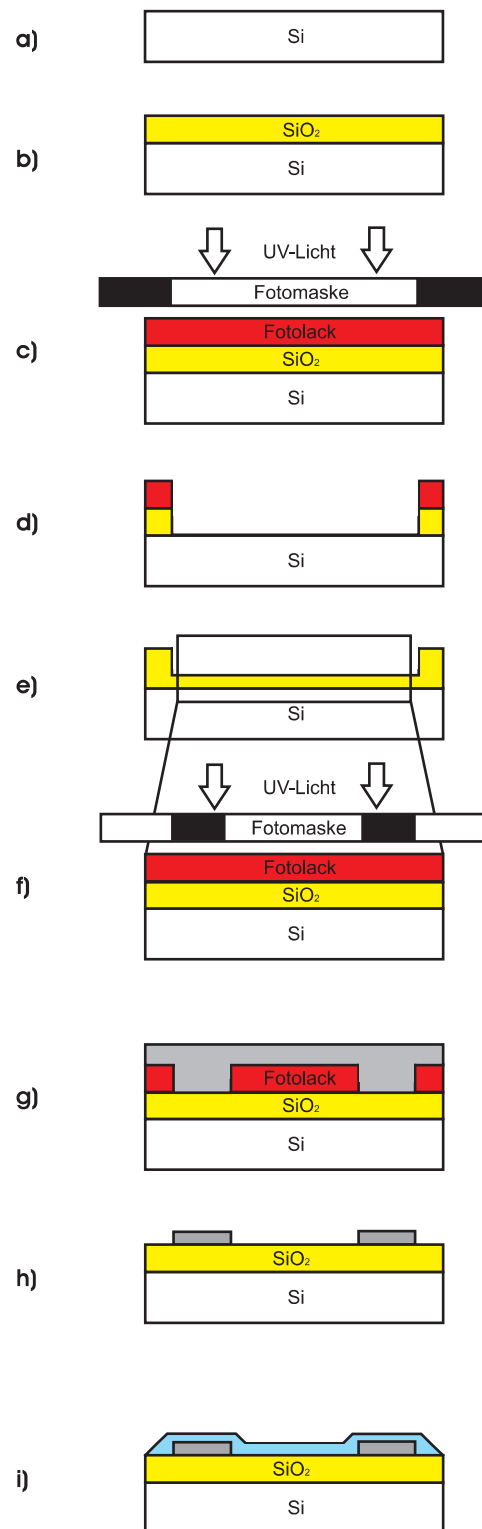


Abbildung 3.6: Abfolge der Prozessschritte zur Herstellung eines OFETs

2. Folge der Prozessschritte zur Herstellung einfacher OFETs mit isolierter Gate-Elektrode (siehe Abbildung 3.7):

- (a) Reinigung eines neuen Wafers als Substrat für die Prozessierung
- (b) Thermische Oxidation zum Aufwachsen eines Oxids zur elektrischen Isolation der darauf befindlichen Gate-Elektrode
- (c) Aufdampfen des Metalls der Gate-Elektrode
- (d) Fotolithografie zur Strukturierung des Gate-Metalls
- (e) Ätzen des Gate-Metalls und Entfernen des Fotolacks
- (f) Abscheidung eines CVD-Oxids als Dielektrikum; Fotolithografie und Ätzen zur Strukturierung der Oxid-Vias
- (g) Reinigung des Wafers, Umkehrfototechnik zur Erzeugung einer negativ Lackmaske als Vorbereitung zum späteren Lift-off
- (h) Beschichtung mit dem Metall der Drain- und Source-Kontakte
- (i) Lift-off, Sauerstoff-Plasma-Reinigung
- (j) Thermisches Verdampfen des Pentacens

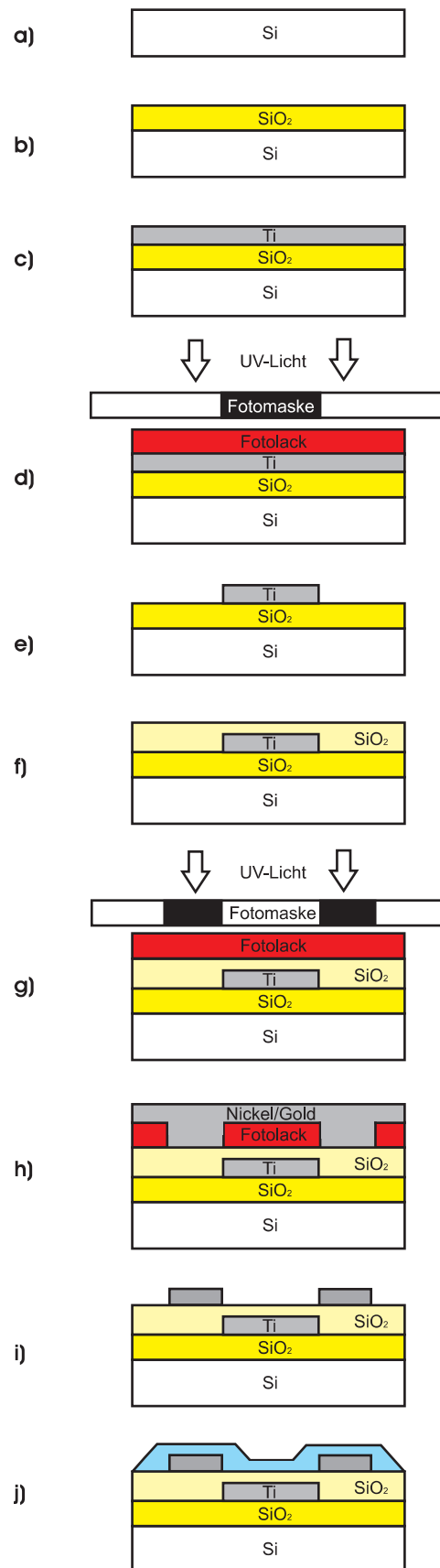


Abbildung 3.7: Abfolge der Prozessschritte zur Herstellung eines OFETs mit isoliertem Gate-Kontakt

Kapitel 4

Elektrische Charakterisierung

Direkt nach dem Abschluss der Transistorherstellung mit dem Bedampfen des Pentacens im Hochvakuum wird die elektrische Charakterisierung der OFETs mittels Eingangskennlinie und Ausgangskennlinienfeld durchgeführt. Aufgrund der Alterung der organischen Filme an der Umgebungsatmosphäre [68][97] werden alle Messungen ohne großen Zeitverzug, d.h. beginnend innerhalb maximal einer halben Stunde nach dem Entnehmen aus der Vakuumkammer durchgeführt. Aufgrund der großen Zahl an einzelnen Transistorelementen von mehreren tausend Stück pro Wafer, können auf jedem Wafer nur eine repräsentative, aber genügend große Auswahl an OFETs verteilt über die gesamte Wafer-Oberfläche vermessen werden.

Zur Messung werden die Transistoren mit den Messnadeln eines Spitzenmessplatzes über Kontaktpads auf dem Wafer kontaktiert. Während der Messung befinden sich die OFETs in einem lichtdicht verschlossenen Metallschrank, um Störgrößen wie durch Lichteinfall erzeugte Ladungsträger oder externe elektrische Felder von der Messung auszuschließen. Als Messgerät dient ein HP 4156 'Semiconductor-Parameter-Analyser' dessen Messgenauigkeit und Einstellmöglichkeiten den Anforderungen von Halbleiterbauelementen und speziell auch organischen Bauelementen genügt. Die Versorgung des OFETs mit der Drain-Source-Spannung sowie der Gate-Source-Spannung erfolgte über zwei 'Source-Measuring-Units' (SMU) innerhalb des Parameter-Analysers. Mit einer SMU kann gleichzeitig eine Spannung beaufschlagt, als auch der fließende Strom gemessen werden. Die Messleitungen zu den Messspitzen sind in Anlehnung an eine Vierpunktmessung über je zwei Koax-Leitungen realisiert, um den Einfluss der Leitungswiderstände gering zu halten. Erst an der Messspitze werden beide Leitungen zusammengeführt.

Messungenauigkeiten können sich bei der Messung von Eingangs- und Ausgangskennlinien dann ergeben, wenn die zu vermessenden Spannungsbereiche zu rasch durchlaufen werden. Die relativ hochohmigen organischen Filme benötigen oftmals eine kurze Zeitspanne, um die Ladungsträgerkonzentration auf geänderte Gate-Source- oder Drain-Source-Felder einzustellen. Die IEEE Messvorschrift zur Charakterisierung organischer Feldeffekt Transistoren [27] sieht nach der Aufnahme eines jeden Messwertes eine Wartezeit von 10 ms vor, damit sich der organische Halbleiter auf die Variation der elektrischen Felder einstellen kann. So können Hystereseeffekte beim Durchfahren des Messbereichs in zwei Richtungen vermieden werden. Da die IEEE Messvorschrift jedoch erst im letzten Drittel der hier vorgestellten Arbeiten veröffentlicht wurde, sind lediglich die Ergebnisse zu den Kapselungsuntersuchungen mit dieser Methode gemessen.

Vergleichsmessungen ergeben jedoch nur einen äußerst geringen Einfluss dieser zusätzlichen Wartezeit auf das Ergebnis der Messungen, der verglichen mit anderen Effekten, wie beispielsweise der Luftfeuchtigkeit, eine untergeordnete Rolle spielt.

Die Messungen der Transistorkennlinien erfolgen im Messbereich zwischen Spannungen von maximal -40 V bis $+40\text{ V}$, sowohl für die Eingangs- als auch für die Ausgangskennlinien. Dieser verglichen mit MOS-Transistoren hohe Spannungsbereich ist jedoch für organische Halbleiter durchaus üblich und erlaubt sowohl das sichere Erreichen des Transistorsättigungsbereichs als auch eine verlässliche Aussage über den Leckstrom im ausgeschalteten Zustand des OFETs.

4.1 Einfluss des Dielektrikums

Da zu Beginn der Arbeiten mit dem organischen Halbleiter Pentacen kaum Erfahrungen zu dessen Kompatibilität mit den Prozessen und Materialien der anorganischen Halbleitertechnologie bestehen, werden zunächst systematische Untersuchungen zur Wahl eines geeigneten Dielektrikums und Kontaktmaterials für den Bau von Transistoren durchgeführt. Als Substratmaterial werden im Rahmen dieser Arbeit Silizium-Wafer ausgewählt. So liegt es nahe, zunächst die verfügbaren Dielektrika aus der MOS-Technik in Verbindung mit dem Pentacen zu testen (siehe Abschnitt 3.2).

Als besonders wichtige charakteristische Eigenschaft des verwendeten Dielektrikums ist neben einer hohen elektrischen Durchbruchfeldstärke eine möglichst glatte Oberfläche zu nennen [98]. Diese bietet dem anschließend aufgedampften Pentacen eine ideale Wachstumsgrundlage für ein homogenes Wachstum [43] [66] [99]. Große Rauigkeiten auf der dielektrischen Oberfläche hingegen können als Kristallisationskeim wirken und begünstigen so ein amorphes Schichtwachstum des organischen Halbleiters.

Ein weiteres entscheidendes Kriterium für die Wahl eines Dielektrikums im Einsatz in organischen Bauelementen ist die elektrische Spannungsfestigkeit, da wie bereits eingangs erwähnt, verglichen mit MOS-Transistoren große elektrische Felder zur Steuerung des Stroms im Transistor notwendig sind. Diese notwendigen Felder machen zusätzlich zur Verwendung spannungsfester Dielektrika das Führen der Leiterbahnen und Kontakte auf einem dickeren, den Gate-Bereich umgebenden Isolator notwendig. Dieser besteht meist aus thermisch gewachsenem SiO_2 von mindestens 400 nm Dicke. In fotolithografisch erzeugten und mit Flusssäure geätzten Gate-Fenstern wird im Anschluss das elektrisch stark beanspruchte Gate-Dielektrikum erzeugt (vgl. Abschnitt 3.2).

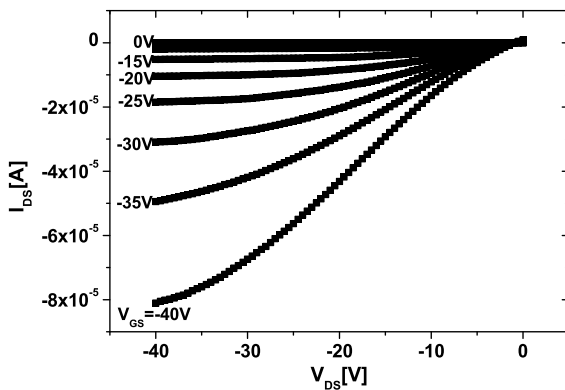
Die Integration von logischen Schaltungen erfordert einzeln steuerbare und elektrisch voneinander isolierte Gate-Elektroden. Diese sollen im Rahmen dieser Arbeit durch Abscheidung von beispielsweise Titan erzeugt werden. Bei Verwendung metallischer Kontakte scheidet zunächst die thermische Oxidation zum Erzeugen des Gate-Oxides aus, da diese das Silizium des Wafers als Reaktionspartner benötigt, welches dann vom Kontaktmetall verdeckt wird. Daher werden verschiedene Verfahren der 'chemical vapour deposition' (CVD) zur Verwendung in OFETs getestet, die sich durch Prozesstemperatur, Konformität und die elektrische Durchbruchfeldstärke unterscheiden.

4.1.1 Thermisch gewachsenenes SiO_2

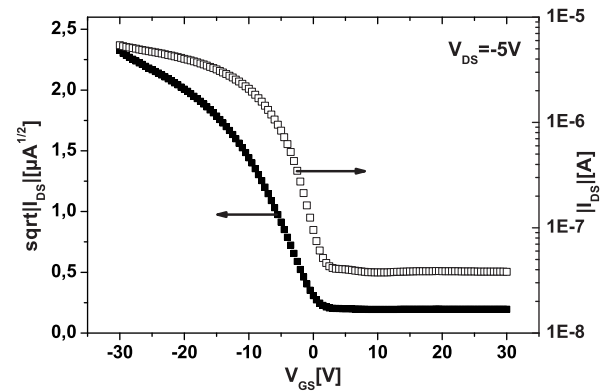
Als besonders glattes und elektrisch stabiles Dielektrikum gilt das in der MOS-Technik verbreitet als Gate-Oxid verwendete thermisch gewachsene SiO_2 . Zur Erzeugung eines thermisch gewachsenen Oxides als Dielektrikum für den Einsatz in OFETs werden zunächst Temperaturreihen zwischen 850° bis über 1000°C durchgeführt. Für das elektrisch stabilste Dielektrikum bei vertretbarer Aufwuchszeit wird dabei eine Prozesstemperatur von 960°C im Dreizonenofen und eine Temperatur von 78°C für den eingebrachten Wasserdampf ermittelt. Abbildung 4.1 zeigt das Ausgangskennlinienfeld sowie die Eingangskennlinie für einen typischen OFET mit thermisch feucht gewachsenem SiO_2 bei einer Oxidationstemperatur von 960°C .

Im Anschluss an die feuchte Oxidation erfolgt stets ein trockener Oxidationsschritt unter Sauerstofffluss für weitere fünf Minuten bei gleicher Temperatur, um ungesättigte Bindungen an der Grenzfläche des Dielektrikums zu minimieren. Dies geschieht zum einen, um eine glatte Oberfläche für das Pentacen und dessen Wachstum zu erzeugen, zum anderen, um die Zahl der Störstellen für eine Schwellenspannung nahe null Volt zu reduzieren. Thermisch oxidierte und mittels AFM charakterisierte Wafer zeigen eine Oberflächenrauigkeit von nur $0.1 - 0.2 \text{ nm rms}$ (root means square). Literaturstellen zufolge sollen diese Oxideigenschaften ein gutes Pentacen-Wachstum und eine hohe Ladungsträgerbeweglichkeit garantieren [66]. Hohe Sättigungsströme, ein geringer Leckstrom und eine geringe Schwellenspannung sind dann das Resultat.

Im hier vorgestellten Fall erreicht der Sättigungsstrom einen Wert von $-81 \mu\text{A}$ bei $V_{DS} = -40 \text{ V}$ und $V_{GS} = -40 \text{ V}$. Die Schwellenspannung liegt bei 1.5 V und die on-off-Rate erreicht einen Wert von 10^3 bei $V_{DS} = -40 \text{ V}$. Trotz vergleichsweise hoher Gate-Spannungen bleibt das thermische Oxid elektrisch belastbar und zeigt keinen Durchbruch.



(a) Ausgangskennlinienfeld eines OFETs mit SiO_2 als Dielektrikum



(b) Eingangskennlinie eines OFETs mit SiO_2 als Dielektrikum

Abbildung 4.1: Ausgangskennlinienfeld und Eingangskennlinie eines OFETs mit $W = 1000 \mu\text{m}$ und $L = 1 \mu\text{m}$, bedampft mit 30 nm Pentacen bei 60°C Substrattemperatur, einer Aufdampftrate von 0.1 nm/s und einem Kammerdruck von $8 \cdot 10^{-7} \text{ mbar}$. Das Gate-Oxid hat eine Dicke von 150 nm

Die unpolare Oberfläche des Siliziumdioxides bietet dem aufgedampften Pentacen eine gute Wachstumsgrundlage, so dass sich große Pentacen-Kristallite im Transistorkanal auf dem SiO_2 bilden können. Die Aufnahmen mit dem Rasterkraftmikroskop in Abbildung 4.2 zeigen sowohl das Wachstum des Pentacens auf dem Gate-Oxid als auch auf den Kontakten, wobei

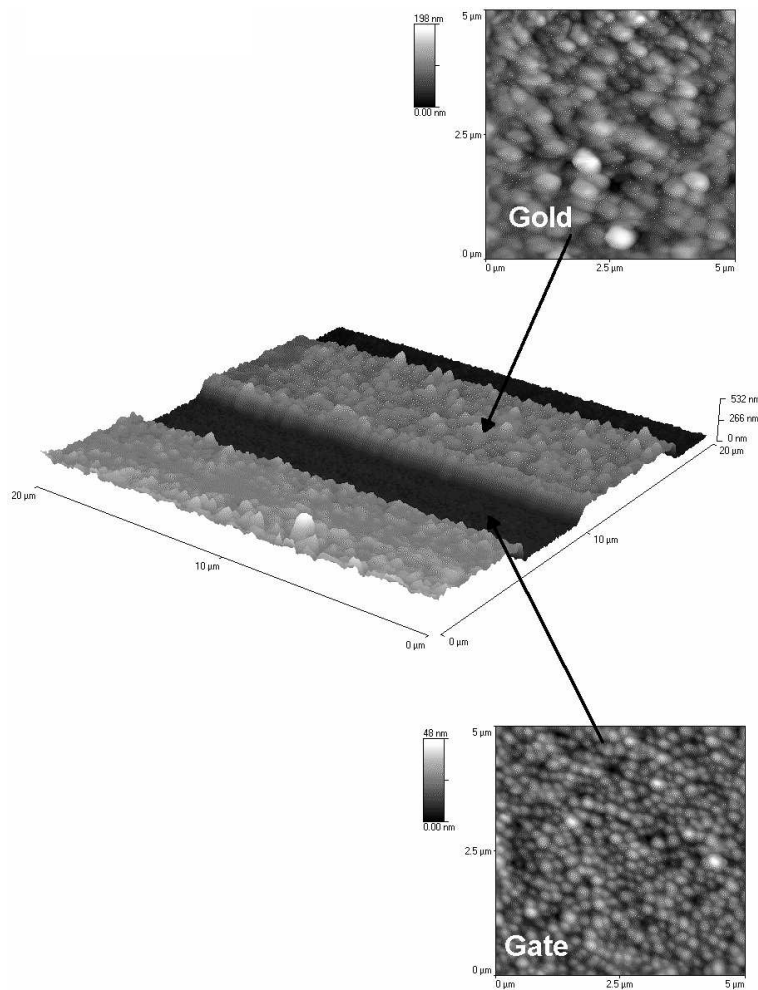


Abbildung 4.2: AFM-Aufnahme des Gate-Bereichs eines OFETs mit $L = 5 \mu\text{m}$ Kanallänge. Auf dem SiO_2 zwischen den Drain- und Source-Kontakten weisen die Pentacen-Kristallite einen Durchmesser von ca. 250 nm auf, auf dem Gold sind sie ungefähr doppelt so groß

festzustellen ist, dass die Kristallite direkt auf den Gold-Kontakten größer als die im Kanalbereich erscheinen. Verglichen mit Wachstumsstudien der Gruppe Klauk/Gundlach [15] [100] [101] erscheinen die gewachsenen Kristallite jedoch noch klein, allerdings beruhen die dort vorgestellten Ergebnisse auf Haftvermittlerexperimenten. Auch ohne Verwendung eines Haftvermittlers können die Pentacen-Kristallite im Rahmen dieser Arbeit durch Vorbehandlung der dielektrischen Grenzfläche mit einem Sauerstoff-Plasma vor dem Aufdampfen des Pentacens vergrößert werden, wie es im folgenden Abschnitt ausführlich beschrieben wird. Bei deutlich größeren Pentacen-Kristalliten werden im hier vorgelegten Beispiel Beweglichkeitswerte von $4.1 \cdot 10^{-3} \text{ cm}^2/\text{Vs}$ erzielt, resultierend in einem niedrigen Subschwellsenstromanstieg von nur 5.3 V/Dek .

Zusammenfassend lassen sich die Versuche mit thermisch gewachsenem Oxid als erfolgreich beschreiben. Ein großer Vorteil ist die gute Spannungsfestigkeit der Oxidschicht gerade bei den hohen Betriebsspannungen der OFETs. Zusätzlich bietet das thermische Oxid dem Pentacen eine glatte Wachstumsgrundlage für gute Ladungsträgerbeweglichkeiten und niedrige Subschwellsenstromanstiege. Als klarer Nachteil ist aber festzuhalten, dass das thermische Oxid nicht auf Metallkontakten angewendet werden kann, so dass der Aufbau logischer Schaltungen mit CVD-Isolatoren oder gesputterten Schichten realisiert werden muss.

Sauerstoff-Plasma-Behandlung des Dielektrikums

Die Strukturierung der Drain- und Source-Kontakte stellt bei allen 'bottom-contact' Transistoren den abschließenden Prozessschritt vor dem Bedampfen mit dem Pentacen dar. Eine nasschemische Reinigung der Oberflächen vor dem Beschichten mit dem organischen Halbleiter kann nicht mehr stattfinden, da die eingesetzten Säuren die Kontaktmetalle angreifen würden. Um mögliche verbliebene Verunreinigungen insbesondere in den Ecken zwischen Kontakten und Dielektrikum durch die fotolithografische Strukturierung der Kontakte im Lift-off Verfahren zu entfernen, werden Versuche mit einer Sauerstoff-Plasma-Reinigung unternommen. Dazu wird der Wafer direkt vor dem Einbau in die Aufdampfanlage zum Beschichten mit dem Pentacen einer O_2 -Plasma-Reinigung in einem Parallelplattenreaktor unterzogen. Da das Sauerstoff-Plasma ebenfalls in geringem Maße Siliziumdioxid ätzt, werden die Leistung und die Prozessdauer gering gehalten, um das Gate-Oxid nicht unbeabsichtigt zu verringern. Sollen zur besseren Anlagerung der Pentacen-Moleküle beim Aufdampfen Haftvermittler wie beispielsweise das OTS oder HMDS eingesetzt werden, so ist die Plasma-Reinigung ein notwendiger Schritt, um an der Oberfläche freie Bindungen für die chemische Reaktion mit dem Haftvermittler entstehen zu lassen [76][88][90].

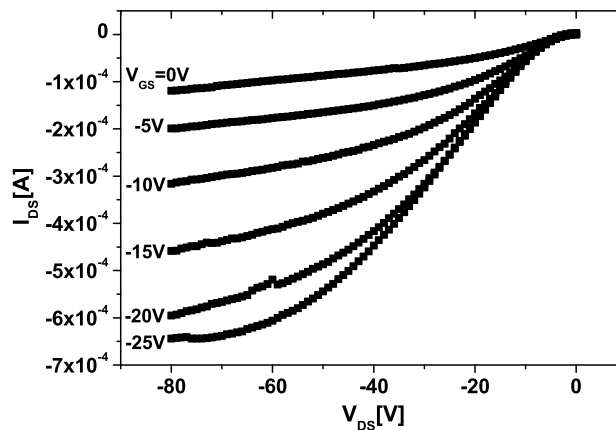


Abbildung 4.3: Ausgangskennlinienfeld eines OFETs mit $W = 1000 \mu\text{m}$ und $L = 1 \mu\text{m}$, bedampft mit ca. 30 nm Pentacen bei 60°C Substrattemperatur, einer Aufdampfrate von 0.1 nm/s und einem Kammerdruck von $8 \cdot 10^{-7} \text{ mbar}$. Das Gate-Oxid hat eine Dicke von 100 nm und wird vor der Pentacen-Beschichtung mit einem Sauerstoff-Plasma bei 100 W für 40 s gereinigt

Abbildung 4.3 zeigt das Ausgangskennlinienfeld eines OFETs, dessen Dielektrikum vor der Beschichtung mit dem Pentacen einer Sauerstoff-Plasma-Reinigung unterzogen wurde. Erkennbar ist eine deutliche Steigerung des Sättigungsstroms auf $-644 \mu\text{A}$ bei $V_{DS} = -40 \text{ V}$ und $V_{GS} = -25 \text{ V}$, im Vergleich zum ähnlich prozessierte Transistor aus Abbildung 4.1, der eine identische Transistorgeometrie besitzt. Nachteilig scheint sich die Plasma-Reinigung jedoch auf die Schwellenspannung ausgewirkt zu haben, erkennbar am schlechten Sperrverhalten des Transistors bei Gate-Source-Spannungen um $V_{GS} = 0 \text{ V}$. Für die Schwellenspannung wurde ein Wert von 17.2 V ermittelt. Die Schwellenspannung ist unter anderem der Grund, dass die Ladungsträgerbeweglichkeit trotz hohem Stromfluss im eingeschalteten Zustand einen Wert von nicht mehr als $2.4 \cdot 10^{-2} \text{ cm}^2/\text{Vs}$ erreicht. Die Verschiebung der Schwellenspannung scheint ihre

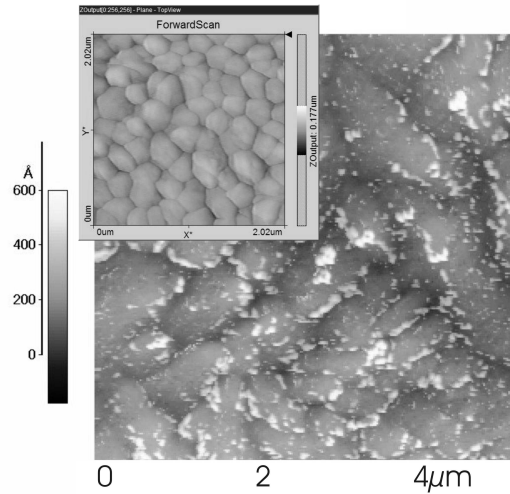


Abbildung 4.4: AFM -Aufnahme (contact-mode) der Oberfläche des Pentacens auf O_2 -Plasma gereinigtem SiO_2 (großes Bild) und unbehandeltem SiO_2 (kleines Bild). Beide Bilder haben den gleichen Maßstab

Ursache in der Erzeugung freier Bindungen an der dielektrischen Oberfläche und einer daraus resultierenden Polarisierung des Dielektrikums zu haben [94]. Die Ursache der im Anlaufbereich des Transistors vom linearen Verhalten abweichenden Kennlinie kann abschließend nicht geklärt werden. Möglich wäre jedoch eine zu dicke Nickel-Haftschrift (siehe Abschnitt 4.4) unter dem Gold der Kontakte, so dass die Ladungsträgerinjektion in den Transistorkanal nur durch das Nickel stattfinden kann.

Eine Oberflächencharakterisierung des Pentacens mit dem AFM ergibt eine deutliche Vergrößerung der Pentacen-Kristallite auf der Oberfläche des Dielektrikums (siehe Abbildung 4.4) [94]. Während auf unbehandeltem SiO_2 der typische Durchmesser eines Pentacen-Kristallites ca. 250 nm beträgt, so kann durch die Sauerstoff-Plasma-Reinigung des Dielektrikums eine Vergrößerung der Kristallite auf typischerweise $1\text{ }\mu\text{m}$ erreicht werden. Das Pentacen-Wachstum auf den Drain- und Source-Kontakten scheint durch die Sauerstoff-Plasma-Behandlung nicht betroffen zu sein. Aus Abbildung 4.5 ist ersichtlich, dass der Kristallit-Durchmesser auf dem Gold verglichen mit Abbildung 4.2 unverändert bleibt, während es auf dem Oxid zu einer deutlichen Steigerung der Korngröße kommt. Durch Steigerung des Durchmessers der Pentacen-Körner kann bei gleich bleibender OFET-Kanallänge eine Reduktion der Anzahl der Korngrenzen erzielt werden. Da es besonders an den Korngrenzen zu einer vermehrten Bildung von Störstellen kommt, wird dort der Ladungstransport besonders stark gehemmt (vgl. Abschnitt 2.2). Eine Reduktion der Anzahl der Korngrenzen ist daher mit einer Steigerung der Ladungsträgerbeweglichkeit und des Sättigungsstroms verbunden. Es ist zu erwarten, dass die intrinsische Ladungsträgerbeweglichkeit der Löcher im Pentacen im Vergleich zu unbehandelten Proben deutlich größer sein wird, die Bestimmung über eine 'time of flight'-Messung anstelle der Ermittlung der Ladungsträgerbeweglichkeit über die Eingangskennlinie ist jedoch im Rahmen dieser Arbeit nicht möglich. Die hier ermittelte Feldeffekt-Ladungsträgerbeweglichkeit wird daher durch die große Schwellenspannung negativ beeinflusst.

Abschließend können die Auswirkungen einer Sauerstoff-Plasma-Behandlung auf das Wachstum

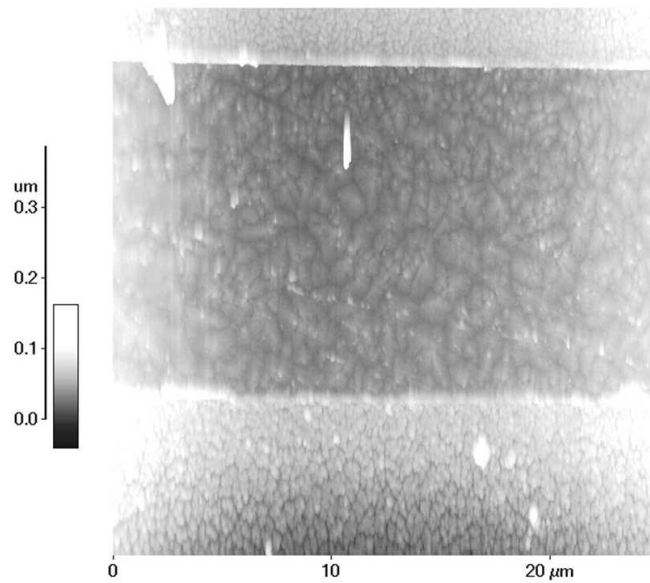


Abbildung 4.5: AFM-Aufnahme (contact-mode) der Oberfläche des Pentacens auf O_2 -Plasma gereinigtem SiO_2 im Transistorkanal eines OFET. Deutlich sichtbar sind die $1\text{ }\mu\text{m}$ großen Kristallite im Kanalbereich (mitte), verglichen mit kleineren Kristallen auf dem Gold der Kontakte (unten)

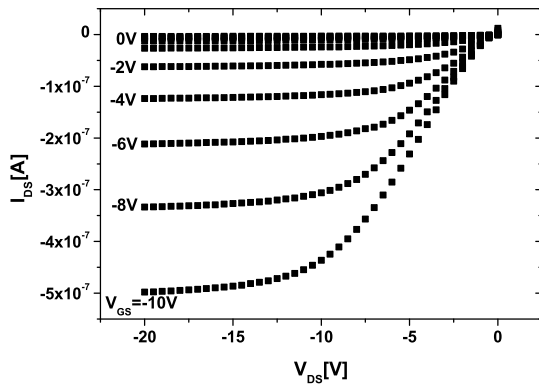
des Pentacens und die elektrischen Eigenschaften des OFETs als überwiegend positiv gewertet werden. Das direkte Resultat sind größere Kristallite des organischen Halbleiters und ein starker Anstieg des Sättigungsstroms. Lediglich eine große positive Schwellenspannung ist als Verschlechterung gegenüber unbehandelten OFETs festzustellen.

4.1.2 TEOS

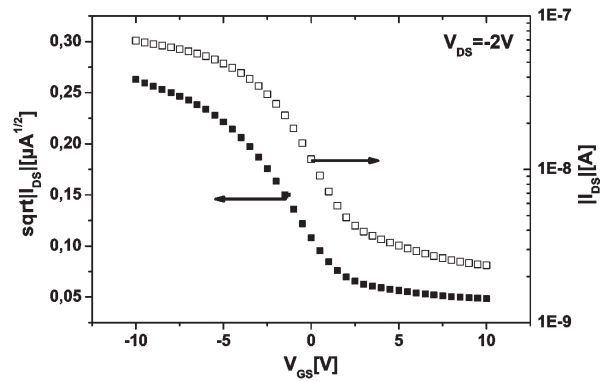
Als erstes getestetes CVD-Verfahren dieser Arbeit werden hier die Ergebnisse der Gasphasenabscheidung von 'Tetra-Ethyl-Orthosilikat' (TEOS) vorgestellt. Der TEOS-Prozess zeichnet sich durch eine gute Kantenbedeckung und ein schnelles Wachstum aus, benötigt jedoch eine relativ hohe Temperatur von ca. 750°C [52]. Die Abscheidung auf manchen Metallen gestaltet sich daher schwierig. Zusätzlich weist das TEOS-Oxid bedingt durch die Gasphasenabscheidung eine nicht zu vernachlässigende Zahl an Störstellen auf, die auf offene Molekül-Bindungen an der Oberfläche und im Film zurückzuführen sind. Außerdem kann es bei ungünstigen Prozessbedingungen zum vermehrten Einbau von Kohlenstoffgruppen aus der Ausgangschemikalie kommen, resultierend in einer geringeren elektrischen Isolation der entstehenden Schicht. Daher bietet das TEOS-Oxid verglichen mit dem thermisch erzeugten SiO_2 eine geringere Durchbruchfeldstärke. Trotzdem werden während dieser Arbeit OFETs mit TEOS-Oxid hergestellt und getestet, da in der Literatur bis dahin keine Angaben zur Verträglichkeit dieses CVD-Oxides mit dem Pentacen zu finden sind.

Im Rahmen der Untersuchungen zur Eignung des TEOS-Oxides zur Anwendung als Dielektrikum in Pentacen-OFETs werden Messreihen mit unterschiedlichen Temperaturen und Prozessdrücken gefahren. Im hier vorgestellten Bauelement wird das Oxid bei 750°C und einem Prozessdruck von 0.2 mbar abgeschieden und erreicht eine Dicke von 120 nm , ermittelt durch

Ellipsometrie. Die Oberflächenrauigkeit auf diesem Wege erzeugter Schichten wird mit dem AFM bestimmt und ist mit einem Wert von $1 - 3 \text{ nm rms}$ sehr gering, so dass gute Aufwuchsbedingungen für das Pentacen vorliegen. Abbildung 4.6(a) stellt das Ausgangskennlinienfeld des leistungsfähigsten OFETs mit TEOS-Oxid als Dielektrikum dar. Im eingeschalteten Zustand bei $V_{DS} = -20 \text{ V}$ und $V_{GS} = -10 \text{ V}$ liefert der OFET einen vergleichsweise geringen Strom von ca. -500 nA . Werden größere Gate-Spannungen angewendet, so neigt das TEOS-Dielektrikum zum elektrischen Durchbruch. Ursache für die geringe Spannungsfestigkeit sind, wie bereits eingangs erwähnt, Störstellen im Dielektrikum, eingebaut in das Oxid während des Herstellungsprozesses. Die on-off-Rate ist daher trotz eines geringen Sperrstroms stark reduziert und auf einen Wert von weniger als 10^2 begrenzt, wie aus Abbildung 4.6(a) ersichtlich ist.



(a) Ausgangskennlinienfeld eines OFETs mit TEOS als Dielektrikum



(b) Eingangskennlinie eines OFETs mit TEOS als Dielektrikum

Abbildung 4.6: Ausgangskennlinienfeld und Eingangskennlinie eines OFETs mit $W = 1000 \mu\text{m}$ und $L = 5 \mu\text{m}$ auf 120 nm TEOS-Oxid als Dielektrikum. Die Schichtdicke des Pentacens beträgt ca. 60 nm , aufgedampft bei 60°C Substrattemperatur, einer Aufdampftrate von ca. 0.3 nm/s und einem Kammerdruck von $7.4 \cdot 10^{-7} \text{ mbar}$. Die Drain- und Source-Kontakte werden aus einer gesputterten Nickel-Gold Schicht strukturiert [102]

Die Ladungsträgerbeweglichkeit des hier vorgestellten OFETs wird aus der Eingangskennlinie ermittelt und beträgt $1.3 \cdot 10^{-3} \text{ cm}^2/\text{Vs}$. Verglichen mit der Ladungsträgerbeweglichkeit auf thermisch gewachsenem Oxid stellt dies unter besonderer Berücksichtigung der Kanallänge einen geringfügig kleineren Wert dar. Trotz vermuteter Störstellen an der Oberfläche des Dielektrikums kann für diesen auf TEOS-Oxid hergestellten Transistor eine Schwellenspannung von $V_{th} = 1.2 \text{ V}$ ermittelt werden. Dieser Wert stellt im Hinblick auf den angestrebten Wert von $V_{th} = 0 \text{ V}$ ein gutes Ergebnis dar und liegt im Rahmen der statistischen Schwankungen der Schwellenspannung, wie sie auch für thermisches Oxid festgestellt wird.

Obwohl TEOS-Oxide als elektrisch stabil gelten, kann das hier erzeugte Dielektrikum den notwendigen hohen Spannungen des organischen Feldeffekt Transistors nicht standhalten. Störstellen im Dielektrikum verursachen einen elektrischen Durchbruch schon bei für OFETs geringen Spannungen. Trotz günstiger Schwellenspannung und einer sehr glatten Oberfläche wird daher von einer weiteren Verwendung des TEOS-Oxids in OFETs abgesehen.

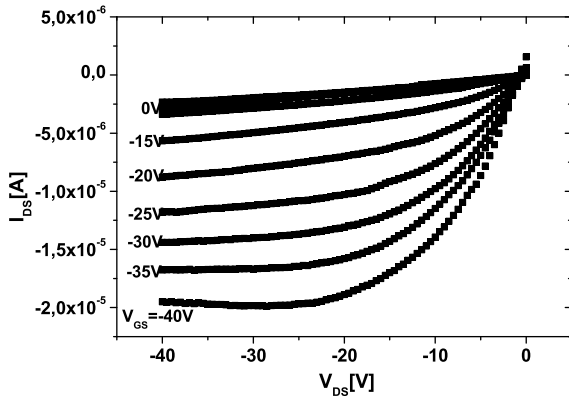
4.1.3 Si_3N_4

Siliziumnitrid bietet unter den LPCVD-Dielektrika die glatteste Oberfläche und weist im Vergleich mit thermisch gewachsenem Oxid eine deutlich höhere Dielektrizitätskonstante mit einem Wert von $\epsilon_r = 8$ auf. Literaturangaben zufolge sollen unterhalb einer Oberflächenrauigkeit von 3 nm rms günstige Bedingungen für das Wachstum großer Pentacen-Kristallite herrschen. Damit sollen hohe Ladungsträgerbeweglichkeiten im organischen Halbleiter möglich sein, vergleichbar mit den Werten auf thermisch gewachsenem Oxid [98] [99]. Messungen der Oberflächenrauigkeit der in diesem Abschnitt vorgestellten Si_3N_4 -Filme mit dem AFM liefern Werte zwischen $1 - 2\text{ nm rms}$. Dies ist ausreichend glatt für die anschließende Abscheidung des Pentacens. Die elektrischen Eigenschaften des Si_3N_4 in Verbindung mit dem Halbleiter Pentacen sind zu Beginn der Arbeit noch relativ unerforscht. Es werden lediglich Hinweise gefunden, dass es bei den hohen Betriebsspannungen der OFETs zu einem merklichen Leckstrom über das Dielektrikum kommen kann [91].

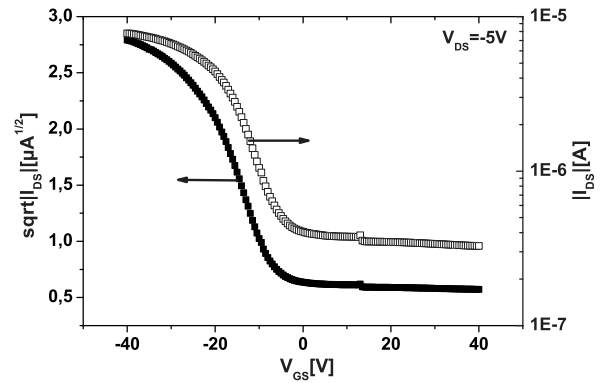
Die Abscheidung des Siliziumnitrids als Gate-Dielektrikum wird auf einem vorher erzeugten dünnen thermischen Oxidfilm bei einer Temperatur von 800°C , einem Prozessdruck von 0.3 mbar und einem Verhältnis von ca. $1 : 5$ der Reaktionsgase Ammoniak : Triethylsilan durchgeführt. Direkt auf dem Silizium-Wafer hergestellte Siliziumnitrid-Schichten neigen durch mechanische Spannungen, bedingt durch stark unterschiedliche thermische Ausdehnungskoeffizienten beider Materialien, bei großen Temperaturschwankungen zum Abplatzen. Die gesamte Dicke des Zweischichtsystems aus thermischem Oxid und dem Si_3N_4 wird mittels Ellipsometrie gemessen und beträgt 75 nm . Der dabei ebenfalls ermittelte Brechungsindex der Nitrid-Schicht liegt bei $n = 2.1$ und damit bei einem für Si_3N_4 üblichen Wert.

Abbildung 4.7(a) zeigt das Ausgangskennlinienfeld eines auf diesem Wege hergestellten OFETs. Der gemessene Drain-Source-Strom bei $V_{DS} = -40\text{ V}$ und $V_{GS} = -40\text{ V}$ beträgt $-19\text{ }\mu\text{A}$ bei einer Ladungsträgerbeweglichkeit von $\mu = 3.8 \cdot 10^{-4}\text{ cm}^2/\text{Vs}$ und einem Subschwellenspannungstromanstieg von 12 V/Dek (siehe Abbildung 4.7(b)). Die in der Eingangskennlinie erkennbare sehr geringe on-off-Rate von kleiner 10^2 ist auf einen nicht zu vernachlässigenden Paralleleitwert zurückzuführen, der das Sperren des Transistors auch bei großen positiven Gate-Source-Spannungen trotz einer geringen Schwellenspannung von nur -2.1 V verhindert. Als Ursache hierfür kommen Oberflächenladungen in nicht gesättigten Grenzflächenzuständen des Dielektrikums in Betracht. Eine weitere Möglichkeit stellen in das Dielektrikum eingebaute Kohlenstoffverbindungen, wie z.B. Ethylgruppen, die aus der Prozesschemikalie Triethylsilan während der Nitrid-Abscheidung abgespalten werden, dar. Ebenso denkbar ist, das Verunreinigungen des Pentacens diesen Leckstrom hervorrufen. Vergleichsmessungen mit dreizonengereinigtem Pentacen, zeigen jedoch keine Besserung des Phänomens, so dass verunreinigtes Pentacen als Ursache des Leckstroms zunächst ausgeschlossen wird. Ein Gate-Leckstrom als alleinige Ursache der geringen on-off-Rate wird im Falle des Siliziumnitrids hingegen als unwahrscheinlich angesehen, er würde sich im Ausgangskennlinienfeld bei einer Drain-Source-Spannung von 0 V mit einem positiven Strombeitrag deutlicher abzeichnen (vgl. Abb. 4.8(a) für den Fall des LTO).

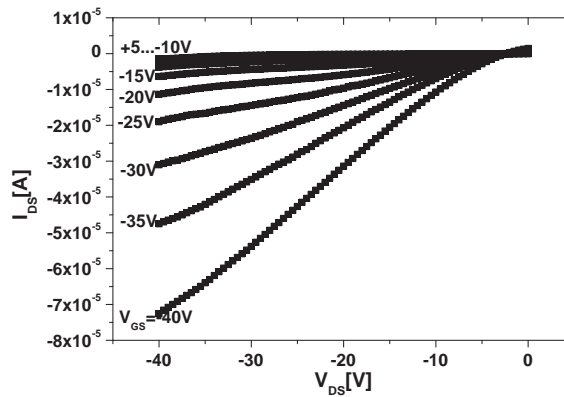
Das Phänomen eines nicht zu vernachlässigenden Drain-Source-Stroms im ausgeschalteten Zustand des OFETs wird bereits in früheren Messungen zum Teil auch auf thermischem Oxid festgestellt, kann aber aufgrund seines nur sporadischen Auftretens bisher nicht abschließend erklärt werden. Vermutet wird die Ausbildung von Grenzflächenzuständen, die erst nach dem



(a) Ausgangskennlinienfeld eines OFETs mit Si_3N_4 als Dielektrikum



(b) Eingangskennlinie eines OFETs mit Si_3N_4 als Dielektrikum



(c) Ausgangskennlinienfeld eines OFETs mit Si_3N_4 als Dielektrikum, hergestellt nach viermonatiger Lagerung an Laborluft

Abbildung 4.7: Ausgangskennlinienfeld (a) und Eingangskennlinie (b) eines OFET mit $W = 1000 \mu\text{m}$ und $L = 1 \mu\text{m}$ auf $75 \text{ nm } \text{Si}_3\text{N}_4$ als Dielektrikum. Die Schichtdicke des Pentacen beträgt ca. 30 nm , aufgedampft bei 70°C Substrattemperatur, einer Aufdampftrate von ca. 0.1 nm/s und einem Kammerdruck von $7 \cdot 10^{-7} \text{ mbar}$. c) OFET mit identischen Herstellungsparametern und Schichtaufbau, bedampft nach viermonatiger Lagerung an Laborluft

Bedampfen mit dem Pentacen in Erscheinung treten. Messungen des Leitwertes zwischen dem Drain- und Source-Kontakt vor dem Bedampfen mit dem Halbleitermaterial zeigen hingegen eine gute elektrische Isolierung.

Abbildung 4.7(c) zeigt das Ausgangskennlinienfeld eines vergleichbaren Transistors, der parallel zu dem oben vorgestellten OFET prozessiert wird. Lediglich die Bedampfung mit dem Pentacen wird ca. vier Monate später durchgeführt. Trotz einer schlechten Ausbildung des Feldeffekts soll auf diese Abbildung näher eingegangen werden: Erkennbar ist, dass der Stromanteil im Ausschaltzustand des Transistors hier nahezu verschwunden ist. Da als einziger Unterschied in der Prozessierung die viermonatige Lagerung an Umgebungsluft herangezogen werden kann, ist denkbar, dass in dieser Zeit eine Beeinflussung der dielektrischen Oberfläche stattgefunden hat. Vermutlich ist es dabei durch den Sauerstoff der Umgebungsluft zur Sättigung freier Bindungen an der Si_3N_4 -Oberfläche und damit zu einem Verschwinden des

Parallelleitwertes gekommen. Gleichzeitig hat sich jedoch der Sättigungsbereich des Transistors in Richtung großer Drain-Source-Spannungen verschoben. Trotz ebenfalls großer Gate-Source-Spannungen kann ein erhöhter Leckstrom, wie er in der Literatur vorhergesagt wird, mit dem hier vorgestellten Aufbau nicht bestätigt werden.

Obwohl das Siliziumnitrid eine glatte Oberfläche für das Wachstum des Pentacens bereitstellt, können mit diesem Dielektrikum nur einzelne OFETs aber keine logischen Schaltungen mit isolierten Gate-Elektroden hergestellt werden. Die erforderliche Prozesstemperatur von 800°C macht den Einsatz von metallischen Gate-Elektroden unmöglich, da dies z.B. im Falle des Titans eine Oxidation von dessen Oberfläche oder aber eine Silizidbildung mit dem Untergrund verursachen würde. Der erzielte Einschaltstrom der vermessenen OFETs ist mit dem von gleichartigen Bauelementen auf thermischem Oxid vergleichbar. Lediglich die on-off-Rate leidet unter einem nicht vernachlässigbaren Leckstrom im ausgeschalteten Zustand, dessen Ursache abschließend nicht vollständig geklärt werden kann.

4.1.4 LTO

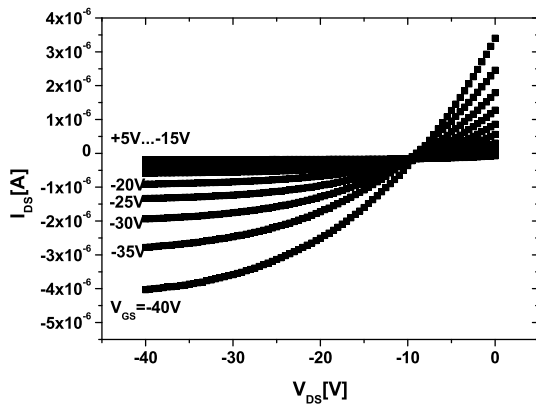
Die in den vorangegangenen Abschnitten vorgestellten LPCVD-Oxide TEOS und Si_3N_4 kommen aufgrund einer zu hohen Prozesstemperatur auf metallischen Gate-Elektroden nicht zum Einsatz. Als LPCVD-Verfahren, dass zur Abscheidung von SiO_2 deutlich niedrigere Prozesstemperaturen erfordert, kann das so genannte 'Low-Temperature-Oxide' (LTO) genannt werden. Als Ausgangskemikalie können zur Abscheidung im LTO-Verfahren sowohl Diethylsilan als auch Triethylsilan (TES) verwendet werden, die sich in der Anzahl der Ethyl-Gruppen am Silan unterscheiden. Im Quarzrohr des Dreizonenofens spalten sich die Ethyl-Gruppen vom Silan-Rest ab und reagieren unter Sauerstofffluss und einem Unterdruck von ca. 0.4 mbar zu SiO_2 , welches sich auf der Oberfläche der Wafer abscheiden kann und eine konforme Schicht bildet. Als Unterschied beider Quellmaterialien ist hierbei die Prozesstemperatur zu nennen, die bei Diethylsilan mit 420°C bedingt durch die geringere Anzahl von Ethylgruppen geringer als die von Triethylsilan mit 550°C ist. Trotz der höheren Prozesstemperatur wird wegen eines nicht unerheblichen Kostenvorteils Triethylsilan für die hier vorgestellten Ergebnisse verwendet.

Die in diesem Prozess erreichten Temperaturen sind bereits niedrig genug, um eine starke chemische Reaktion des Metalls der elektrisch isolierten Gate-Elektrode z.B. mit dem Substrat zu vermeiden. Eine Oxidation des Metalls unter den immer noch erhöhten Temperaturen kann jedoch trotzdem nicht ausgeschlossen werden. Titan beispielsweise bildet unter Anwesenheit von Sauerstoff schon bei Temperaturen ab 400°C ein isolierendes Oxid aus, so dass eine Verwendung als Gate-Elektrode unmöglich wird.

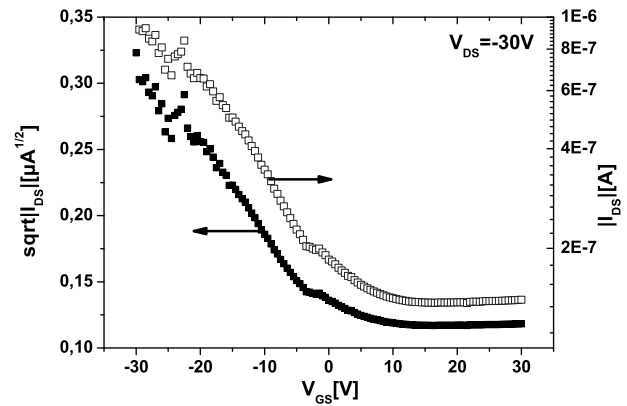
Um die Gefahr einer Oxidation während der LTO-Abscheidung auszuschließen, werden die Wafer bei nur 200°C in den Ofen eingefahren und unter ständigem Stickstofffluss bei 0.4 mbar auf 550°C aufgeheizt [62]. Dabei entsteht aus dem Titan ein leitfähiges Titanitrid, welches bedeckt mit dem anschließend abgeschiedenen LTO als Gate-Elektrode in z.B. Invertern verwendet werden kann. In den bereits vorgestellten LPCVD-Verfahren der TEOS- und der Nitrid-Abscheidung kann die Technik der Titan-Nitridation nicht angewendet werden, da es bei den hier notwendigen Prozesstemperaturen von über 700°C zu einer Umwandlung vom Titanitrid zu Titanoxid kommt und somit zu einem nicht leitenden Kontakt. Zu dieser Reaktion reichen selbst kleinste Mengen an Sauerstoff, die als Restgas sogar noch in der Ammoniak und

Triethylsilan haltigen Atmosphäre der Nitrid-Abscheidung vorkommen.

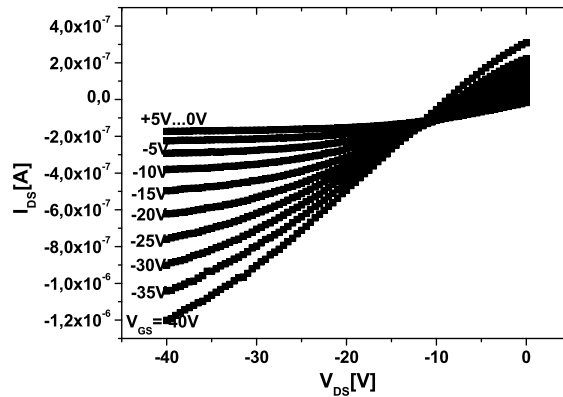
Abbildung 4.8(a) zeigt das Ausgangskennlinienfeld eines OFET mit LTO als Dielektrikum. Deutlich zu erkennen ist ein erheblicher Leckstrom im Anlaufbereich des Transistors. Das Gate-Oxid kann hier der hohen Potenzialdifferenz zwischen Gate- und Source-Kontakt nicht standhalten und lässt einen Strom von $-3.5 \mu A$ bei einer Gate-Source-Spannung von $V_{GS} = -40 V$ passieren. Ursache hierfür ist ein zu hoher Anteil von Kohlenstoff aus den Ethyl-Gruppen, eingebaut in den Oxidfilm durch ein ungünstig gewähltes Verhältnis von Triethylsilan und Sauerstoff während der Abscheidung.



(a) Ausgangskennlinienfeld eines OFETs mit LTO als Dielektrikum



(b) Eingangskennlinie eines OFETs mit LTO als Dielektrikum



(c) Ausgangskennlinienfeld eines OFETs mit LTO als Dielektrikum

Abbildung 4.8: Ausgangskennlinienfeld (a) und Eingangskennlinie (b) eines OFET mit $W = 1000 \mu m$ und $L = 5 \mu m$ auf $180 nm$ LTO als Dielektrikum. Die Schichtdicke des Pentacen beträgt ca. $30 nm$, aufgedampft bei $60^\circ C$ Substrattemperatur, einer Aufdampftrate von $0.1 nm/s$ und einem Kammerdruck von $7.2 \cdot 10^{-7} mbar$. c) vergleichbarer OFET mit $240 nm$ dicker Oxidschicht und einer anschließenden halbstündigen Temperung bei $700^\circ C$ in Stickstoff-Atmosphäre nach der LTO-Abscheidung

Ein erhöhter Kohlenstoffanteil äußert sich z.B. in einem Brechungsindex, abweichend von dem des Siliziumdioxids von ca. $n = 1.46$. Abscheideversuche mit unterschiedlichen Drücken, Temperaturen und Gasflüssen zeigen geringe, aber vertretbare Abscheideraten von $2 nm/min$ bei

einem Verhältnis der Gasflüsse von TES : O_2 von ca. 3 : 1 resultierend in einer guter Konformität und einem Brechungsindex von $n = 1,46 - 1,49$. Eine Erhöhung des Sauerstoffflusses auf ein Verhältnis von 1 : 1 führt zur deutlichen Senkung der Abscheiderate auf weniger als 1 nm/min bei geringfügig besserem Leckstromverhalten.

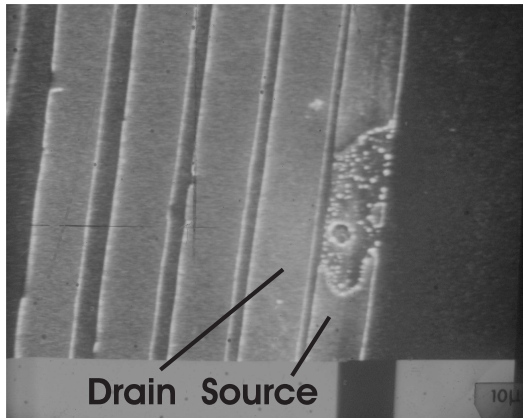
Bedingt durch den oben beschriebenen Leckstrom ist das Verhältnis von Einschalt- zu Ausschaltstrom wie in Abbildung 4.8(b) ersichtlich auf einen Wert von lediglich 20 beschränkt. Die Schwellenspannung liegt weit im positiven Bereich bei nahezu $+15\text{ V}$. Um eine Verbesserung der Transistorparameter zu erzielen, wird in einem weiteren Experiment eine Temperung des LTO-Oxides in Stickstoff-Atmosphäre bei 700°C getestet. Eine Umwandlung des Titannitrids in ein Oxid ist dabei ausgeschlossen, die darauf abgeschiedene Oxidschicht verhindert die Eindiffusion des Sauerstoffs zur Oxidation der Metallelektrode.

Abbildung 4.8(c) zeigt das Ausgangskennlinienfeld eines OFETs mit geringfügig dickerem Oxid. Es ist zu erkennen, dass es durch die Temperung zu einer Abnahme des Leckstroms auf $1/10$ des ursprünglich gemessenen Wertes kommt, wobei ein Teil dieser Abnahme sicherlich auch auf der Zunahme der Dicke der Isolationsschicht beruht. Nachteilig ist anzumerken, dass die Ausbildung des Sättigungsbereichs des OFETs durch die dickere Oxidschicht gehemmt wird, so dass der Transistor bis $V_{DS} = -40\text{ V}$ nicht in Sättigung geht. Positiv festzuhalten ist, dass durch die Temperung die Schwellenspannung auf einen Wert von nunmehr $+7\text{ V}$ reduziert ist.

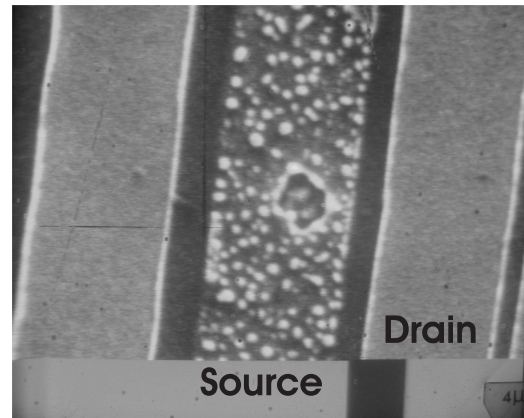
Abschließend kann zur Verwendung des LTOs gesagt werden, dass ohne weitere Verbesserungen des Sperr- und Leckstromverhaltens keine logischen Schaltungen hergestellt werden können, da sie deutlich höhere on-off-Raten erfordern. Ursächlich für den erhöhten Leckstrom sind chemische Nebenprodukte des CVD-Prozesses, die eingebaut in den Oxidfilm die elektrische Stabilität des LTOs herabsetzen. Ein durchgeführter Tempersschritt zum Austreiben der Kohlenstoffverbindungen führt zu einer geringfügig besseren Durchbruchspannung.

4.1.5 PECVD

Verglichen mit den anderen vorgestellten CVD-Verfahren weist der PECVD-Prozess die niedrigste Verarbeitungstemperatur auf und wird bei Temperaturen zwischen 130°C und 300°C mit verschiedenen Verhältnissen der Prozessgase Argon-2%-Silan und Sauerstoff in organischen Feldeffekt Transistoren getestet. Somit kann dieses CVD-Oxid auch auf Metallen wie beispielsweise Titan eingesetzt werden, ohne dass diese schmelzen oder oxidieren. Eine Nitridation des Titans vor Beginn der Oxidation ist folglich nicht notwendig, da die Temperatur zu Bildung des Titanoxids nicht ausreicht. Als zusätzlicher Vorteil des PECVD-Oxids erweist sich eine hohe Konformität in der Abscheidung, so dass eine gute Kantenbedeckung gewährleistet ist. Bedingt durch die teils großen Abscheideraten kann es zur Ausbildung einer erhöhten Störstellendichte kommen. Nachteilig wirkt sich diese auf die Schwellenspannung als auch auf die Durchbruchspannung aus, die dabei reduziert wird. Dieses stellt sich beim Einsatz des PECVD-Oxids als Dielektrikum in OFETs als deutliche Schwäche heraus. Bedingt durch die im Vergleich zu MOS-Transistoren hohen Betriebsspannungen in den OFETs kommt es dabei wiederholt zu Spannungsdurchbrüchen und zum Abplatzen des Oxides (siehe Abbildung 4.9). Während das Drain wie auch das Gate auf hohem Potenzial liegen, verbleibt der Source-Kontakt auf Masse. Die große Feldstärke unter dem Kontaktmetall führt dabei mit der geometrisch leicht überlappenden, in der Abbildung hell erscheinenden, Gate-Elektrode zum Durchbruch (siehe Abbildung



(a) Oxiddurchbruch durch zu hohe Spannungsbelastung, REM-Aufnahme, Maßstab 10 μm



(b) Oxiddurchbruch durch zu hohe Spannungsbelastung, REM-Aufnahme, Maßstab 4 μm

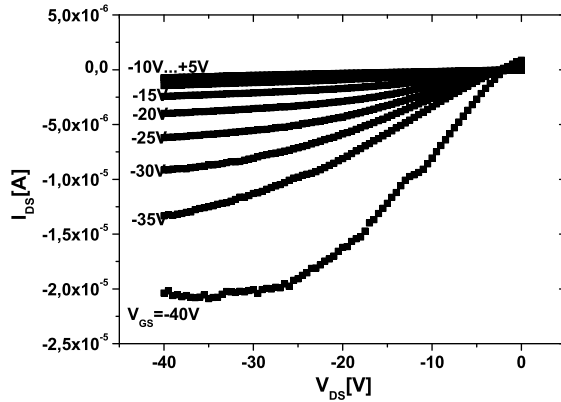
Abbildung 4.9: PECVD-Oxid zeichnet sich durch eine geringe Durchbruchfeldstärke aus. Bei zu hoher Belastung kommt es zum Abplatzen des Oxides und dem Kontaktmetall an Stellen mit großer Feldstärke. REM-Aufnahme eines Durchbruchs mit einem Maßstab von 10 μm (links) und 4 μm (rechts)

4.9(a)). Selbst bei Oxidschichten von deutlich über 100 nm Dicke können auch bei niedrigen Gate-Source-Spannungen keine zufrieden stellenden Kennlinien aufgenommen werden. Literaturangaben zufolge können auf genügend dicken Schichten lediglich OFETs mit geringen Ladungsträgerbeweglichkeiten und kleinen Pentacen-Kristalliten hergestellt werden [98].

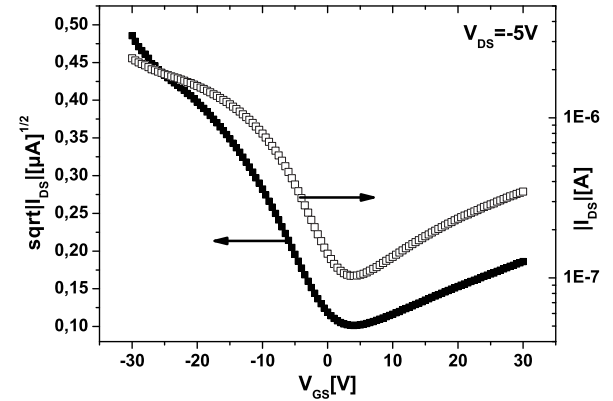
Trotzdem kann für das PECVD-Oxid eine Verwendung als Dielektrikum in OFETs vorgeschlagen werden. Um den Nitridationsschritt der Titan-Gate-Elektrode im LTO-Prozess zu umgehen, bietet es sich an, ein bei niedriger Temperatur erzeugtes PECVD-Oxid als erste Deckschicht und Oxidationsbarriere auf die Gate-Elektrode aufzubringen. Anschließend wird das LTO in gewünschter Dicke bei 550°C abgeschieden. Auf diesem Wege hergestellte OFETs zeigen deutlich bessere Transistoreigenschaften als Elemente, bei denen nur eines der beiden Verfahren zur Abscheidung des Dielektrikums benutzt wird. Zunächst wird dazu bei 275°C eine 30 nm dünne SiO_2 Schicht im PECVD-Verfahren bei einer Leistung von 12.5 W, einem Druck von 500 mTorr und einem Fluss von 350 sccm Argon-2%-Silan sowie 20 sccm Sauerstoff hergestellt. Anschließend wird eine 110 nm dicke Oxidschicht im LTO-Verfahren aufgebracht, die Prozessparameter sind dabei mit denen in Abschnitt 4.1.4 identisch.

Abbildung 4.10(a) zeigt das Ausgangskennlinienfeld eines OFETs mit isolierten Titan-Gate-Elektroden, die zunächst durch die Abscheidung von PECVD-Oxid vor der Oxidation im LTO-Prozess geschützt werden. Der Einschaltstrom bei $V_{DS} = -40\text{ V}$ und $V_{GS} = -40\text{ V}$ beträgt $-20.2\text{ }\mu\text{A}$, ein großer Gate-Leckstrom, wie er bei rein durch LTO-Abscheidung hergestellten OFETs auftritt, ist nicht zu erkennen. Aus der Eingangskennlinie in 4.10(b) ergeben sich eine Schwellenspannung von +5.4 V, ein Subschwellsenstromanstieg von 6 V/Dek und eine on-off-Rate von weniger als 30 bei $V_{DS} = -40\text{ V}$.

Zusammenfassend kann für das PECVD-Oxid festgehalten werden, dass die alleinige Verwendung als Dielektrikum in organischen Feldeffekt Transistoren aufgrund seiner geringen Span-



(a) Ausgangskennlinienfeld eines OFETs mit einer Doppelschicht aus LTO und PECVD-Oxid als Dielektrikum



(b) Eingangskennlinie eines OFETs mit mit einer Doppelschicht aus LTO und PECVD-Oxid als Dielektrikum

Abbildung 4.10: Ausgangskennlinienfeld und Eingangskennlinie eines OFET mit $W = 1000 \mu\text{m}$ und $L = 1 \mu\text{m}$ auf eine Doppelschicht aus 30 nm PECVD-Oxid und 110 nm LTO als Dielektrikum. Die Schichtdicke des Pentacen beträgt ca. 30 nm , aufgedampft bei Raumtemperatur, einer Aufdampftrate von ca. 0.1 nm/s und einem Kammerdruck von $8 \cdot 10^{-7} \text{ mbar}$. Die Drain- und Source-Kontakte werden aus Nickel-Gold strukturiert

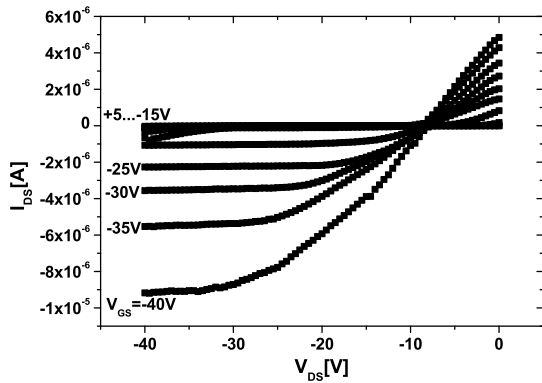
nungsfestigkeit ausgeschlossen ist. Denkbar ist ein Einsatz als dünne Deckschicht über den metallischen Gate-Elektroden vor der Durchführung einer LTO-Abscheidung. Einerseits kann so die zeitaufwendige Nitridation der Gate-Elektroden vermieden werden, andererseits wird der hohe Leckstrom, bekannt aus rein im LTO-Verfahren prozessierten OFETs, reduziert.

4.1.6 Ta_2O_5

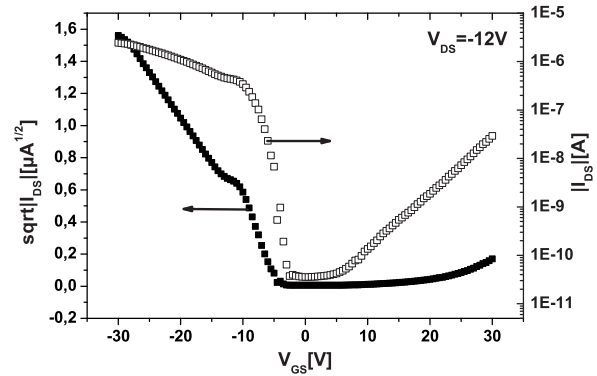
Gleich zwei Vorteile gegenüber den bisher getesteten Dielektrika zeichnen das Tantalpentoxid aus. Zum einen lässt es sich durch reaktives Sputtern bei niedrigen Temperaturen auf Metallkontakte sowie auf Silizium- und Kunststoffsubstrate abscheiden, zum anderen weist es je nach Stöchiometrie von Sauerstoff und Tantal beim Sputtern eine hohe Dielektrizitätskonstante von bis zu $\epsilon_r = 23$ auf. Verglichen mit Siliziumdioxid gleicher Schichtdicke lassen sich somit bei gleicher Gate-Source-Spannung eine größere Zahl Ladungsträger im Transistorkanal ansammeln, eine geringe Betriebsspannung von weniger als 5 V sollte daher erreicht werden können [70]. Trotz einer durch den Sputter-Prozess bedingten Oberflächenrauigkeit sollen so Beweglichkeiten bis zu $0.36 \text{ cm}^2/\text{Vs}$ möglich sein [103].

Abbildung 4.11 zeigt das Ausgangskennlinienfeld sowie die Eingangskennlinie eines OFETs mit Tantalpentoxid als Dielektrikum. Für den Sättigungsstrom des Transistors kann im Sättigungsbereich ein Wert von $-9.1 \mu\text{A}$ bei $V_{GS} = -40 \text{ V}$ und $V_{DS} = -40 \text{ V}$ angegeben werden. Obwohl das Dielektrikum eine Dicke von 165 nm aufweist fließt ein erheblicher Leckstrom zwischen Gate-Elektrode und Source-Kontakt. Die Ursache der geringen elektrischen Isolation ist dabei im schwierig einstellbaren stöchiometrischen Verhältnis von Sauerstoff zu Tantal im gesputterten Film begründet [70] [103]. Wird ein zu großer Tantal-Anteil gewählt, so erhält die

abgeschiedene Schicht einen stark metallischen Charakter und einen hohen Leitwert. Obwohl in zahlreichen Versuchen Korrekturen des stöchiometrischen Verhältnisses untersucht werden, kann kein OFET mit einem geringeren Leckstrom hergestellt werden. Zusätzlich neigen die gesputterten Schichten gerade bei dickeren Filmen zur Rissbildung und zum Abplatzen, so dass dem Leckstrom durch ein Erhöhen der Oxiddicke nicht entgegengewirkt werden kann.



(a) Ausgangskennlinienfeld eines OFETs mit Ta_2O_5 als Dielektrikum



(b) Eingangskennlinie eines OFETs mit Ta_2O_5 als Dielektrikum

Abbildung 4.11: Ausgangskennlinienfeld und Eingangskennlinie eines OFETs mit $W = 1000 \mu m$ und $L = 1 \mu m$ auf $165 nm Ta_2O_5$ als Dielektrikum. Die Schichtdicke des Pentacen beträgt ca. $25 nm$, aufgedampft bei $60^\circ C$ Substrattemperatur, einer Aufdampftrate von ca. $0.1 nm/s$ und einem Kammerdruck von $9.6 \cdot 10^{-7} mbar$

Trotz der Beeinträchtigungen durch den Gate-Leckstrom kann aus der Eingangskennlinie ein sehr geringer Subschwellsenpannungstromanstieg von nur $0.8 V/dek$ und eine gute on-off-Rate von $> 10^4$ ermittelt werden. Auf die Ladungsträgerbeweglichkeit hat der günstige Subschwellsenpannungstromanstieg offenbar keinen positiven Einfluss, sie erreicht lediglich einen enttäuschenden Wert von $8.2 \cdot 10^{-5} cm^2/Vs$. Als Begründung für die geringe Ladungsträgerbeweglichkeit kann ein beeinträchtigtes Pentacen-Wachstum auf der rauen Ta_2O_5 -Oberfläche herangezogen werden. Eine für gesputterte Dielektrika häufig festgestellte große Anzahl an Störstellen im Isolator kann hingegen im hier vorliegenden Fall nicht bestätigt werden: Die Schwellenspannung liegt mit $+2.55 V$ nahe null Volt.

Trotz einer günstigen Dielektrizitätszahl von bis zu $\epsilon_r = 23$ erscheint Ta_2O_5 als Gate-Isolator in OFETs in der hier vorgestellten Form nicht empfehlenswert. Ein schwer einstellbares Verhältnis von Tantal zu Sauerstoff während der Sputterbeschichtung resultiert meist in einer metallischen Schicht mit geringen Isolationseigenschaften. Ein hoher Gate-Leckstrom ist die Folge. Lediglich der geringe Subschwellsenpannungstromanstieg und die hohe on-off-Rate können überzeugen.

4.1.7 Zusammenfassung

Abschließend sollen nun die Ergebnisse des vorangehenden Abschnitts kurz zusammengefasst werden. Aus Gründen der Übersicht werden dazu die wichtigsten Resultate tabellarisch und rein qualitativ dargestellt. Dies soll die abschließende Wahl des geeigneten Dielektrikums erleichtern.

Tabelle 4.1: Zusammenfassung der Ergebnisse zur Charakterisierung der Dielektrika (++ sehr gut, + gut, o befriedigend, - schlecht, - - sehr schlecht)

	<i>therm. SiO₂</i>	<i>TEOS</i>	<i>Si₃N₄</i>	<i>LTO</i>	<i>PECVD</i>	<i>Ta₂O₅</i>
<i>Gate-Leckstrom</i>	+	o	o	o	- -	- -
<i>Schwellenspannung</i>	++	+	+	-	o	+
<i>on-off-Rate</i>	+	-	-	- -	- -	++
<i>Subschw.spannungsstromanstieg</i>	+	+	o	-	o	++
<i>Dielektrizitätskonstante</i>	o	o	+	o	o	++
<i>Prozesstemperatur</i>	- -	-	-	+	++	+
<i>Rauigkeit</i>	++	+	++	o	o	-
<i>Abscheidung auf Metall</i>	- -	o	o	+	++	++

Als Empfehlung für den Bau organischer Feldeffekt Transistoren mit gemeinsamem Gate kann somit das thermisch gewachsene Oxid genannt werden. Es bietet durch seine glatte Oberfläche günstige Wachstumsbedingungen für das Pentacen, weist einen geringen Gate-Leckstrom auf und lässt eine hohe Reproduzierbarkeit der Transistorparameter wie z.B. der Schwellenspannung zu (siehe Abschnitt 4.2.1). Sollen OFETs mit isolierter Metall-Gate-Elektrode hergestellt werden, so müsste nach Tabelle 4.1 die Wahl auf das Tantalpentoxid fallen. Das schwierige Einstellen des stöchiometrischen Verhältnisses zwischen Tantal und Sauerstoff während des Sputterprozesses und die Neigung zur Rissbildung bei dickeren Schichten sprechen jedoch dagegen. Hier sind weitere Justierarbeiten notwendig, bevor der Prozess verwendet werden kann. Zunächst wird daher zur Abscheidung des Dielektrikums auf metallischen Gate-Elektroden ein kombinierter Prozess aus einer Niedrigtemperatur PECVD-Abscheidung (siehe Abschnitt 4.1.5) und einer darauf aufbauenden LTO-Schicht empfohlen.

4.2 Einfluss der Aufdampfbedingungen auf die Morphologie der organischen Schicht

Die Präparation einer hochwertigen organischen Pentacen-Schicht erfordert die Beachtung einer Vielzahl von Parametern während des Abscheidvorgangs. Für einen Teil der in Abschnitt 3.4 bereits vorgestellten Kriterien für eine gute Filmqualität werden Ausgangswerte aus der Literatur entnommen und an die laborspezifischen Bedingungen angepasst. Z.B. wird in anfänglichen Versuchen mit verschiedenen Glas-Tiegeln mit unterschiedlichen Durchmessern sowie Tiefen experimentiert, bis eine passende Tiegelform gefunden ist, die die gewünschte Filmqualität gewährleisten kann. Ebenfalls wird der Abstand der Verdampferquelle zum Bedampfen des Substrats mit dem Pentacen in mehreren Versuchen um einen Ausgangswert variiert, bis bei ca. 30 cm Distanz in Abhängigkeit vom verwendeten Tiegel und dessen Öffnungswinkel eine homogene Pentacen-Schicht auf dem Wafer erzeugt werden kann.

Die Verdampfungs geschwindigkeit orientiert sich ebenfalls an Literaturwerten, die eine möglichst geringe Aufwuchsrate für eine hohe Ordnung der Pentacen-Moleküle empfehlen. Sie wird zusätzlich an die im Labor vorliegenden Aufdampfbedingungen angepasst und an den unteren Rand des Messbereichs des schwingquarzbasierten Schichtdickenmessers bei einer gerade noch

detektierbaren Rate von 0.1 nm/s angesiedelt. Als Empfehlung für eine geeignete Substrattemperatur während des Bedampfens mit dem organischen Halbleiter findet sich in der Literatur häufig ein Wert von $60 - 70^\circ\text{C}$. Die unbedingte Notwendigkeit dieses Herstellungsparameters kann zunächst in geringeren Variationen vom Ausgangswert 70°C , später dann aber bei Abweichungen bis hin zur Raumtemperatur nicht nachgewiesen werden. Scheinbar ist der Einfluss dieses Stellparameters eher gering verglichen zum Beispiel mit dem Kammerdruck während des Bedampfens, dessen Einfluss auf die Kristallitgröße und die Ladungsträgerbeweglichkeit deutlich größer zu sein scheint.

Der Prozessdruck für die Verdampfung des Pentacens ist schwer zu kontrollieren und hängt unter anderem von der Pumpleistung des Pumpstands, der Abpumpdauer vor dem Verdampfen und dem Grad einer möglichen Kontamination der Vakuumkammer mit Wasserdampf ab. Letztere entsteht z.B. beim Belüften des Rezipienten mit Laborluft anstelle von Stickstoff oder bei zu langer Öffnungszeit der Vakuumschleuse bei der Bestückung der Anlage. Erste Abscheideversuche bei Drücken um 10^{-6} mbar liefern unbefriedigende Ergebnisse sowohl in der Morphologie des organischen Films, als auch in der elektrischen Leistungsfähigkeit der Transistoren. Durch Verwendung einer leistungsfähigeren Turbomolekularpumpe kann eine Verbesserung des Vakuums auf Werte um 10^{-7} mbar erzielt werden, resultierend in einer deutlichen Steigerung der elektrischen Parameter [102].

4.2.1 Schichtdicke

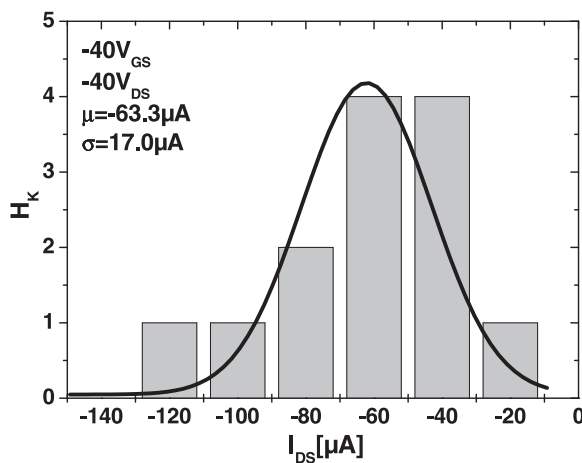
Durch die oben beschriebene kontinuierliche Anpassung und Justage der Präparationsbedingungen kann im Laufe der Zeit eine deutlich höhere Homogenität der hergestellten Bauteile und damit auch deren elektrischer Parameter als noch zu Anfang der Arbeiten erzielt werden. Zu Beginn der Experimente werden beispielsweise lediglich in seltenen Fällen einzelner Transistoren Sättigungsströme im μA -Bereich gemessen. Die Streuung der gemessenen Parameter schwankt hierbei stark über die Wafer-Oberfläche, abhängig von z.B. der dielektrischen Schichtdicke oder von Abweichungen in der Fotolithografie durch einen nicht gleichmäßig an die Fotomaske angedrückten Wafer. Nach dem Korrigieren dieser Abweichungen, kann die Abhängigkeit der elektrischen Transistorparameter von der Schichtdicke des organischen Halbleiters untersucht werden.

Die Literaturrecherche liefert nur wenige Veröffentlichungen zur Abhängigkeit der Filmmorphologie bzw. Kristallinität von der Schichtdicke des Halbleiters [48][104]. Zur Abhängigkeit der elektrischen OFET-Parameter von der Pentacen-Schichtdicke gibt es jedoch in Zeitschriftenartikeln kaum systematische Untersuchungen. In [105] wird dabei die Abhängigkeit einzelner bis auf die Abscheidung des Pentacens identisch hergestellter OFETs berichtet und es werden Schichtdicken im Bereich von $19 - 90 \text{ nm}$ untersucht. Überraschenderweise sind in frühen Artikeln zum Ende der neunziger Jahre bis zum Anfang des neuen Jahrtausends nur selten Angaben zur Dicke aufgedampfter Pentacen-Schichten enthalten. Wenn überhaupt über die Filmstärke berichtet wird, so handelt es sich meist um dickere Schichten. In neueren Veröffentlichungen finden sich inzwischen häufiger Angaben zur Filmpräparation einschließlich Dickenangabe. In diesen Arbeiten wird vermehrt die Charakterisierung dünnerer Schichten beschrieben.

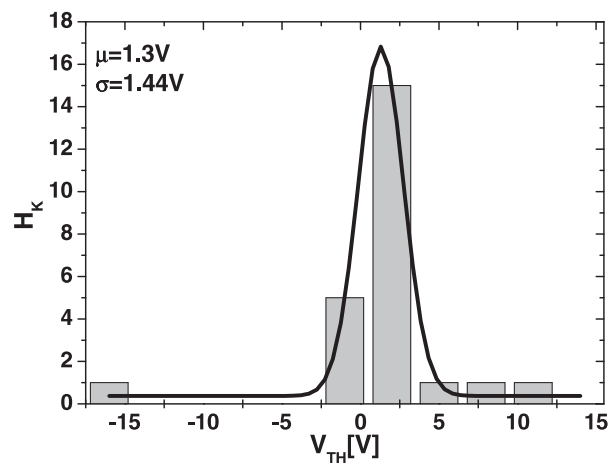
Im folgenden soll eine Übersicht die in OFETs üblichen Pentacen-Schichtdicken vorstellen:

- 30 nm [16][106] [107]
- 40 nm [41][85] [108]
- 50 nm [15] [73] [109] [110]
- 70 nm [98]
- 80 – 100 nm [35]
- 800 nm [37]

Festgehalten werden sollte dabei, dass sowohl in [16] als auch in [105] die besten Ergebnisse für einen einzelnen Transistor bei 30 nm Pentacen-Schichtdicke erzielt werden. Im zweiten Artikel wird dabei die beste bisher gemessene Feldeffekt-Ladungsträgerbeweglichkeit in einem OFET-Bauelement mit einem Wert von $5 \text{ cm}^2/\text{Vs}$ festgestellt.



(a) Verteilung der Drain-Source-Ströme



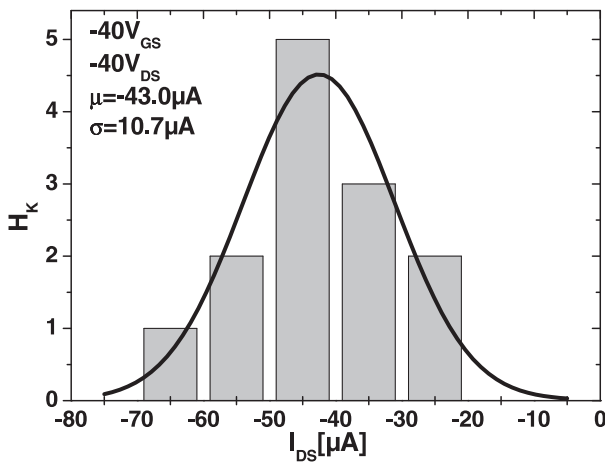
(b) Verteilung der Schwellenspannungen

Abbildung 4.12: Verteilung der maximalen Drain-Source-Ströme und der Schwellenspannungen gemessen an unterschiedlichen OFETs mit $W = 1000 \mu\text{m}$ und $L = 1 \mu\text{m}$ auf einem 4" Wafer, bedampft mit 30 nm Pentacen bei 60°C Substrattemperatur, einer Aufdampftrate von 0.1 nm/s und einem Kammerdruck von $9.3 \cdot 10^{-7} \text{ mbar}$. Das Gate-Oxid hat eine Dicke von 150 nm

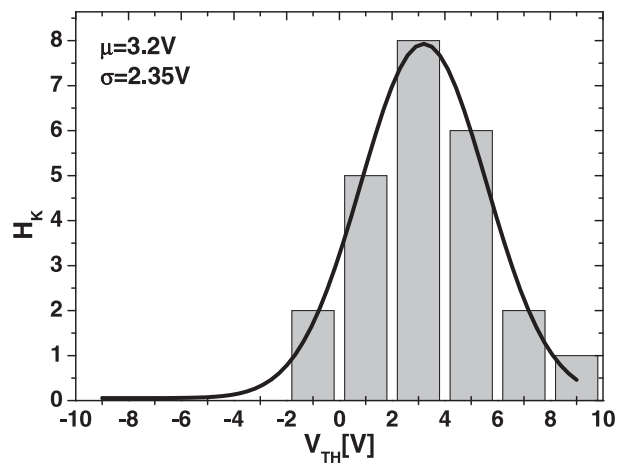
Die im Folgenden vorgestellten eigenen Messreihen zur Abhängigkeit der elektrischen Transistorparameter von der Schichtdicke des organischen Halbleiters befassen sich dabei nicht nur mit den Eigenschaften einzelner Bauelemente, sondern vielmehr auch mit der statistischen Verteilung der gemessenen Werte auf einem 4" Wafer. Dazu werden drei Wafer parallel prozessiert, so dass sie dieselben Prozessschritte durchlaufen und somit speziell das Dielektrikum auch die gleiche Dicke aufweist. Im Anschluss an die Vorprozessierung werden die Wafer mit jeweils 30 nm, 20 nm und 10 nm Pentacen unter vergleichbaren Bedingungen bedampft. Zur Charakterisierung werden Transistoren mit einer Kanallänge von $1 \mu\text{m}$ und einer Kanalweite von $1000 \mu\text{m}$ aus allen Regionen des Wafers herangezogen. Die Anzahl der jeweils vermessenen Bauelemente

begrenzt sich durch eine gewisse Zahl defekter Transistoren auf jedem Wafer, sowie durch die Tatsache, dass nur 16 Chips mit je zwei Transistoren dieser Geometrie pro Wafer zur Verfügung stehen.

Abbildungen 4.12 und 4.13 stellen die Ergebnisse der statistischen Auswertung dieses Experimentes dar [111]. Der Versuch, eine 10 nm dicke Pentacen-Schicht zu vermessen, scheitert. Anscheinend kann durch das Aufdampfen eines solch dünnen Films keine zusammenhängende Pentacen-Schicht erzeugt werden. Die gemessenen Ströme liegen daher bei dieser Probe im Bereich von nur wenigen nA und das Bauelement zeigt keinen Feldeffekt. Dickere Pentacen-Schichten werden hier ebenfalls nicht vorgestellt, da die dort gemessenen Ströme selbst bei Ausreißerwerten nicht an die bei 30 nm Pentacen-Schicht gemessenen Werte heranreichen.



(a) Verteilung der maximalen Drain-Source-Ströme



(b) Verteilung der Schwellenspannungen

Abbildung 4.13: Verteilung der maximalen Drain-Source-Ströme und der Schwellenspannungen gemessen an unterschiedlichen OFETs mit $W = 1000 \mu\text{m}$ und $L = 1 \mu\text{m}$ auf einem 4" Wafer, bedampft mit 20 nm Pentacen bei 60°C Substrattemperatur, einer Aufdampfrate von 0.1 nm/s und einem Kammerdruck von $5.1 \cdot 10^{-7} \text{ mbar}$. Das Gate-Oxid hat eine Dicke von 150 nm

Der Mittelwert der Ströme in Abbildung 4.12(a) und 4.13(a) der vermessenen OFETs zeigt eine Abhängigkeit von der Schichtdicke, wobei entgegengesetzt zu [105] eine Abnahme des Sättigungsstroms bei der dünneren Schicht festgestellt wird. Die OFETs beider Wafer liefern einen hohen Strom von $I_{DS} = -63.3 \pm 17.0 \mu\text{A}$ für den dickeren bzw. $I_{DS} = -43.0 \pm 10.7 \mu\text{A}$ für den dünneren Pentacen-Film. Feststellbar ist hier zwar noch eine nicht zu vernachlässigende Standardabweichung, die jedoch verglichen mit vorher durchgeführten Experimenten deutlich geringer ausfällt.

In beiden Fällen kann eine Schwellenspannung nahe dem Nullpunkt ermittelt werden. Während sie beim Wafer mit dem 30 nm dicken Pentacen-Film mit $1.3 \pm 1.4 \text{ V}$ eine geringe Streuung um den Mittelwert aufweist (siehe Abbildung 4.12(b)), wird für den Wafer mit 20 nm dickem Pentacen ein leicht größerer Wert von $3.2 \pm 2.4 \text{ V}$ ermittelt (siehe Abbildung 4.13(b)). Diese im Vergleich der beiden Wafer leichte Verschiebung in Richtung positiver Schwellenspannungswerte kann möglicherweise durch eine leichtere Erreichbarkeit unterer Pentacen-Moleküle durch den Luftsauerstoff im Falle des dünneren Films erklärt werden. Hierbei kann es trotz des kurz gehaltenen Aufenthalts der Probe vor und während der Messung an der Luft zu einer vermehrten

Reaktion des Pentacens mit Sauerstoff und einer damit verbundenen Schwellenspannungsverschiebung kommen (siehe Abschnitt 5.2.1).

Zusammenfassend ist für die statistische Auswertung der Schichtdickenabhängigkeit festzuhalten, dass die bereits in der Literatur an Einzelproben angestrebte Pentacen-Dicke von 30 nm [16] [105] durch die hier gewonnenen Erkenntnisse statistisch untermauert wird.

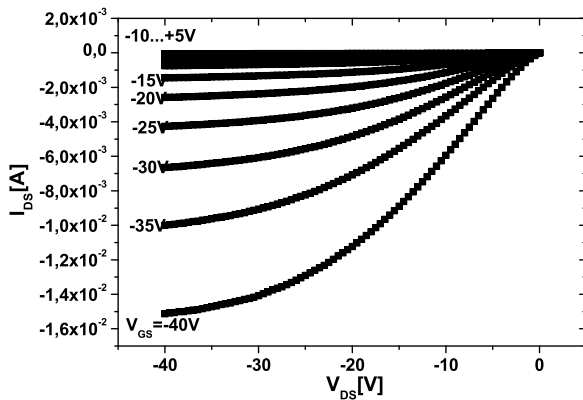
4.3 Reinheit des organischen Halbleitermaterials

Bereits in Abschnitt 2.3 wurde die Notwendigkeit eines chemisch hochreinen Ausgangsmaterials zur Herstellung kristallin geordneter und elektrisch hochwertiger Pentacen-Filme beschrieben. Weite Verbreitung in der OFET-Herstellung findet das Pentacen des Anbieters 'Aldrich', das in der Literatur fast ausnahmslos Verwendung findet. Die Angaben zum Reinheitsgrad des Halbleitermaterials schwanken dabei in den Veröffentlichungen zwischen 97% und 99.9%, wobei das angebotene Material laut Hersteller eine Reinheit von mehr als 99.5% aufweisen soll. Häufig resultiert die Verwendung ungereinigten Pentacens, in der Literatur als 'as received' bezeichnet, in unterdurchschnittlichen Transistoreigenschaften [22] [37] [74] [93]. Eine zusätzliche Reinigung des Ausgangsmaterials ist daher anzustreben und wird üblicherweise durch Dreizonensublimation realisiert [7].

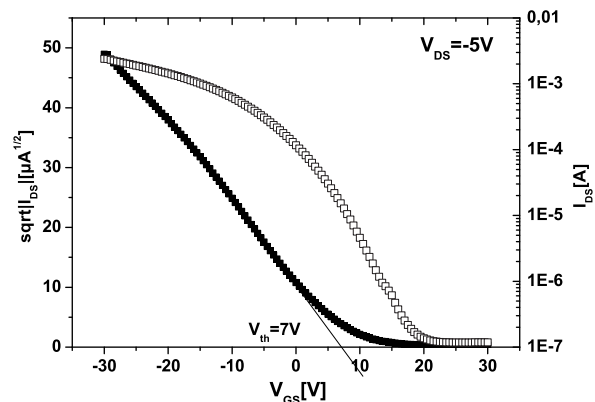
Da dieses Reinigungsverfahren für die hier vorgestellte Arbeit zunächst nicht zur Verfügung steht, wird das Pentacen ebenfalls ohne zusätzliche Reinigung verwendet. Dass die Benutzung ungereinigten Halbleitermaterials nicht zwangsläufig zu schlechten Transistoreigenschaften bei kleinen Pentacen-Kristalliten führen muss, zeigen verschiedene Veröffentlichungen [112] [113]. Knipp et al. [98] erreichen trotz der Verwendung ungereinigten Pentacens eine bemerkenswerte on-off-Rate von 10^8 , obwohl vielfach die Meinung vertreten wird, dass solch große Verhältnisse von Einschalt- zu Ausschaltstrom und große Werte für die Ladungsträgerbeweglichkeit nur durch Aufreinigen des Pentacens erreicht werden können [71]. Trotz dieser Gegenbeispiele werden die bisher besten Ergebnisse für die Ladungsträgerbeweglichkeit (bis zu $5 \text{ cm}^2/\text{Vs}$) [16] [41] [114], große Kristallite [115] und hohe on-off-Raten [34] bei Verwendung sublimationsgereinigten Pentacens erzielt.

Im letzten Projekt-Drittel der hier vorgestellten Arbeiten wird zu Vergleichszwecken durch einfache Sublimation gereinigtes Pentacen vom 'Fraunhofer Institut Dresden IPMS' getestet. Der Vergleich dient dabei zur Einordnung der bisher erzielten Ergebnisse in die der Fachliteratur. Dazu wird das gereinigte Pentacen unter den bisher üblichen Bedingungen wie einer Sauerstoff-Plasma-Reinigung des Dielektrikums auf interdigital strukturierte OFETs aufgedampft. Abbildung 4.14(a) zeigt das Ausgangskennlinienfeld eines OFET mit einem Weite zu Länge Verhältnis von 16800. Dieser liefert einen bemerkenswerten Strom von -15.1 mA bei $V_{DS} = -40 \text{ V}$ und $V_{GS} = -40 \text{ V}$. Ein mit ungereinigtem Pentacen verarbeiteter OFET mit einem leicht größeren W/L-Verhältnis von 23400 hingegen kann bei gleicher Betriebsspannung lediglich einen Strom von -6.8 mA treiben (siehe Abbildung 5.14(a)).

Wird die Eingangskennlinie in Abbildung 4.14(b) mit 5.14(b) verglichen, so stellt sich eine geringere Schwellenspannung von 7 V und eine leichte Steigerung der on-off-Rate auf $> 10^4$ heraus. Andere OFETs mit aufgereinigtem Pentacen können darüber hinaus eine geringfügig bessere on-off-Rate von über 10^5 aufweisen, liefern jedoch einen geringeren Strom als das in



(a) Ausgangskennlinienfeld eines OFETs mit aufgereinigtem Pentacene



(b) Eingangskennlinie eines OFETs mit aufgereinigtem Pentacene

Abbildung 4.14: Ausgangskennlinienfeld und Eingangskennlinie eines OFETs mit $W = 16.8 \text{ cm}$ und $L = 10 \mu\text{m}$ auf 110 nm thermisch gewachsenem SiO_2 als Dielektrikum. Die Schichtdicke des Pentacene betrug ca. 30 nm , aufgedampft bei Raumtemperatur, einer Aufdampftrate von ca. 0.1 nm/s und einem Kammerdruck von $2 \cdot 10^{-6} \text{ mbar}$

Abbildung 4.14 zeigte Muster. Für die Ladungsträgerbeweglichkeit bedeutet die Verwendung aufgereinigten Pentacens eine Steigerung auf $2.6 \cdot 10^{-2} \text{ cm}^2/\text{Vs}$ verglichen mit $8.3 \cdot 10^{-3} \text{ cm}^2/\text{Vs}$ für den OFET mit ungereinigtem Pentacene, wobei anzumerken ist, dass die Ladungsträgerbeweglichkeiten infolge der unterschiedlichen Transistorgeometrie und des Kontaktwiderstands nur bedingt vergleichbar sind (siehe Abschnitt 4.4.3).

4.4 Einfluss der Drain- und Source-Kontakte auf die Transistoreigenschaften

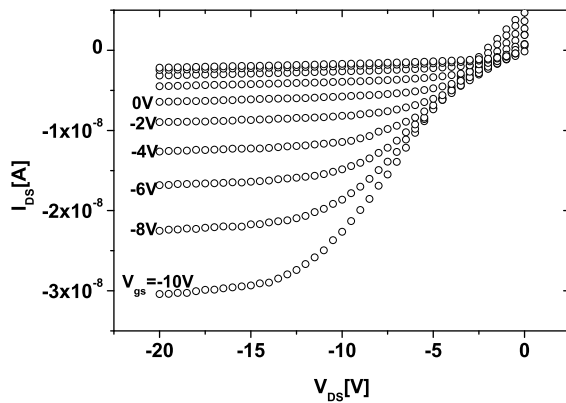
Wie bereits in den Abschnitten 2.1.1 und 3.3 angesprochen wurde, kommt den Drain- und Source-Elektroden im organischen Transistor eine besondere Bedeutung zu. Sie stehen im direkten Kontakt mit dem organischen Halbleiter und sind für eine gute Ladungsträgerinjektion am Source und ein effizientes Abführen der Ladungsträger am Drain verantwortlich. Neben der Wahl eines Kontaktmetalls mit geeigneter Austrittsarbeit ist eine glatte Oberfläche an den Kontaktflanken ebenso wichtig, um eine gute Anbindung des Halbleiters zu gewährleisten.

4.4.1 Einfluss des Kontaktmetalls

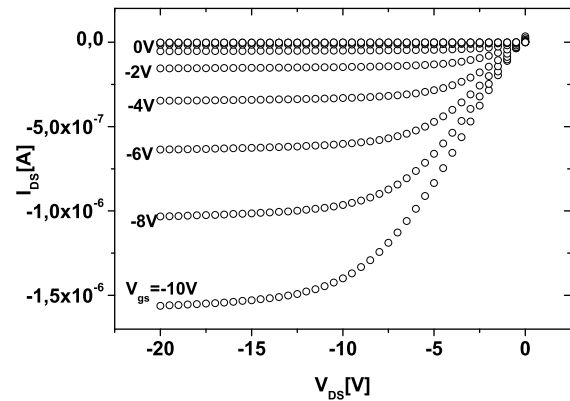
Günstige Voraussetzungen für eine gute Ladungsträgerinjektion und -extraktion in bzw. aus dem Halbleiter bietet ein Kontaktmetall, dessen Austrittsarbeit für einen ungehinderten Ladungsträgerübergang zwischen Metall und Halbleiter auf gleicher Höhe des HOMO-Levels des Pentacens liegt. Als geeignete Materialien sind wegen ihrer Austrittsarbeit nach Abbildung 2.3 die Metalle Gold, Nickel und Palladium anzusehen. Bis auf das Palladium, welches im Rahmen dieser Arbeit als Target-Material für die Elektronenstrahlverdampfung nicht vorliegt, werden

diese und die bezüglich der Austrittsarbeit energetisch niedriger angeordneten Metalle Titan und Chrom zu Beginn dieser Arbeit als Kontaktmetall im OFET systematisch untersucht.

Abbildung 4.15(a) zeigt das Ausgangskennlinienfeld eines OFET mit Lift-off strukturierten Nickel-Kontakten. Erkennbar ist, dass die Kennlinien im Anlaufbereich des Transistors bei kleinen Drain-Source-Spannungen ein nichtlineares Verhalten zeigen. Ein leicht positiver Stromanteil im Bereich geringer Drain-Source-Spannungen deutet auf einen Leckstrom durch das Dielektrikum hin. Dieser tritt bei fast allen OFETs auf, wird häufig jedoch vom deutlich größeren negativen Stromanteil in den Hintergrund gedrängt (siehe Abbildung 4.15(b)). Eine leicht gebogene Kurvenform im linearen Bereich des OFET mit reinen Nickel-Kontakten deutet auf einen erhöhten Kontaktwiderstand beim Übergang der Ladungsträger vom Metall in den Halbleiter hin. Dieses scheint in der leichten Oxidierbarkeit des Nickels an der Luft begründet. Durch den dünnen Nickeloxid Film an der Oberfläche der Kontakte wird die Ladungsträgerinjektion in den Halbleiter gehemmt, während deren Extraktion unberührt bleibt [116].



(a) Ausgangskennlinienfeld eines OFETs mit Nickel-Kontakten



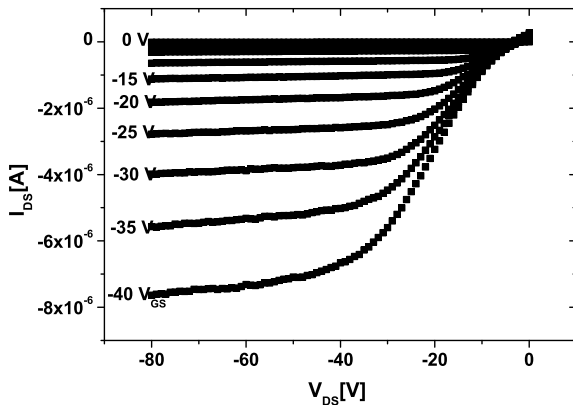
(b) Ausgangskennlinienfeld eines OFETs mit Nickel-Gold-Kontakten

Abbildung 4.15: Ausgangskennlinienfeld eines OFETs mit Nickel-Kontakten und eines OFETs mit Nickel-Gold-Kontakten mit $W = 1000 \mu\text{m}$ und $L = 5 \mu\text{m}$, bedampft mit ca. 60 nm Pentacen bei 60°C Substrattemperatur, einer Aufdampftrate von ca. 0.3 nm/s und einem Kammerdruck von $8 \cdot 10^{-7}$ mbar. Das Gate-Oxid hat eine Dicke von 110 nm

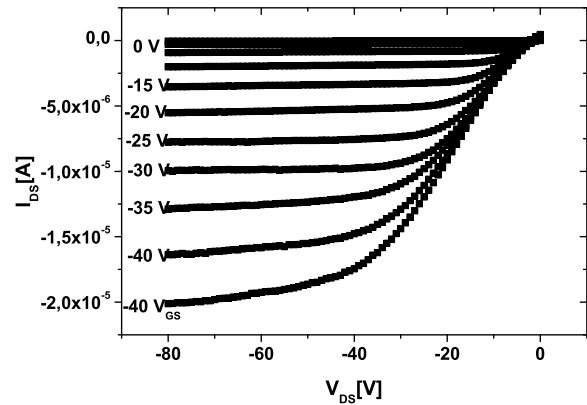
Wird ein bis auf die Abscheidung des Kontaktmetalls identisch präparierter OFET mit Nickel-Gold-Kontakten als Vergleich hinzugezogen (siehe Abbildung 4.15(b)), so ist ein linearer Anstieg der Kennlinie aus dem Ursprung erkennbar. Dies deutet auf einen günstigen Ladungsträgertransfer vom Metall zum Halbleiter hin. Zusätzlich zeigt sich, dass der in gleicher Charge hergestellte Transistor mit den Nickel-Gold-Kontakten einen deutlich höheren Strom bei gleicher Ansteuerung liefert. Die Verwendung einer 5 – 10 nm dünnen Nickel-Schicht unter dem als Kontaktmetall dienenden Gold wird nach ersten fehlgeschlagenen Versuchen mit reinen Gold-Kontakten erprobt. Das Nickel stellt sich dabei als guter Haftvermittler für das auf dem SiO_2 schlecht haftende Gold heraus. In erster Näherung beeinflusst die Verwendung des Nickels die elektrischen Eigenschaften des Bauelementes nicht.

Die Metalle Chrom und Titan werden zwar in ersten Versuchen ebenfalls als Kontaktmaterial eingesetzt, jedoch sind die elektrischen Kenndaten verglichen mit dem Nickel- und dem Nickel-Gold-Kontakt zu schlecht, um als alleiniges Kontaktmetall zum Einsatz zu kommen. In

weiteren Experimenten wird der Ersatz des Nickels als Haftvermittler durch Chrom oder Titan untersucht. In Abbildung 4.16 ist das Ausgangskennlinienfeld eines OFETs mit einer acht Nanometer dünnen Haftvermittlerschicht aus Titan dem eines OFETs mit acht Nanometer dünnem Nickel unter dem Gold gegenübergestellt. Beide Transistoren sind bis auf die Abscheidung und Strukturierung des Kontaktmetalls identisch prozessiert.



(a) Ausgangskennlinienfeld eines OFETs mit Titan-Gold-Kontakten



(b) Ausgangskennlinienfeld eines OFETs mit Nickel-Gold-Kontakten

Abbildung 4.16: Ausgangskennlinienfeld eines OFETs mit Titan-Gold-Kontakten und eines OFETs mit Nickel-Gold-Kontakten mit $W = 1000 \mu\text{m}$ und $L = 1 \mu\text{m}$, bedampft mit je 22.5 nm Pentacen, aufgedampft bei 70°C Substrattemperatur, einer Aufdampftrate von ca. 0.1 nm/s und einem Kammerdruck von $7 \cdot 10^{-7} \text{ mbar}$. Das Gate-Oxid hat eine Dicke von 90 nm

Beide Kennlinienfelder zeigen im Anlaufbereich zwar eine leichte Abweichung vom gewünschten linearen Verlauf, gerade aber bei dem OFET mit der dünnen Nickel-Schicht scheint diese Abweichung in ihrem Ausmaß noch tolerierbar. Klar erkennbar, wenn auch überraschend, ist, dass bei gleicher Dicke der Haftvermittlerschicht der Drain-Source-Strom des OFET mit Titan-Haftschrift geringer ausfällt, als beim Transistor mit Nickel-Haftschrift. Erwartet wird, da in beiden Fällen Gold als elektrisch leitender Kontakt vorgesehen war, annähernd gleich gute Werte für den Strom. Das Ergebnis lässt die Vermutung zu, dass die Funktion des Haftvermittlers nicht alleine auf die Erhöhung der Haftung des Goldes auf dem Dielektrikum beschränkt ist. Tatsächlich muss es zumindest zu einem Teilbeitrag der Ladungsträgerinjektion in den Transistorkanal durch das Nickel bzw. das Titan gekommen sein (siehe Abbildung 4.17). Da die Austrittsarbeit des Titans geringer als beim das Nickel liegt, kommt es hier zu einer erschwerten Ladungsträgerinjektion bei reduziertem Stromfluss im Transistorkanal.

In [117] wird im Rahmen einer Untersuchung zur Dicke von Haftvermittlerschichten der Vorschlag gemacht, dass der Ladungstransport im eingeschalteten Zustand des OFETs nur in den unteren drei Nanometern des Pentacens geschieht (siehe Abschnitt 2.3, siehe Abbildung 4.17). Werden dünnere Haftschriften verwendet, so soll dies dem Bericht zufolge einen deutlich geringeren Kontaktwiderstand zur Folge haben. Untersuchungen mit dem Rasterelektronenmikroskop (REM) zeigen jedoch, dass dabei nicht alleine die Dicke des Haftvermittlers, sondern auch die Wahl der Prozessierung eine Rolle spielt, wie im folgenden Abschnitt gezeigt wird.

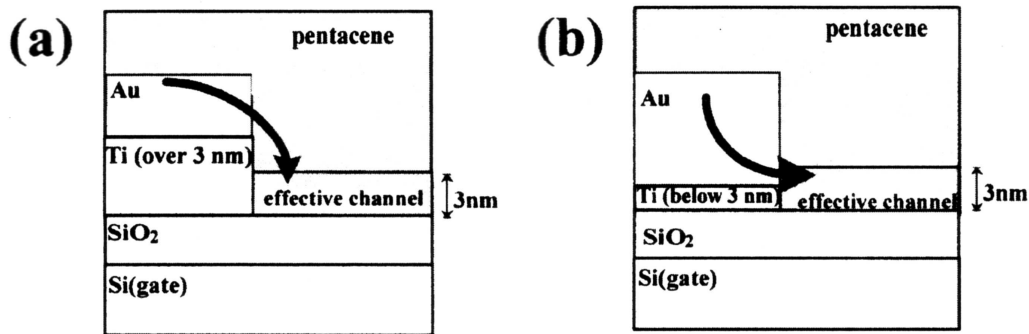


Abbildung 4.17: Metall-Halbleiter-Kontakt mit Titan-Haftschrift. Stromfluss im Falle eines Titan-Films $> 3 \text{ nm}$ (links) und einer Titan-Schicht $< 3 \text{ nm}$ (rechts) (Nach [117])

4.4.2 Strukturierung der Kontakte

Um den Einfluss des Präparationsweges zur Strukturierung der Kontakte zu überprüfen, werden OFETs mit unterschiedlich dicken Kontaktmetallen jeweils mittels nasschemischen Ätzens oder durch Lift-off strukturiert. Die erzielte Strukturtreue wird im Anschluss im REM ermittelt. Die obere Darstellung in Abbildung 4.18 zeigt das Ziel der Strukturierung der Kontakte: Glatte und senkrechte Kontaktflanken mit einem glatten Übergang zur Kontaktoberseite.

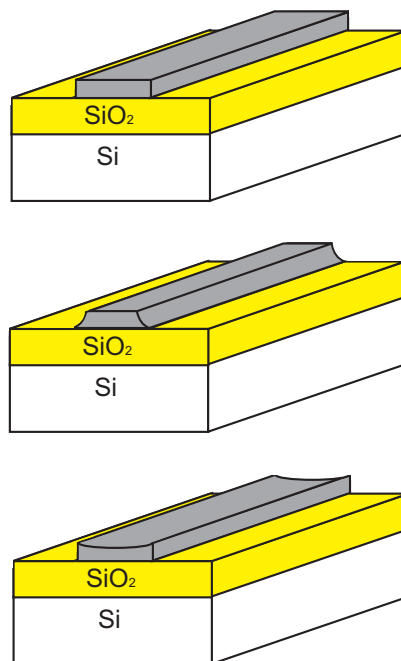


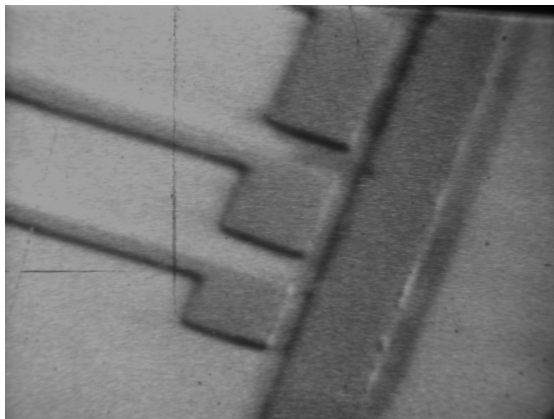
Abbildung 4.18: Die Strukturierung der Drain- und Source-Kontakte erfolgt über Ätzen oder Lift-off. Im Idealfall sollten dabei glatte Kanten ohne Unterätzung entstehen (oben). Beim nasschemischen Ätzen kommt es durch isotrope Ätzwirkung oft zu Unterätzungen der Lackmaske (mitte). Das Resultat vom Lift-off sind glatte Flanken, jedoch eine scharfe Abrisskante an der Kontaktoberseite (unten)

Beim nasschemischen Ätzen der Goldkontakte schützt eine Maskierung aus Fotolack die Strukturen vor dem Ätzangriff durch das Königswasser ($\text{HCl} : \text{HNO}_3, 2 : 1$). Da die Ätzung beim

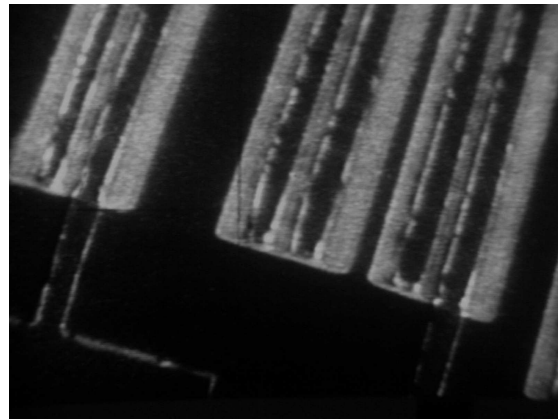
nasschemischen Strukturieren der Kontakte jedoch isotrop wirkt, kommt es schon bei kurzen Ätzzeiten zur Unterätzung der Fotolackmaske. Dieses ist im REM erkennbar an den ansteigenden Flanken der Kontakte, wie in Abbildung 4.18 in der Mitte dargestellt. Dieser Flankenverlauf behindert beim späteren Aufdampfen des Pentacens die Anlagerung der Molekül-Längsseite an den Kontakt. Wie bereits in Abschnitt 2.3 angesprochen ist die Ladungsträgerbeweglichkeit senkrecht zur Molekül-Hauptachse am größten. Zusätzlich wird durch diese Kontaktform die Ordnung der Moleküle beim Aufwachsen auf die ansteigende Flanke behindert.

Im Lift-off Verfahren wird vor der Abscheidung des Kontaktmetalls eine verglichen mit der Strukturierung durch nasschemisches Ätzen negative Fotolackmaske aufgebracht. An den nicht maskierten Kontaktbereichen, wird das Metall direkt auf dem Wafer abgeschieden, während es in den anderen Bereichen auf dem Fotolack aufwächst. In einem Ablöseschritt in Aceton mit Ultraschallunterstützung wird der Fotolack wieder entfernt und trägt das überschüssige Metall mit ab. Verglichen mit dem Strukturieren der Kontakte durch Ätzung liefert der Lift-off steile Flanken mit glatten Oberflächen (siehe Abbildungen 4.18 (unten) und 4.19(a)).

Wird im Falle eines Nickel-Gold Sandwiches die Goldschicht zu dick aufgebracht, oder der Lift-off mit zu hoher Ultraschallleistung oder Einwirkzeit durchgeführt, so kann dies zur Ablösung der Goldschicht vom Haftvermittler führen, wie in Abbildung 4.19(b) ersichtlich.



(a) REM-Aufnahme Lift-off strukturierter Drain- und Source-Kontakte



(b) REM-Aufnahme eines Lift-off strukturierten OFETs mit Ablösungen des Goldes von der Nickel Haftschicht

Abbildung 4.19: REM-Aufnahme Lift-off strukturierter Drain- und Source-Kontakte. Links: Goldkontakte mit senkrechten Flanken und glatter Oberfläche. Rechts: Eine zu dicke Goldschicht führt zum Ablösen des Goldes vom Nickel während des Lift-offs

Wie bereits ins Kapitel 4.4.1 erwähnt, kann es bei der Verwendung einer Nickel- oder Titan-Haftvermittlerschicht zu einem Stromfluss auch durch diesen Haftvermittler kommen (siehe Abbildung 4.20). Erkennbar ist dies an den unterschiedlich großen Drain-Source-Strömen der bis auf die Haftvermittlerschicht identisch präparierten OFETs (siehe Abbildung 4.16). Dieses Phänomen entsteht prozessbedingt, da beim Bedampfen der Fotolackmaske mit dem Haftvermittlermetall auch die Flanken des Fotolacks mit dem Nickel bzw. Titan beschichtet werden.

Üblicherweise werden die zu bedampfenden Substrate in einem Käfigläufer in der Aufdampf-anlage unter verschiedenen Winkeln bewegt, um eine hohe Kantenbedeckung zu erhalten. Ver-

hindern lässt sich der negative Einfluss des Haftvermittlers durch Verwenden einer dünnen ($< 3\text{ nm}$, vgl. [117]) und mit geringer Konformität aufgewachsenen Schicht. Eine geringe Konformität kann beispielsweise durch thermisches Verdampfen des Metalls auf das senkrecht zur Verdampfungsquelle ausgerichtete Substrat erreicht werden. Somit ist dieses Verfahren einer konformen Abscheidung des Metalls vorzuziehen.

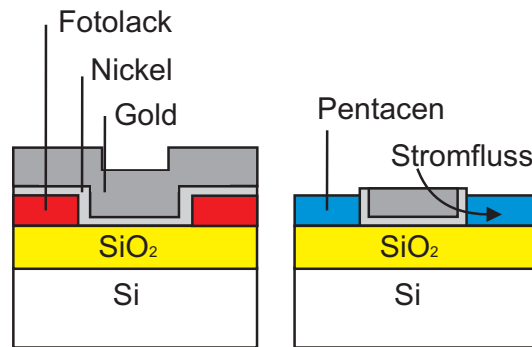


Abbildung 4.20: Die Strukturierung der Drain- und Source-Kontakte mittels Lift-off bringt bei Standardbeschichtung in Verbindung mit der Nickel-Haftvermittlerschicht eine Ummantelung der Gold-Kontakte mit sich

4.4.3 Kontaktwiderstand

Wie bereits im Kapitel 2.2 beschrieben, beeinflusst der Kontaktwiderstand die Leistungsfähigkeit eines OFETs erheblich. Wird die Ladungsträgerbeweglichkeit beispielsweise wie in der Literatur üblich über die Eingangskennlinie des Bauelements ermittelt, so erscheint die intrinsische Ladungsträgerbeweglichkeit bei großem Kontaktwiderstand nach außen hin stets kleiner als ihr tatsächlicher Wert, wie er beispielsweise mit einer time-of-flight Messung messbar wäre [31]. Wird als Halbleiter ein polykristalliner Film verwendet, so kommt es beim Übergang der Ladungsträger an den Korngrenzen zusätzlich zu einer Absenkung der Beweglichkeit [118], die jedoch geringer ausfällt als die Reduktion verursacht durch den Kontaktwiderstand [116]. Eine Aussage über die Ladungsträgerbeweglichkeit im Kristallit kann demnach auch die time-of-flight Messung nicht liefern.

Erkennbar wird ein hoher Kontaktwiderstand, wenn die Kennlinie des Ausgangskennlinienfeldes im Anlaufbereich vom linearen Verlauf abweicht (siehe Abbildung 4.15(a)). Während der Kontaktwiderstand von der Austrittsarbeit des Metalls im Vergleich zur Bandlage des Halbleiters abhängt und einen konstanten Beitrag liefert, so ist der Kanalwiderstand von der Kanallänge und der Gate-Source-Spannung abhängig [95] [119]. Wird die Ladungsträgerbeweglichkeit im Halbleiter über die Auswertung der Eingangskennlinie bestimmt, so resultiert dies für große Kanallängen in höheren Ladungsträgerbeweglichkeiten, weil der Anteil des Kontaktwiderstands mit zunehmender Größe des Kanalwiderstands reduziert wird [31] [120]. Erst unterhalb eines Kontaktwiderstands von ca. $0,6\text{ k}\Omega\text{ cm}$ kann die Ladungsträgerbeweglichkeit nach [117] unabhängig von der Kanallänge berechnet werden. In der Literatur finden sich jedoch für das Pentacen im Kontakt mit Gold ausschließlich höhere Werte für den Kontaktwiderstand. Die Angaben schwanken zwischen $1,2\text{ k}\Omega\text{ cm}$ [121], über $12 - 45\text{ k}\Omega\text{ cm}$ [120] und $9,75\text{ k}\Omega\text{ cm}$ [31] bis zu $40\text{ k}\Omega\text{ cm}$ [122], womit der Kontaktwiderstand den Kanalwiderstand bei weitem übertreffen sollte [122].

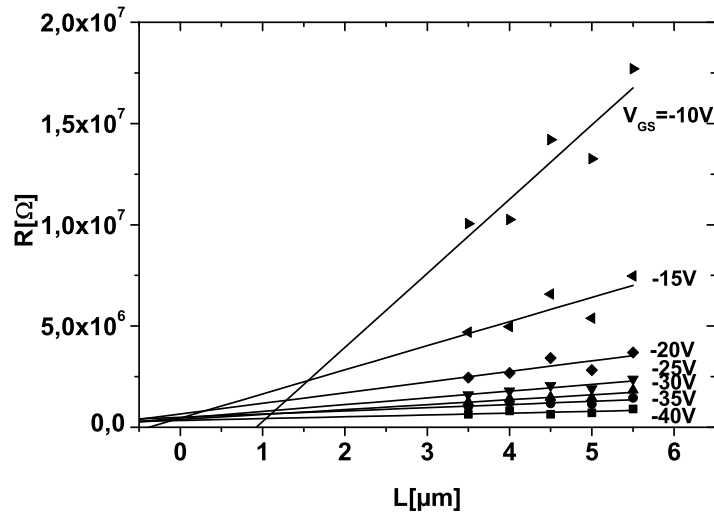
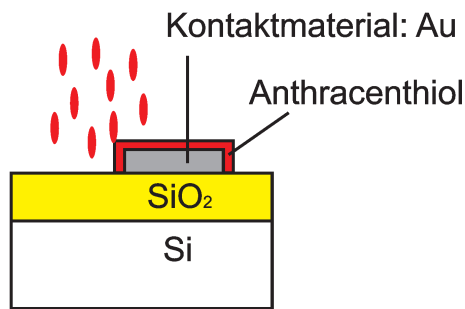


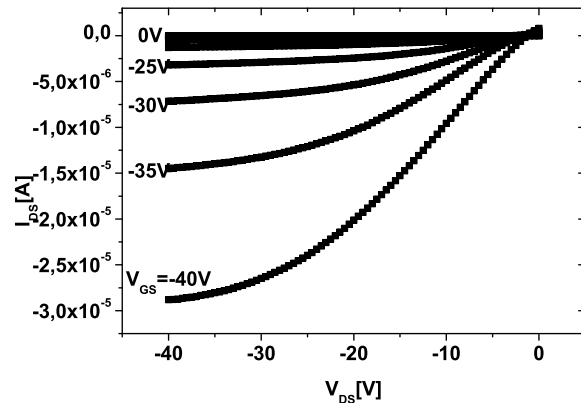
Abbildung 4.21: Bestimmung des Kontaktwiderstands und der effektiven Kanallänge. Aufgetragen ist der Gesamtwiderstand über der Kanallänge mit der Gate-Source-Spannung als Parameter. Die Kanalweite beträgt in allen Fällen $W = 1000 \mu\text{m}$

Über die in [123] vorgestellte Methode werden im Rahmen dieser Arbeit Kontaktwiderstände und effektive Kanallängen ermittelt. Dazu werden Transistoren mit Nickel-Gold-Kontakten im Lift-off Verfahren gefertigt und vermessen. Die Gesamtwiderstandswerte werden für unterschiedliche Kanallängen und Gate-Source-Spannungen aufgetragen und linear gefittet (siehe Abbildung 4.21). Die gefitteten Geraden sollten sich dabei in einem Punkt schneiden, der auf die Gesamtwiderstandsachse gelotet den Kontaktwiderstand ergibt. Im Fall $L = 0 \mu\text{m}$ verschwindet der kanallängenabhängige Widerstand und es verbleibt der Widerstand für die Drain- und Source-Kontakte. Wird vom Schnittpunkt der gefitteten Geraden auf die Achse der Kanallänge gelotet so ergibt dieser Wert die effektive Kanallänge. Trotz eines nahezu linearen Anstiegs der Ausgangskennlinien im Anlaufbereich (Die Aus- und Eingangskennlinien eines in das Ergebnis einfließenden OFET sind in Abbildung 5.1 dargestellt) wird so ein nicht unerheblicher Kontaktwiderstand von $20 k\Omega\text{cm}$ ermittelt [124]. Dieser scheint verglichen mit den Widerstandswerten aus der Literatur hoch. Angesichts der Tatsache, dass zur Verbesserung der Haftung des Goldes auf dem SiO_2 auch in diesem Fall Nickel als Haftvermittler eingesetzt wird, relativiert sich dieser Wert jedoch: In einer Untersuchung der Abhängigkeit des Kontaktwiderstands von der Dicke des Haftvermittlers kann nur unterhalb einer Schichtdicke von 3 nm ein Kontaktwiderstand von weniger als $1 M\Omega\text{cm}$ ermittelt werden [117].

Zur Senkung des Kontaktwiderstands werden neben einer stetigen Abnahme der Schichtdicke des Nickels Versuche mit einer Thiol-Verbindung unternommen, die die Anbindung des Pentacens während des Aufdampfvorgangs an das Gold der Drain- und Source-Kontakte begünstigen soll. Wie in Abbildung 4.22(a) dargestellt, scheidet sich die Anthracenthio-Verbindung aus der Lösung selektiv auf den Kontakten ab. Dort fungiert das Molekül als Zwischenglied mit entsprechenden funktionalen Enden für das Pentacen und das Gold ähnlich einem Tensid. Der erhoffte positive Effekt auf das elektrische Verhalten der OFETs kann jedoch nicht nachgewiesen werden. Zwar liefert der OFET einen respektablen Strom im eingeschalteten Zustand, allerdings



(a) Self-assembled-monolayer Behandlung der Drain- und Source-Kontakte



(b) Ausgangskennlinienfeld eines Anthracenthionol-Behandelten OFETs

Abbildung 4.22: Zur Verringerung des Kontaktwiderstands wurde eine self-assembled-monolayer (SAM) Behandlung der Goldkontakte mit einer Lösung aus Anthracenthionol durchgeführt. Die SAM lagert sich dabei selektiv aus der Lösung an das Gold an und verbessert beim späteren Aufdampfen des organischen Halbleiters die Anlagerung des Pentacens an die Kontakte (links). Ausgangskennlinienfeld eines OFETs mit Anthracenthionol-Behandlung (rechts); $W = 1000 \mu\text{m}$, $L = 1 \mu\text{m}$

zeigt sich im Anlaufbereich des Transistors eine geringfügige Abweichung vom idealen linearen Verlauf. Diese Verbiegung der Ausgangskennlinie im Anlaufbereich deutet auf einen erhöhten Kontaktwiderstand hin, so dass die Ergebnisse dieser SAM-Behandlung eine Verschlechterung gegenüber denen bereits vorgestellter OFETs darstellen.

Abschließend kann festgehalten werden, dass die Kontaktwiderstände in OFETs einen erheblichen Einfluss auf die Leistungsfähigkeit des Bauelements haben. Die Widerstände übersteigen den Kanalwiderstand scheinbar bei weitem. Eine Reduzierung des Kontaktwiderstands mit Hilfe einer SAM-Behandlung kann nach den hier vorgestellten Ergebnissen nicht empfohlen werden. Zur Erhöhung der Haftung des als Kontaktmetalls favorisierten Goldes während der Lift-off-Prozessierung wird eine Nickel-Haftschrift vorgeschlagen. Die Haftschrift sollte dabei möglichst dünn angewendet werden, um eine elektrische Beeinflussung des Bauelements zu vermeiden.

4.5 Skalierbarkeit

Ein treibender Faktor des Erfolgs der MOS-Technik ist die Skalierbarkeit der Transistoren. Die Miniaturisierung der Transistoren um einen konstanten Faktor für Kanallänge und -weite sowie die Dicke des Dielektrikums resultiert in gleich bleibenden elektrischen Eigenschaften. Lediglich die Taktfrequenz der Schaltung liefert hier eine Ausnahme, sie erhöht sich bedingt durch eine kürzere Ladungsträgertransferzeit im Transistorkanal. Damit bringt die Skalierung der Schaltung neben einem Gewinn an Chip-Fläche eine zusätzliche Erhöhung der Schaltgeschwindigkeit mit sich. In Fachkreisen wird auch von einem doppelten Vorteil der Skalierung gesprochen [125].

Auch im Bereich der Entwicklung organischer Feldeffekt Transistoren findet sich eine Tendenz zu kleineren Strukturgrößen, jedoch scheint dies häufig lediglich in der Erprobung neuer Struk-

turierungsverfahren begründet, weniger in der Absicht, die Schaltgeschwindigkeit zu erhöhen [106] [126]. Eine systematische Untersuchung der auch für die elektrische Beschreibung der OFETs herangezogenen Shockley-Gleichungen (siehe Abschnitt 1.2) wird in der Literatur nicht gefunden, jedoch Hinweise auf die Abhängigkeit des Drain-Source-Stroms von der Kanalweite und -länge und ein bisher ungeklärter Zusammenhang der Ladungsträgerbeweglichkeit mit der Kanallänge [28]. Daher wird im Rahmen dieser Arbeit die Anwendbarkeit der MOS-Gleichungen für den Fall der OFETs sowohl im Experiment [124] [127] als auch durch Modellierungsversuche geprüft.

Zur Untersuchung der Kanallängen- und Kanalweitenabhängigkeit des Drain-Source-Stroms, der Ladungsträgerbeweglichkeit, der Schwellenspannung und der on-off-Rate werden auf einem Chip benachbarte Transistoren gleicher Länge sowie ebenfalls benachbarte OFETs gleicher Weite herangezogen. Durch die Wahl dicht beieinander liegender Bauelemente kann davon ausgegangen werden, dass Abweichungen in der Pentacen-Schicht sowie Inhomogenitäten in Dielektrikum und Kontakten vernachlässigbare Rollen spielen. Eine Streuung der elektrischen Transistorparameter ähnlich des Experiments in Abschnitt 4.2.1 kann somit als unwahrscheinlich betrachtet werden. Wie in Abbildung 4.23 und 4.24 dargestellt, stehen alle ermittelten Transistorparameter im Zusammenhang mit den geometrischen Abmessungen des Transistors.

Die Abhängigkeit des Drain-Source-Stroms von der Kanallänge und der Kanalweite ist jeweils in beiden Abbildungen im Punkt a) dargestellt und erfüllt die Erwartungen, die die Beschreibung der Transistorkennlinien mit Hilfe der Shockley-Gleichungen 2.1 bis 2.4 geweckt hat: Der Stromfluss zwischen den Drain- und Source-Kontakten hängt demnach proportional von der Kanalweite und umgekehrt proportional von der Kanallänge ab, wobei die dargestellten Geraden in beiden Fällen nicht durch den Ursprung verlaufen. Wie bei Transistoren der MOS-Bauart ist die Stromstärke somit von der Länge des Transistorkanals durch den linearen Kanalwiderstand und von der Weite des OFETs über den linearen Leitungsquerschnitt abhängig. Eine Grundvoraussetzung zur Skalierbarkeit der OFETs mit vergleichbaren elektrischen Transistorkennwerten ist damit bereits erfüllt.

Bei Betrachtung der Ladungsträgerbeweglichkeit offenbart sich ebenfalls eine Änderung des ermittelten Wertes mit der Kanallänge und -weite (siehe Abbildung 4.23 und 4.24, b)). Dieser Effekt wird in Ansätzen bereits in verschiedenen Artikeln beschrieben [117][120] und entspricht nicht den Erwartungen aus der MOS-Technik, bei der die Beweglichkeit der Ladungsträger lediglich von der Temperatur und der Dotierung des Halbleiters abhängt. Das verwendete organische Halbleitermaterial weist anders als in anorganisch basierten Bauelementen keine rein kristalline Form auf, sondern besitzt Korngrenzen zwischen kristallinen Bereichen, die den Ladungstransport hemmen. Daher sollte es mit Abnahme der Kanallänge bei gleich bleibend großen Kristalliten zu einer Reduktion der Zahl an Korngrenzen zwischen Drain- und Source-Kontakt kommen [128]. Die gemessene Ladungsträgerbeweglichkeit müsste demnach mit abnehmender Kanallänge steigen [118], das Gegenteil ist hier der Fall.

Als Erklärung kann der Kontaktwiderstand herangezogen werden, der, wie bereits in Kapitel 4.4.3 erläutert, bei organischen Feldeffekt Transistoren sehr groß ausfällt und in Relation zum Kanalwiderstand bei abnehmender Kanallänge zusätzlich an Einfluss gewinnt. Die Abhängigkeit der Ladungsträgerbeweglichkeit von der Kanalweite des Transistors kann hingegen nicht mit geometrischen Überlegungen erklärt werden. Hier scheint der über die Transistorgleichungen berechnete Beweglichkeitswert der Schwankung der dort einfließenden Schwellenspannung

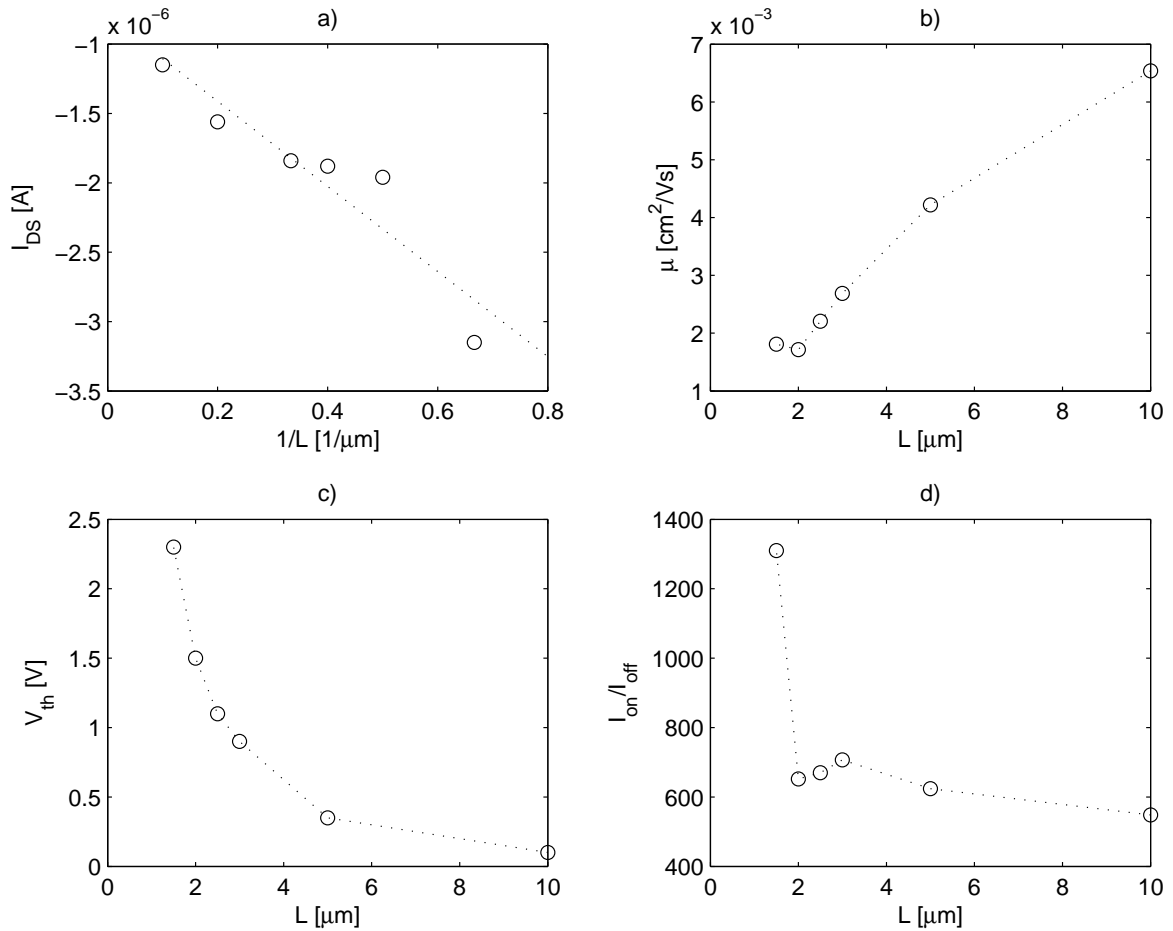


Abbildung 4.23: Abhängigkeit a) des Drain-Source-Stroms, b) der Ladungsträgerbeweglichkeit, c) der Schwellenspannung und d) der on-off-Rate von der Kanallänge des OFETs. Die Kanalweite der Transistoren mit Nickel-Gold-Kontakten beträgt $1000 \mu\text{m}$; das Pentacen wird bei $6.8 \cdot 10^{-7} \text{ mbar}$ auf das auf 60°C geheizte Substrat aufgedampft

zu folgen. Eine bei konstanter Ladungsträgerbeweglichkeit mit der Verkürzung der Ladungsträgertransferzeit durch den Transistorkanal bedingte Erhöhung der möglichen Schaltfrequenz wie bei MOS-Transistoren, kann somit für OFETs zunächst nicht gezeigt werden. Es ist jedoch weiterhin davon auszugehen, dass die Reduzierung der Zahl der Korngrenzen eine Erhöhung der Ladungsträgerbeweglichkeit zur Folge hat, wie Experimente mit einer Steigerung des Kristallit-Durchmessers zeigen [15]. Der Erfolg der Skalierung von OFETs hängt nunmehr von der Überwindung des Kontaktwiderstands ab, der die Steigerung der Ladungsträgerbeweglichkeit bei Abnahme der Kanallänge noch deutlich überwiegt.

Ein uneinheitliches Bild bietet sich bei Betrachtung der Schwellenspannung in Abbildung 4.23 und 4.24 c). Während hier einerseits eine klare Abhängigkeit der Schwellenspannung von der Kanallänge festgestellt wird, zeigt sich im Bezug auf die Kanalweite keine eindeutige Richtung. Hier variiert der Wert der Schwellenspannung ohne besondere Tendenz um 0 V . Die Abnahme der Schwellenspannung und ihre Annäherung an 0 V bei zunehmender Kanallänge deutet auf ein überwiegendes selbstsperrendes Verhalten bei großen Kanallängen hin, welches von Klauk ebenfalls festgestellt wird und mit dem bei großen Längen hochohmigen Kanalwiderstand begründet wird [122].

Die Untersuchung der on-off-Rate in Abhängigkeit von der Länge und Weite der OFETs ergibt wenig Überraschendes. Aufgrund eines nahezu gleich bleibenden Stroms im ausgeschalteten Zustand hängt das Verhältnis von Einschalt- zu Ausschaltstrom fast nur vom Strom im Betriebszustand des Transistors ab. Dieser jedoch wächst mit zunehmender Kanalweite und abnehmender Kanallänge der OFETs, wie bereits oben beschrieben.

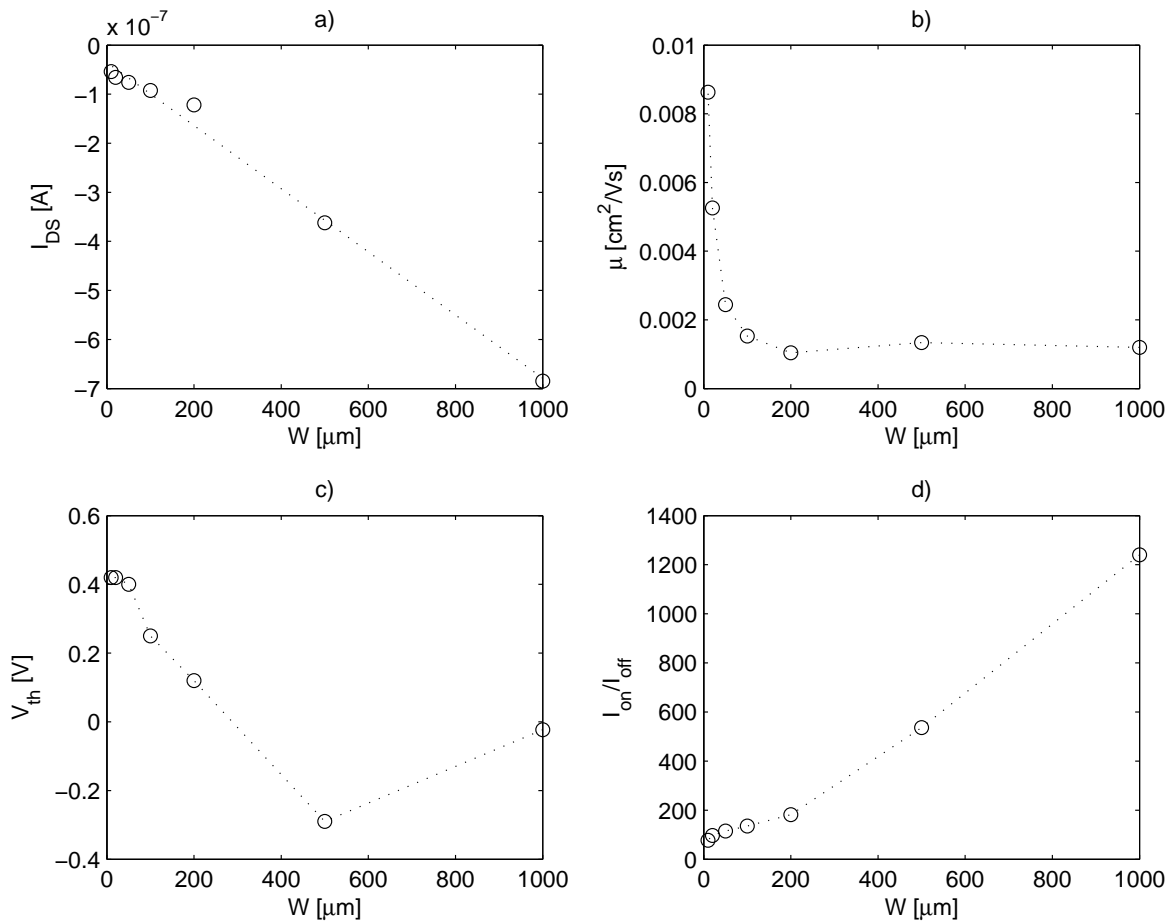


Abbildung 4.24: Abhängigkeit a) des Drain-Source-Stroms, b) der Ladungsträgerbeweglichkeit, c) der Schwellenspannung und d) der on-off-Rate von der Kanalweite des OFETs. Die Kanallänge der Transistoren mit Nickel-Gold-Kontakten beträgt 3 μm; das Pentacen wird bei $6.8 \cdot 10^{-7}$ mbar auf das auf 60°C geheizte Substrat aufgedampft

Zusammenfassend zu diesem Abschnitt lässt sich feststellen, dass das elektrische Verhalten der gefertigten OFETs prinzipiell der Weiten- und Längenabhängigkeit der Shockley-Gleichungen genügt und damit dem der MOSFETs ähnelt. Damit scheint einer Skalierung der OFETs nur noch die Senkung des hohen Kontaktwiderstands im Wege zu stehen, der sich nach außen hin als Reduktion der Ladungsträgerbeweglichkeit auswirkt.

4.6 Modellbildung mit Hilfe der MOS-Gleichungen

Die genaue Beschreibung des elektrischen Verhaltens des organischen Feldeffekt Transistors ist für das grundlegende Verständnis und die fortschreitende Entwicklung der Bauelemente von

großer Bedeutung. Wie im Abschnitt 4.4.3 und 4.5 gezeigt wurde, können nur durch das gezielte Auswerten von Kennlinien Störeffekte lokalisiert und eingekreist werden.

Bisher werden zur Erklärung des elektrischen Verhaltens organischer Feldeffekt Transistoren hauptsächlich die Shockley-Gleichungen herangezogen, die zwar für die Beschreibung von MOS-FETs entwickelt worden sind, aber auch prinzipielle Übereinstimmung mit dem Verhalten der OFETs aufweisen (siehe Abschnitt 4.5). In diesem Abschnitt werden die Ergebnisse der Modellierung der gemessenen Kennlinien mit Hilfe der Shockley-Gleichungen und dem Programm 'Matlab' vorgestellt. Es wird dabei versucht, die gemessenen Kennlinien durch Eingabe der bauelementspezifischen Daten beispielsweise der Gate-Oxiddicke oder der Transistorgeometrie mit den Shockley-Gleichungen nachzuvollziehen. Beispielhaft werden hier nun die Modellierungsversuche zweier im Rahmen dieser Arbeit auch unter anderen Gesichtspunkten untersuchter OFETs vorgestellt, wobei bereits vorweggenommen werden kann, dass bei keinem der Modellierungsversuche eine Übereinstimmung der aus den einfachen Shockley-Gleichungen berechneten Kurvenverläufe mit den gemessenen Daten erzielt werden kann.

Als entscheidende Faktoren für die Beschreibung der OFET-Kennlinien stellen sich dabei der Kontaktwiderstand und die Morphologie des organischen Films heraus, wie sich bereits in den vorangegangenen Kapiteln 4.4.3 und 4.5 angedeutet hat. Die Größe des Kontaktwiderstands fließt dabei indirekt über die aus den Eingangskennlinien ermittelte Ladungsträgerbeweglichkeit ein, wobei, wie schon in Kapitel 1.2 beschrieben wurde, bereits hier die korrekte Bestimmung der Schwellenspannung Diskussionsbedarf in der Literatur geweckt hat. Ein großer Kontaktwiderstand kann im linearen Anlaufbereich des Ausgangskennlinienfeldes durch einen kurvenförmigen Verlauf leicht entdeckt werden. Die Morphologie der Pentacen-Schicht wirkt sich über die Größe der kristallinen Bereiche und die damit verbundene Anzahl an Korngrenzen auf die Beweglichkeit der Ladungsträger aus. Eine erhöhte Zahl an Korngrenzen senkt die über das Bauelement gemessene Ladungsträgerbeweglichkeit durch Potentialschwellen und Ladungsträgerstreuung [118].

In die Shockley-Gleichungen zur Beschreibung von MOS-Transistoren fließt die Ladungsträgerbeweglichkeit nun anders als im Falle der OFETs als Konstante ein, die im Falle der MOSFETs lediglich von der Temperatur oder der Dotierung des Halbleiters abhängen kann. Im Gegensatz zu den OFETs ist der Kontaktwiderstand bei MOSFETs verschwindend gering; selbst bei Ermittlung der Ladungsträgerbeweglichkeit über die Eingangskennlinie zeigt dieser so keinen Einfluss. Zusätzlich scheint der Kontaktwiderstand für OFETs eine Abhängigkeit von der angelegten Gate-Source-Spannung aufzuweisen, die nach [119] jedoch nur im Falle besonders hoher Widerstandswerte eine Rolle spielt.

Diese Gate-Spannungsabhängigkeit soll in der durchgeführten Modellierung durch das Hinzufügen eines zusätzlichen Faktors V_{GS}/V_T bzw. durch dessen unterschiedliche Gewichtung κ berücksichtigt werden, so dass nunmehr die Modellierung mit folgenden Gleichungen durchgeführt werden:

Für den Anlaufbereich des Transistors:

$$I_{DS} = \frac{\mu \varepsilon_0 \varepsilon_r}{t_{ox}} \frac{W}{L} [(V_{GS} - V_{th})V_{DS} - \frac{1}{2}V_{DS}^2] \cdot \kappa \frac{V_{GS}}{V_T}, \quad (4.1)$$

mit der Variablen $V_T = \frac{k \cdot T}{q} \approx 26 \text{ mV}$ als Temperaturspannung bei Raumtemperatur. Als Variablen werden in die Gleichung k als Boltzmann-Konstante, T als Temperatur und q als die

Elementarladung eingesetzt. Der Sättigungsbereich des OFETs wird entsprechend durch:

$$I_{DS} = \frac{\mu\epsilon_0\epsilon_r}{2 \cdot t_{ox}} \frac{W}{L} [(V_{GS} - V_{th})^2] \cdot \kappa \frac{V_{GS}}{V_T} \quad (4.2)$$

beschrieben. Die Verwendung der Temperaturspannung soll in diesem Fall zunächst vorläufig der Temperaturabhängigkeit des Systems Rechnung tragen. Zusätzlich wird ein Gewichtungsfaktor κ eingeführt, der die Größe des Kontaktwiderstands berücksichtigen soll.

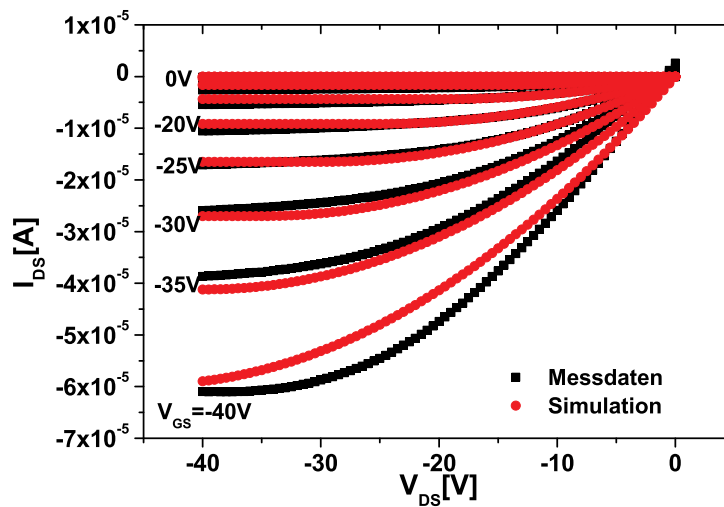


Abbildung 4.25: Ausgangskennlinienfeld (schwarz) und modellierte Kennlinie (rot) eines OFETs mit $W = 1000 \mu\text{m}$ und $L = 1 \mu\text{m}$, bedampft mit 58 nm Pentacen bei 60°C Substrattemperatur, einer Aufdampfrate von 0.1 nm/s und einem Kammerdruck von $6 \cdot 10^{-7} \text{ mbar}$ vor der Alterung unter Laborbedingungen. Das Gate-Oxid hat eine Dicke von 110 nm. Die gemessene Kennlinie ist identisch mit Abbildung 5.1

Abbildung 4.25 zeigt das Ausgangskennlinienfeld eines OFETs mit Nickel-Gold Kontakten und den Versuch, den Kennlinienverlauf durch Modellierung mit den angepassten Shockley-Gleichungen zu beschreiben. Der herangezogene OFET stammt aus der gleichen Charge wie die OFETs, die zur Ermittlung des Kontaktwiderstands in Abschnitt 4.4.3 herangezogen werden und weist somit einen moderaten Kontaktwiderstand auf. Erkennbar ist, dass durch Anpassung der Shockley-Gleichungen mittels des zusätzlichen Faktors für die Gate-Source-Spannung eine übereinstimmende Beschreibung sowohl im linearen Bereich, als auch im Sättigungsbereich gelingt. Der Gewichtungsfaktor κ ist in diesem Fall bei moderatem Kontaktwiderstand deutlich kleiner gewählt als für große Widerstände. Der Einfluss der Gate-Source-Spannung auf die Spreizung der Kennlinien ist daher eher gering. Abbildung 4.26 zeigt das Ausgangskennlinienfeld eines OFETs mit größerem Kontaktwiderstand. Auch hier soll der Kontaktwiderstand über die Anpassung des κ -Faktors in das Modell integriert werden. Besonders im Sättigungsbereich der Kurven wird jedoch deutlich, dass die Spreizung der Kennlinien stärker als im ersten Fall ausgeprägt ist. Der Versuch, dieses durch die Modellierung zu beschreiben, führt hierbei zu deutlichen Abweichungen von den gemessenen Kurven speziell im Anlaufbereich des Transistors. Die Anfälligkeit der verwendeten Transistoren mit so genannten 'bottom-contact' Strukturen (siehe

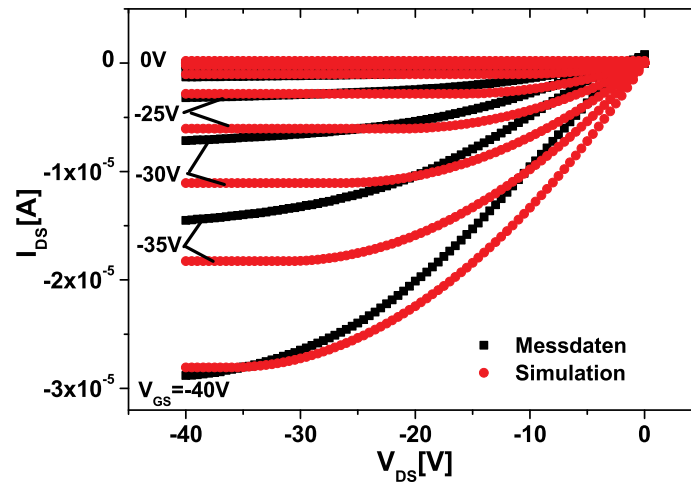


Abbildung 4.26: Ausgangskennlinienfeld (schwarz) und modellierte Kennlinie (rot) eines OFETs mit $W = 1000 \mu\text{m}$ und $L = 1 \mu\text{m}$, bedampft mit 30.5 nm Pentacen bei 60°C Substrattemperatur, einer Aufdampftrate von 0.1 nm/s und einem Kammerdruck von $4.2 \cdot 10^{-7} \text{ mbar}$. Das Gate-Oxid hat eine Dicke von 93 nm . Die gemessene Kennlinie ist identisch mit Abbildung 4.22(b)

Kapitel 3.3) gegenüber dem Kontaktwiderstand wird schon in [129] beschrieben und in der dort vorgestellten Simulation über ein Paar antiparallel angeordneter Schottky-Dioden angenähert.

Zusammenfassend soll festgehalten werden, dass die hier angestellten Überlegungen sicherlich nur den Anfang einer mathematischen Beschreibung der OFET-Kennlinien darstellen können. Der Versuch, die Funktion der OFETs durch die einfachen Shockley-Gleichungen zu erklären, scheitert zunächst an einem zu großen Kontaktwiderstand der Bauelemente. Die aus der Eingangskennlinie ermittelte Ladungsträgerbeweglichkeit wird durch den Kontaktwiderstand derart beeinflusst, dass eine Beschreibung der elektrischen Funktion des OFETs über die Shockley-Gleichungen erst durch Verwendung eines zusätzlichen, den Kontaktwiderstand berücksichtigenden Vorfaktors möglich ist. Als Lösungsvorschlag wäre einerseits die Ermittlung der Ladungsträgerbeweglichkeit über 'time-of-flight' Messungen oder aber das Einführen einer 'effektiven Ladungsträgerbeweglichkeit' unter Berücksichtigung der Morphologie des organischen Films sowie des Kontaktwiderstands denkbar [118].

Kapitel 5

Alterungsuntersuchungen

Einer der schwer wiegendsten Nachteile organischer Halbleitermaterialien ist, wie im Abschnitt 2.4 erwähnt, deren Alterung durch Luft-Sauerstoff [54] und Wasserdampf [11] beim elektrischen Betrieb der Bauelemente [130]. Schon bei der einfachen elektrischen Charakterisierung der OFETs durch Eingangskennlinien und Ausgangskennlinienfelder ist die Degradation offensichtlich, denn bereits Stunden oder Tage nach der erstmaligen Vermessung des Bauelements sinken die on-off-Rate [56], die Ladungsträgerbeweglichkeit [97], außerdem tritt eine Schwellenspannungsverschiebung auf [131].

Als Ursachen für die Alterung der OFETs im Experiment werden in der Literatur bisher zwar immer die oben genannten Gründe angeführt, die Beschreibung der Effekte ist dabei jedoch meist qualitativer Natur und wird als Nebenerscheinung anderer Experimente wahrgenommen [68][132]. Eine zielgerichtete Quantifizierung und Bewertung der einzelnen Degradationsmechanismen hingegen lässt sich in den Veröffentlichungen nicht finden und soll im Rahmen dieser Arbeit geschehen.

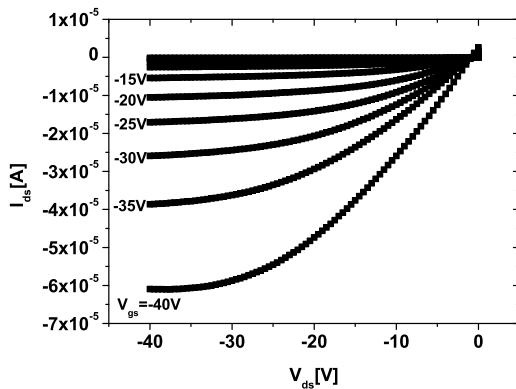
Zunächst wird dazu der Gesamteffekt der Alterung unter Einwirkung aller bekannter Alterungsursachen an der Atmosphäre untersucht, um die Notwendigkeit und den Aufwand einer späteren Kapselung abzuschätzen. Anschließend werden die Effekte der einzelnen Alterungsmechanismen isoliert voneinander charakterisiert, um deren tatsächlichen Einfluss auf das Bauelement zu quantifizieren. Abschließend werden Experimente mit einer Verkapselung zur Unterdrückung bzw. Verzögerung der Degradation durchgeführt und deren Langzeitstabilität getestet.

Alle Alterungsexperimente werden mit OFETs auf Siliziumsubstraten durchgeführt, da das Verhalten von Silizium-Wafern im Langzeitexperiment bekannt ist und sie ein relativ unempfindliches Substratmaterial darstellen. Für eine spätere Realisierung von OFET-Schaltungen auf Polymersubstraten sollten daher gesonderte Untersuchungen zu den Bauelement-Substrat-Wechselwirkungen während der Alterung des Bauelements durchgeführt werden.

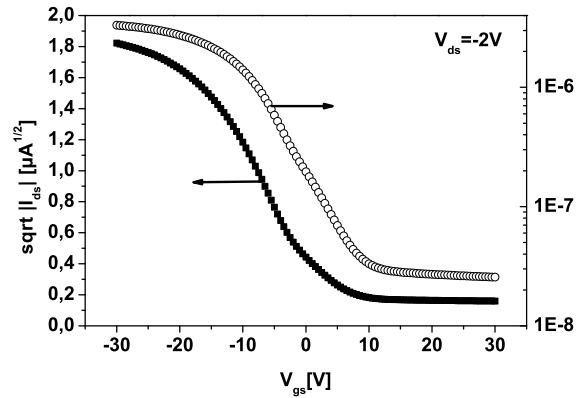
Aufgrund der positiven Erfahrungen mit Gold-Kontakten auf einer Nickel-Haftschrift (siehe Kapitel 4) werden alle für die Alterungsuntersuchungen verwendeten OFETs mit diesen Kontakten ausgestattet.

5.1 Alterung unter Laborbedingungen

Zur Durchführung erster Alterungsuntersuchungen an ungeschützten Pentacen-Filmen werden, gemessen am technologischen Stand, besonders leistungsfähige OFET-Elemente ausgewählt, da unbekannt ist, wie stark der Einfluss der Umgebungsbedingungen tatsächlich ist. Selbst während und nach der Alterung sollten daher die Ströme im Sättigungsbereich des Transistors noch gut messbar sein. In einer eingehenden Charakterisierung gleich nach dem Bedampfen mit dem Pentacen werden sowohl Eingangs- als auch Ausgangskennlinien aufgenommen (siehe Abbildung 5.1).



(a) Ausgangskennlinienfeld vor der Alterung



(b) Eingangskennlinie vor der Alterung

Abbildung 5.1: Ausgangskennlinienfeld und Eingangskennlinie eines OFETs mit $W = 1000 \mu\text{m}$ und $L = 1 \mu\text{m}$, bedampft mit 58 nm Pentacen bei 60°C Substrattemperatur, einer Aufdampftrate von 0.1 nm/s und einem Kammerdruck von $6 \cdot 10^{-7} \text{ mbar}$ vor der Alterung unter Laborbedingungen. Das Gate-Oxid hat eine Dicke von 110 nm

Die Ausgangskennlinie in Abbildung 5.1(a) zeigt einen fast linearen Anstieg aus dem Ursprung des Diagramms und deutet damit auf einen geringen Kontaktwiderstand und eine gute Ladungsträgerinjektion hin. Der Transistor geht im weiteren Verlauf sicher in Sättigung mit einem maximalen Sättigungsstrom bei $V_{DS} = -40 \text{ V}$ und $V_{GS} = -40 \text{ V}$ von bis zu $-61 \mu\text{A}$ und weist einen geringen Leckstrom von wenigen $n\text{A}$ auf. Die Schwellenspannung des OFETs liegt bei einem akzeptablen Wert von 4.8 V , lediglich die on-off-Rate ist mit einem Wert von ca. 100 eher gering, wie aus der Eingangskennlinie in Abbildung 5.1(b) abgelesen werden kann. Der Subschwellsenstromanstieg ist mit einem Wert von 10.3 V/Dek ebenfalls noch relativ hoch.

Der Wafer mit diesem Transistor wird nach der ersten eingehenden Vermessung an Laborluft bei Raumtemperatur in einer lichtdichten Kunststoffbox gelagert und nach jeweils drei Monaten erneut vermessen. Während der Lagerung befindet sich die Box im Dunkeln und innerhalb des metallischen Messschanks.

Abbildung 5.2 stellt die bei einer jeweiligen Gate-Source-Spannung von $V_{GS} = -40 \text{ V}$ aufgenommene Kennlinie des Drain-Source-Stroms des eingangs vorgestellten OFETs dar. Erkennbar ist, dass nach drei und sechs Monaten Alterung der Strom um jeweils eine Größenordnung abgenommen hat und nach neun Monaten in einer Sättigung zu münden scheint. Wie aus Tabelle

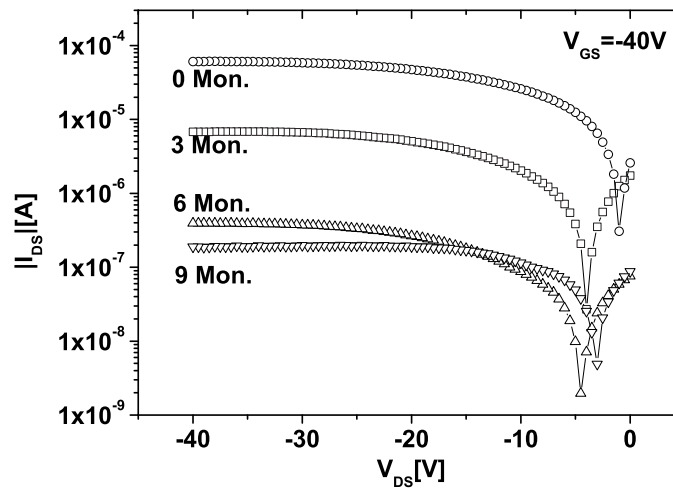


Abbildung 5.2: Kennlinie des Sättigungsstrombetrags bei $V_{GS} = -40\text{ V}$ in Abhängigkeit von der Drain-Source-Spannung direkt nach dem Bedampfen mit dem Pentacene und während der Alterung über neun Monate

5.1 abzulesen ist, sind auch die weiteren elektrischen Parameter des OFETs stark von der Degradation betroffen. Neben der Ladungsträgerbeweglichkeit kommt es auch bei der Schwellenspannung zu einer Verschiebung, deren Vorzeichen in negative Richtung an dieser Stelle betont werden soll. Als Erklärung für die hier festgestellte Alterung kommen sowohl der während der Lagerung anwesende Luftsauerstoff, als auch die Luftfeuchtigkeit in Frage. Da beide Effekte in diesem Experiment nicht voneinander getrennt werden können, soll hier zunächst keine Diskussion des Ergebnisses in Hinblick auf die Alterungsmechanismen stattfinden. Zu einem späteren Zeitpunkt werden die hier ermittelten Messdaten, speziell die Verschiebung der Schwellenspannung, jedoch bei der Gewichtung des jeweiligen Effektes einen entscheidenden Einfluss haben.

Tabelle 5.1: Degradation der elektrischen Transistorparameter eines ungekapselten OFETs bei Lagerung über einen Zeitraum von neun Monaten unter Laborbedingungen

	I_{DS}	V_{th}	μ
0 Monate	$-60.9\ \mu\text{A}$	4.8 V	$2.0 \cdot 10^{-3}\text{ cm}^2/\text{Vs}$
3 Monate	$-6.8\ \mu\text{A}$	2.3 V	$2.4 \cdot 10^{-4}\text{ cm}^2/\text{Vs}$
6 Monate	-457 nA	-3.4 V	$2.2 \cdot 10^{-5}\text{ cm}^2/\text{Vs}$
9 Monate	-187 nA	-8 V	$1.2 \cdot 10^{-5}\text{ cm}^2/\text{Vs}$

Als erstes Resultat kann festgehalten werden, dass ungekapselte Pentacene basierende OFETs auch nach neun Monaten Alterung unter Umgebungsbedingungen noch funktionstüchtig sind, wenn auch mit reduzierten Transistorparametern. Die Transistorkennlinien weichen auch nach neun Monaten in ihrer Form nur leicht von denen ab, die direkt nach dem Bedampfen mit dem Pentacene gemessen werden. Dieses Ergebnis ist überraschend, wird berücksichtigt, dass die Bauelemente bei der OLED-Fertigung schon Minuten nach der Exposition an der Luft oft keine Funktion mehr aufweisen.

Auf keinen Fall sollte dieses Ergebnis verwechselt werden mit einem neun-monatigen Betrieb des OFETs. So genannte Stressmessungen weisen einen deutlich schnelleren Alterungsprozess auf. Denkbar sind jedoch mit dieser Erkenntnis mit geringem Aufwand gekapselte Schaltungen auf Pentacen-Basis z.B. in Funketiketten, deren kurzfristige oder einmalige Benutzung beim Auslesen der Preisinformation an der Kasse durchaus auch einige Monate nach der Herstellung möglich ist.

5.2 Fraktionierung der Alterungsmechanismen

Als mögliche Ursachen für die Veränderung der elektrischen Transistorparameter im vorangegangenen Experiment sind sowohl der Sauerstoff aus der Luft, als auch Wasserdampf in Form von Umgebungsfeuchte denkbar. Mit seiner relativ groben Körnung und pyramidenförmigen Morphologie bietet der organische Pentacen-Film eine große Oberfläche und damit auch Angriffsfläche für die Anlagerung von Luftsauerstoff und Wassermolekülen. Eine Trennung der beiden Einflüsse ist in dieser Form des Versuchs nicht möglich, da sich beide über eine Änderung der gesamten Breite messbarer elektrischer Kenndaten ausdrücken. Ziel der anschließenden Untersuchungen ist es, die genauen Einflüsse der Alterung auf die OFET-Parameter zu ermitteln, elektrisch zu lokalisieren und im Vergleich mit anderen Alterungsmechanismen zu gewichten.

5.2.1 Sauerstoff

Da im bisherigen Experiment die Einflüsse von Wasserdampf und Sauerstoff auf die elektrischen Parameter des OFET nicht voneinander getrennt werden können, wird in einem weiteren Versuch ein Transistor der alleinigen Alterung durch technischen Sauerstoff ausgesetzt [133]. Ein auf Siliziumsubstrat basierter OFET wird zur Messung im Vakuum auf einen Platinenträger montiert (siehe Abbildung 5.3) und im Ultraschallbondverfahren gebondet. Die Messleitungen werden durch eine Vakuumdurchführung aus dem Vakuum mit dem Parameter-Analyser verbunden. So ist es möglich, den Transistor im Hochvakuum direkt nach dem Bedampfen mit dem organischen Halbleiter zu charakterisieren. Im Anschluss wird die Vakuumkammer mit technischem Sauerstoff bis zum Erreichen des Umgebungsdrucks geflutet und der Transistor erneut vermessen (siehe Abbildung 5.4).

Schon vor Beginn der Alterungsuntersuchungen zeigt die Ausgangskennlinie (siehe Abbildung 5.4(a)) im Anlaufbereich des Transistors eine Krümmung des Kurvenverlaufs. Diese ist auf einen erhöhten Kontaktwiderstand zwischen dem Metall der Drain- und Source-Kontakte und dem Halbleiter zurückzuführen. Der Kontaktwiderstand scheint jedoch durch die Alterung im Sauerstoff vorerst nicht betroffen zu sein, da der Kurvenverlauf auch nach dem Einwirken des Gases eine ähnliche Form aufweist.

Als eindeutige Reaktion auf das Fluten der Aufdampfanlage mit dem hochreinen Sauerstoff ist eine sofortige Abnahme des Sättigungsstroms zu erkennen. Dieser reduziert sich durch die Sauerstoff Einwirkung auf die Hälfte des Ausgangswertes von $-15.9 \mu A$ auf $-6.4 \mu A$ bei einer Drain-Source-Spannung von $V_{DS} = -80 V$ und einer Gate-Source-Spannung von $V_{GS} = -40 V$. Die Drain-Source-Spannung wird in diesem Experiment bedingt durch den hohen Kontaktwiderstand vom sonst verwendeten Wert von $V_{DS} = -40 V$ bis zum doppelten Wert gesteuert, um den Transistor sicher in Sättigung zu betreiben.

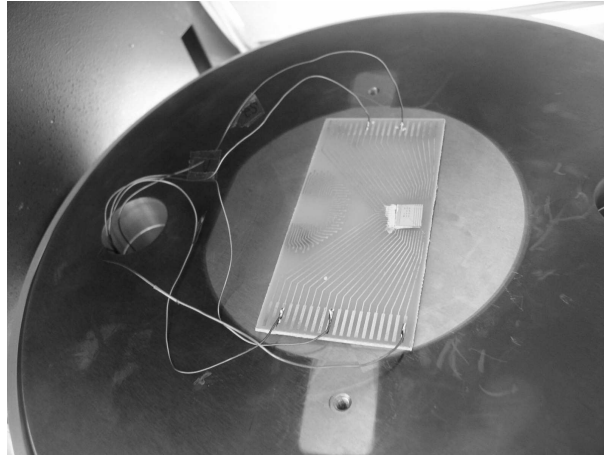
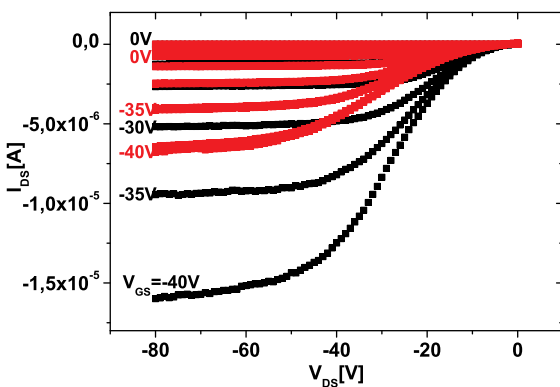
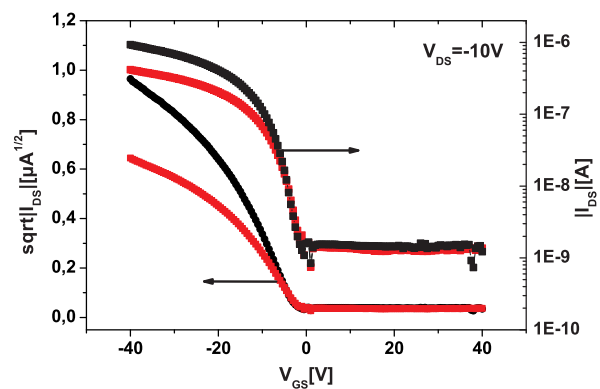


Abbildung 5.3: Um die mit Pentacen bedampften OFETs im Vakuum charakterisieren zu können, werden einzelne Siliziumchips auf eine Platine geklebt und gebondet. Die Messleitungen werden über eine Vakuumdurchführung zum Messplatz geleitet

Der Vergleich der Eingangskennlinien vor und nach der Exposition des OFETs an Sauerstoff (siehe Abbildung 5.4(b)) zeigt, dass mit der Abnahme des Sättigungsstroms eine gleichzeitige Reduktion des Verhältnisses von Einschalt- zu Ausschaltstrom einhergeht. Da die Größe des off-Stroms scheinbar kaum auf den Sauerstoff zu reagieren scheint, halbiert sich die on-off-Rate bedingt durch die Halbierung des Sättigungsstroms von einem Anfangswert von 1000 auf nunmehr 500.



(a) Ausgangskennlinienfeld vor (schwarz) und nach (rot) der Alterung durch Sauerstoff



(b) Eingangskennlinie vor (schwarz) und nach (rot) der Alterung durch Sauerstoff

Abbildung 5.4: Ausgangskennlinienfeld und Eingangskennlinie eines OFETs mit $W = 1000 \mu\text{m}$ und $L = 1 \mu\text{m}$, bedampft mit ca. 30 nm Pentacen bei 25°C Substrattemperatur, einer Aufdampftrate von ca. 0.1 nm/s und einem Kammerdruck von $7 \cdot 10^{-7} \text{ mbar}$. Das Gate-Oxid hat eine Dicke von 100 nm

Wie aus der Kennlinie der Wurzel des Drain-Source-Stroms ersichtlich ist, sinkt deren Steigung nach dem Belüften der Vakuumanlage mit Sauerstoff. Da über die Steigung der Wurzelkennlinie sowohl die Ladungsträgerbeweglichkeit ermittelt werden kann als auch die Schwellenspannung des Transistors abgeleitet wird, kann von einer Änderung beider Parameter ausge-

gangen werden. Die Beweglichkeit wird dabei von einem Anfangswert von $6.0 \cdot 10^{-4} \text{ cm}^2/\text{Vs}$ auf $2.1 \cdot 10^{-4} \text{ cm}^2/\text{Vs}$ gesenkt. Die Schwellenspannung verschiebt sich in positive Richtung von $V_{th} = -2.6 \text{ V}$ auf $V_{th} = -0.6 \text{ V}$. Diese positive Schwellenspannungsverschiebung, bedingt durch die Einwirkung von hochreinem Sauerstoff, steht nun in direktem Kontrast mit der negativen Verschiebung, verursacht im Langzeitexperiment bei Anwesenheit von Sauerstoff und Wasserdampf (siehe Kapitel 5.2). Da im Langzeitexperiment beide Alterungsmechanismen als Verursacher der Schwellenspannungsverschiebung in Betracht kommen, die Schwellenspannung trotzdem jedoch in negative Richtung verschoben wird, muss schon hier vermutet werden, dass die Auswirkungen der Alterung durch den Wasserdampf zum einen eine negative Schwellenspannungsverschiebung hervorrufen und zum anderen den Einfluss durch den Sauerstoff auf die Schwellenspannung übersteigen, wie bereits in [36] vermutet wird. Die genaue Untersuchung der Reaktion der Schwellenspannung auf die Luftfeuchtigkeit erfolgt in Abschnitt 5.2.3.

Sowohl die Reduzierung des Drain-Source-Stroms und der Ladungsträgerbeweglichkeit als auch die Schwellenspannungsveränderung lassen sich über die Anlagerung des Sauerstoffs an die Korngrenzen erklären. Die raue Morphologie des Pentacen-Films mit den zahlreichen Korngrenzen bietet eine große Oberfläche, an der der Sauerstoff ansetzen kann. Im direkten Kontakt mit dem Pentacen bildet sich dabei in einer chemischen Reaktion das Pentacen-Chinon, wobei sich der Sauerstoff mit hoher Wahrscheinlichkeit an den mittleren Ring des Pentacens anlagert, da diese Stelle die stabilste Verbindung garantiert [55] (siehe Abbildung 5.5). Durch die daraus entstehende Störung des delokalisierten Elektronensystems wird der Ladungstransport auf dem und über das Molekül behindert und macht sich außerhalb des Bauelements in einer Reduktion der Ladungsträgerbeweglichkeit bemerkbar [97]. Betroffen von der Beeinträchtigung der Beweglichkeit sind dabei jedoch nur Moleküle an den Korngrenzen, wo sich das Pentacen-Chinon bildet. Im kristallähnlichen Bereich innerhalb des Kornes ist die Ladungsträgerbeweglichkeit unverändert. Tatsächlich finden sich in der Literatur auch Hinweise, dass das Ausmaß der Alterung von der Kanallänge des Transistors und damit indirekt von der Anzahl der Korngrenzen, also der Morphologie der organischen Schicht abzuhängen scheint [134].

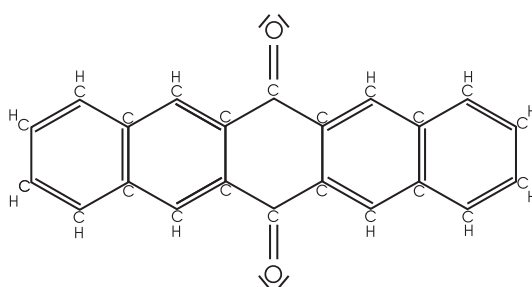


Abbildung 5.5: Bei Anwesenheit von Luftsauerstoff reagiert das Pentacen in einer exothermen Reaktion durch Anbinden des Sauerstoffs an den mittleren Benzol-Ring zum Pentacen-Chinon

Durch die Einlagerung des Sauerstoffs entstehen bei der Ausbildung des Pentacen-Chinons zusätzliche Elektronenzustände innerhalb der Bandlücke, so genannte Ladungsträgerfallen oder Traps [91]. Im Betrieb des OFETs füllen sich diese als Akzeptor wirkenden Fallenzustände mit Elektronen auf und bilden eine Potenzialbarriere aus, welche eine lokale Bandverbiegung bewirkt [128]. Diese Bandverbiegung erfordert für den Löchertransport im organischen Halbleiter zusätzliche Energie zur Überwindung dieser Barriere, vergleichbar mit dem Hopping-Transport im Falle eines ungeordneten Pentacen-Films (siehe Abbildung 2.6). Das Resultat ist eine Stö-

rung des Ladungsträgertransports über die Korngrenzen hinweg, welche sich nach außen in einer Reduktion des geschalteten Stroms ausdrückt.

Das Binden der Elektronen in den Trap-Zuständen hat neben der Reduktion des Sättigungsstroms eine Verschiebung der Schwellenspannung zur Folge. Die mit der Bindung der Elektronen an die Traps frei gewordenen und im HOMO zurückgelassenen Löcher erhöhen die intrinsische Leitfähigkeit des Materials. Das Resultat ist eine positive Schwellenspannung, da nun ein positives elektrisches Feld benötigt wird, um die zusätzlichen Ladungsträger zum Sperren des Transistors aus dem Kanal zu drängen. Positive Schwellenspannungen werden daher oftmals in Transistoren mit vermutlich durch Chinon-Verbindungen verunreinigtem Pentacen festgestellt [128].

5.2.2 Einfluss ausgewählter Laborgase

Da die in den vorangegangenen Abschnitten vorgestellten Experimente nur einen Teil der möglichen Alterungsursachen aus den Umgebungsbedingungen widerspiegeln, werden weitere Versuche zur genauen Klärung der Transistoralterung und deren Umfang unternommen. Speziell der Einfluss weiterer atmosphärischer Gase sowie des Luftdrucks werden dabei untersucht, um den in Abschnitt 5.2.1 beschriebenen Effekt der Parameterbeeinflussung durch den Sauerstoff zu isolieren. Ohne Klärung des genauen Druckeinflusses ist denkbar, dass die Änderung der Transistorparameter beim Fluten der Vakuumkammer mit Sauerstoff alleine dem Druckunterschied zuzuschreiben ist.

In einem zu Kapitel 5.2.1 vergleichbaren Versuch wird ein gebondeter OFET auf einem Siliziumchip zum Bedampfen in die Aufdampfanlage eingebaut und direkt nach dem Aufdampfen des Pentacens im Hochvakuum bei $7 \cdot 10^{-7}$ mbar charakterisiert. Diese ersten Messungen stellen den Ausgangspunkt der anschließenden Experimente dar. Jeder Punkt der in Abbildung 5.6 dargestellten Kurve stellt dabei den aus dem Ausgangskennlinienfeld des Transistors extrahierten Drain-Source-Strom bei $V_{GS} = -40$ V und $V_{DS} = -40$ V dar. Mit den Messungen wird direkt nach dem Eintreten der Umgebungsbedingungen begonnen. Sie erstrecken sich für jede Messbedingung über einen Zeitraum von ca. zehn Minuten.

Die unterschiedliche Anzahl von Messpunkten in diesem Zeitraum resultiert dabei aus der unterschiedlichen Zeitdauer, die für die Aufnahme einer einzelnen Messung notwendig ist. Die Messdauer kann von der Integrationszeit, vom Betrag und der Eindeutigkeit der gemessenen Größe abhängen. Schwankt ein Messsignal beispielsweise stark oder ist der Messwert sehr klein, so muss für jeden Messpunkt über einen längeren Zeitraum gemittelt werden, um zu einem eindeutigen Ergebnis zu gelangen. Jeweils nach der Exposition des OFET an eines der Laborgase ist die Zeitachse unterbrochen. Zwischen den Messungen in Gas-Atmosphäre und einer erneuten Charakterisierung im Vakuum wird die Aufdampfanlage stets für 24 Stunden evakuiert.

Nach der Messung der elektrischen Ausgangsparameter des OFETs direkt nach dem Bedampfen mit dem Halbleitermaterial im Hochvakuum wird die Aufdampfanlage zunächst mit technischem Stickstoff geflutet. Dabei wird sichergestellt, dass weder Gase oder Wasserdampf aus der Umgebung in die Kammer hineinströmen noch in der Kammer ein Überdruck gegenüber dem Atmosphärendruck entsteht. Aus Abbildung 5.6 ist ersichtlich, dass der Sättigungsstrom des Transistors nach dem Belüften der Aufdampfanlage mit Stickstoff geringfügig abnimmt

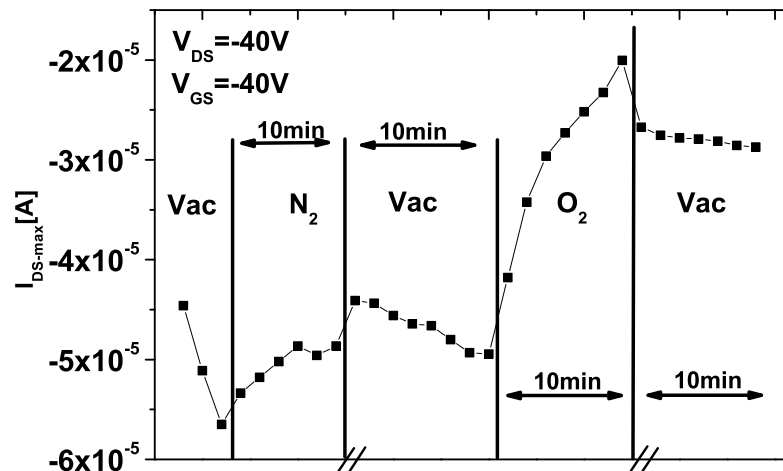


Abbildung 5.6: Verhalten des Transistor Sättigungsstroms bei $V_{GS} = -40\text{ V}$ und $-V_{DS} = 40\text{ V}$ nach Exposition an Stickstoff bzw. Sauerstoff und zwischenzeitlichem Abpumpen von 24 h. Herstellungsbedingungen des OFETs: $W = 1000\text{ }\mu\text{m}$, $L = 1\text{ }\mu\text{m}$, bedampft mit ca. 30 nm Pentacen bei 25°C Substrattemperatur, einer Aufdampftrate von ca. 0.1 nm/s und einem Kammerdruck von $7 \cdot 10^{-7}\text{ mbar}$. Das Gate-Oxid hat eine Dicke von 100 nm

und zum Ende der zehnminütigen Messzeit einen Sättigungswert anstrebt. Direkt im Anschluss an diese Charakterisierung wird die Vakuumkammer wieder evakuiert und das Hochvakuum für 24 Stunden gehalten. Die dann durchgeführte Messung zeigt ein langsames aber deutliches Ansteigen des Sättigungsstroms, ein Hinweis auf die Reversibilität des Stickstoffeinflusses.

Im weiteren Verlauf des hier vorgestellten Experiments wird der Rezipient nach der Untersuchung des Stickstoffeinflusses auf den OFET mit technischem Sauerstoff belüftet. Erneut wird über einen Zeitraum von ca. zehn Minuten durch wiederholtes Messen des Ausgangskennlinienfeldes die Reaktion der elektrischen Transistorparameter auf den Druckeinfluss und den bereits bekannten Effekt des Sauerstoffs festgehalten. Wie in Abbildung 5.6 deutlich zu erkennen ist, kommt es dabei zu einer starken Abnahme des Drain-Source-Stroms um ungefähr die Hälfte innerhalb weniger Minuten. Dieser Effekt wird bereits im vorangegangenen Experiment in Abschnitt 5.2.1 beschrieben. Eine alleinige Abnahme des Sättigungsstroms aufgrund der Druckdifferenz erscheint in Verbindung mit diesem Versuch nunmehr unwahrscheinlich, zeigt der vermessene OFET bei Belüftung mit Stickstoff doch eine deutlich schwächere Reaktion auf die in beiden Fällen identische Druckdifferenz.

Im Anschluss an diese Messungen wird das Hochvakuum wieder hergestellt und für weitere 24 Stunden beibehalten. Das Verhalten des Sättigungsstroms in Abbildung 5.6 zeigt zunächst einen kleinen Sprung zu größeren Strömen, dann jedoch im weiteren zeitlichen Verlauf nahezu keine Änderung mehr. Im Gegensatz zum Einfluss des Stickstoffs ist die Reaktion des OFETs auf die Sauerstoff-Einwirkung nicht oder nur sehr gering reversibel. Dieses legt die Vermutung nahe, dass es, wie in Abschnitt 5.2.1 beschrieben, unter Sauerstoffatmosphäre zu einer chemischen Reaktion des Pentacens zum Pentacen-Chinon kommt, die nur unter externer Energiezufuhr reversibel ist. Alleine das Senken der Sauerstoff-Konzentration an der Oberfläche des Pentacen-Films und das Senken des Druckes führt nicht zum Wiederherstellen der Ausgangsbedingungen.

Zunächst ist die Reduktion des Transistorsättigungsstroms unter dem Einfluss des Stickstoffs überraschend, da allgemein angenommen wird, dass Stickstoff keinen Einfluss auf die Funktionsweise von OFETs hat [36]. Eine chemische Reaktion des Stickstoffs mit dem Pentacen erscheint unter den gegebenen experimentellen Bedingungen relativ unwahrscheinlich.

Tatsächlich können in dünnen Pentacen-Schichten beim Beaufschlagen eines hydrostatischen Drucks kristalline Phasen-Übergänge zwischen der 'Bulk-Phase' und der 'kristallinen Phase' festgestellt werden [135]. Unterschiedliche molekulare Abstände in beiden Phasen bewirken eine Störung des Überlapps der p-Orbitale benachbarter Pentacen-Moleküle [42]. Eine solche Störung des Ladungstransports macht sich nach außen z.B. durch einen verringerten Sättigungsstrom bemerkbar. Durch erneutes Evakuieren der Aufdampfanlage wird der organische Film wieder vom Druck entlastet, die Entspannung des Films geht mit einem Wiederanstieg des Sättigungsstroms einher. Das reversible Verhalten des Sättigungsstroms nach dem Wiederherstellen der Vakuumbedingungen deutet auf ein Zurückkehren des organischen Kristalls in die Ausgangs-Phase hin und wird bereits in [108] beobachtet. Im Gegensatz zu den in dieser Arbeit gewonnenen Erkenntnissen zeigt sich im zitierten Artikel jedoch ein positiver Einfluss der Drucksteigerung allerdings kann in beiden Experimenten nicht von einem vergleichbaren Kristallwachstum ausgegangen werden.

Neben der Reaktion des organischen Films auf die Druckdifferenz besteht die Möglichkeit, dass der Sättigungsstrom aufgrund von Wasserdampf, der beispielsweise mit dem Stickstoff über die Rohrleitungen bei der Belüftung in den Rezipienten gelangt, als Auslöser des gemessenen Effekts in Frage kommt. Ein Vergleich der Schwellenspannungen in den jeweiligen Phasen des Experiments (siehe Tabelle 5.2) zeigt, dass es durch das Belüften der Vakuumkammer zu einer Schwellenspannungsverschiebung mit leicht positiver Tendenz kommt. Dabei werden während der Messungen im Vakuum schwach negative Schwellenspannungen und bei Beaufschlagen des organischen Films mit Druck leicht positive Spannungen ermittelt. Für eine Aussage zu einer Schwellenspannungsverschiebung aufgrund des Druckeinflusses scheinen diese Messwerte zu schwach. Der Einfluss von Wasserdampf wird aufgrund seiner deutlicheren Wirkung auf die Schwellenspannung in diesem Experiment für unwahrscheinlich gehalten.

Tabelle 5.2: Schwellenspannungswerte in Abhängigkeit des Druckes bzw. der Präsenz verschiedener Laborgase. Reihenfolge der experimentellen Phasen entsprechend Abbildung 5.6

Vakuum	N ₂	Vakuum	O ₂	Vakuum
-1.18 V	0.10 V	-0.24 V	0.07 V	-0.35 V

Ein zweites Experiment mit identischem Aufbau soll die Ursache der Sättigungsstromabnahme beim Belüften des Rezipienten mit Stickstoff klären. Abbildung 5.7 zeigt das Verhalten des Sättigungsstroms eines vergleichbaren OFETs. Bedingt durch eine abweichende Transistorgeometrie und Druckbedingungen beim Bedampfen mit dem organischen Halbleiter, liefert das Bauelement einen deutlich geringeren Strom als das vorher beschriebene. Trotzdem ist davon auszugehen, dass die prinzipielle Reaktion auf die eingelassenen Gase vergleichbar ist.

Nach Messung der Ausgangsbedingungen wird in diesem Experiment die Vakuumkammer zunächst mit getrocknetem Stickstoff geflutet, indem dieser durch ein Edelstahlrohr, gekühlt mit flüssigem Stickstoff, geleitet wird. Eine eindeutige Wirkung der Druckdifferenz auf den Sättigungsstrom ist im Rahmen der statistischen Schwankungen nicht feststellbar. Nach anschließen-

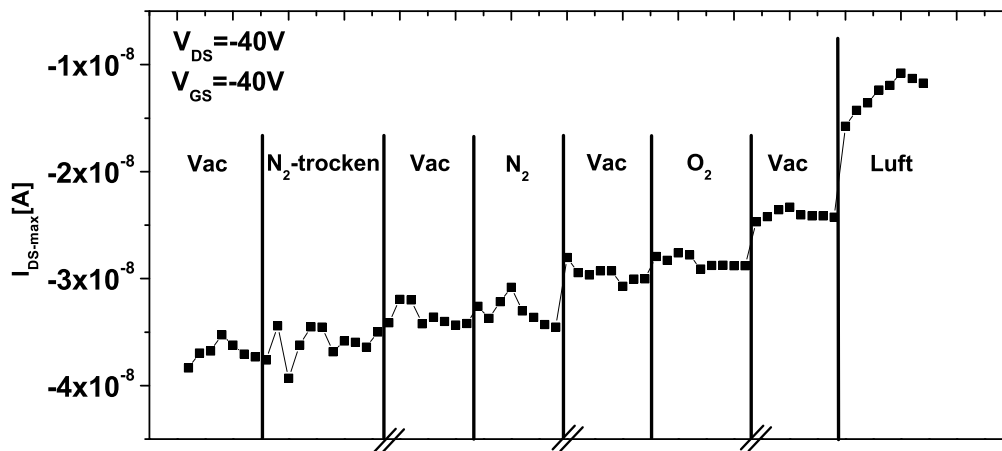


Abbildung 5.7: Verhalten des Transistor Sättigungsstroms bei $V_{GS} = -40\text{ V}$ und $-V_{DS} = 40\text{ V}$ nach Exposition an trockenem Stickstoff, Stickstoff, Sauerstoff und Laborluft bei zwischenzeitlichem Abpumpen von 24 h. Herstellungsbedingungen des OFETs: $W = 500\text{ }\mu\text{m}$, $L = 1.5\text{ }\mu\text{m}$, bedampft mit ca. 30 nm Pentacen bei 25°C Substrattemperatur, einer Aufdampftrate von ca. 0.1 nm/s und einem Kammerdruck von $1 \cdot 10^{-6}\text{ mbar}$. Das Gate-Dielektrikum hatte eine Dicke von insgesamt 40 nm

der 24 stündiger Lagerung im Hochvakuum wird eine erneute Charakterisierung durchgeführt und zeigt eine allgemeine geringe Tendenz zur Abnahme des Sättigungsstroms auch unter Vakuumbedingungen, vermutlich aufgrund einer langsamen Aufladung des organischen Films. Auf das folgende Belüften der Anlage mit herkömmlichem technischem Stickstoff reagiert der OFET wiederum lediglich mit leicht schwankenden Sättigungsströmen ohne eindeutige Tendenz. Damit scheint eine mögliche Wasserdampfkontamination des verwendeten Stickstoffs ausgeschlossen. Allerdings liefert das vorgestellte Experiment ebenfalls keinen Hinweis auf eine Druck bedingte Reaktion des Sättigungsstroms, so dass die im vorangegangenen Experiment festgestellte Abnahme des Einschaltstroms ungeklärt bleibt. Denkbar ist aber, dass es sich bei der Abnahme des Sättigungsstroms in Abbildung 5.6 ebenfalls um eine Schwankung im Rahmen der Statistik handelt.

Um festzustellen, ob das vermessene Bauelement tatsächlich die erwarteten Reaktionen liefert, wird der OFET nach weiteren 24 Stunden im Hochvakuum einer Sauerstoffatmosphäre ausgesetzt. Der erwartete Effekt bleibt jedoch aus, kann aber durch die Verwendung bereits gealterten Pentacens erklärt werden. Die damit verbundene erhöhte Pentacen-Chinon Konzentration im halbleitenden Film ist einerseits Erklärung für die geringe chemische Reaktion auf den technischen Sauerstoff, andererseits kann das Pentacen-Chinon für die bereits erwähnten schlechteren Transistorparameter verantwortlich gemacht werden.

Eine abschließende Belüftung der Aufdampfanlage mit Laborluft liefert den Beweis, dass die elektrischen Eigenschaften des verwendeten Bauelements durchaus von der umgebenden Atmosphäre abhängen. Der Sättigungsstrom nimmt direkt nach dem Kontakt mit der Laborluft um ein Drittel seines Wertes ab und zeigt eine deutliche Tendenz zur weiteren Abnahme.

Zusammenfassend sollte festgehalten werden, dass eine Druck bedingte Reaktion der elektrischen Transistorparameter im Rahmen statistischer Schwankungen als unwahrscheinlich gilt. Ebenso kann eine Kontamination des eingebrachten Stickstoffs mit Feuchtigkeit ausgeschlossen werden.

5.2.3 Luftfeuchtigkeit

Während es zur Alterung von OFETs und deren elektrischer Parameter auf den Einfluss von Wasserdampf wenige Berichte in der Literatur gibt, so ist der Reaktionsmechanismus organischer Moleküle mit Wassermolekülen aus der Umgebungsluft hingegen ausreichend bekannt: An den Korngrenzen des Pentacens diffundieren die Wassermoleküle in den organischen Halbleiter ein und führen in OFETs zu einer Reduktion des Sättigungsstroms (siehe Abbildung 2.11) und legt z.B. auch die Verwendung von OFETs als Feuchtigkeits-Sensoren nahe [36]. Die Verminderung des Stroms ist dabei auf eine im elektrischen Feld begründete Reaktion zurückzuführen [55]. Im Gate-Feld kann das Wassermolekül während des OFET-Betriebs dissoziieren und sich an das Pentacen-Molekül anlagern. Kovalent an das Pentacen angebunden, bilden das H^+ und das OH^- Defekte im Pentacen-Kristall aus, die als Traps für die positiven Majoritäts-Ladungsträger des Pentacens wirken. Die so polarisierte Grenzfläche zwischen Dielektrikum und organischem Halbleiter führt zu einer Schwellenspannungsverschiebung des Transistors in negativer Richtung (siehe Abbildung 5.8), da die getrapten positiven Ladungen als Spiegel-ladungen das Gate-Feld abschirmen und daher eine größere negative Gate-Source-Spannung zur Ausbildung der Ladungsträger-Akkumulation im Transistorkanal notwendig ist [55]. Beim Einwirken eines dauerhaften 'Stresseinflusses' kann desweiteren über das Vorzeichen der Stressspannung die Richtung der Schwellenspannungsverschiebung über die jeweilige Wirkung auf H^+ und OH^- -Ionen bestimmt werden [55][91].

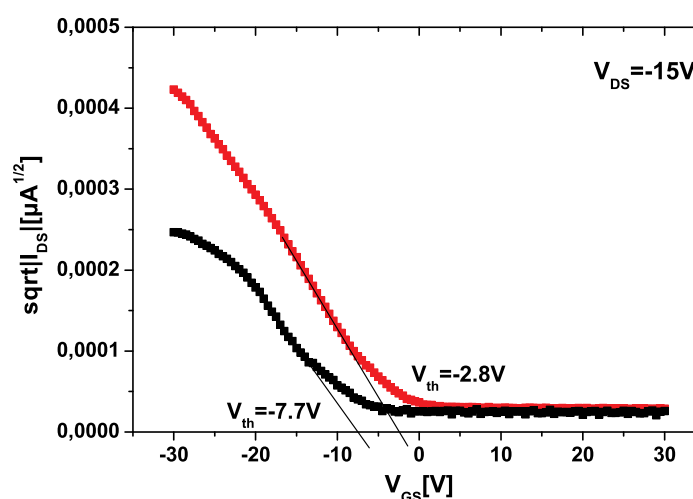


Abbildung 5.8: Eingangskennlinie eines OFETs bei niedriger (rot) und bei erhöhter Luftfeuchtigkeit (schwarz). Der Transistor wird wie folgt hergestellt: $W = 1000 \mu m$ und $L = 1 \mu m$, bedampft mit 58 nm Pentacen bei $60^\circ C$ Substrattemperatur, einer Aufdampftrate von $0.1 nm/s$ und einem Kammerdruck von $6 \cdot 10^{-7} mbar$. Das Gate-Oxid hat eine Dicke von 110 nm

Bei einfacher Lagerung an der Umgebungsluft und im Dunkeln, kommt es bei längeren Experimenten auch ohne die Anwendung eines 'Bias-Feldes' zu einer langsamen Schwellenspannungsverschiebung in negative Richtung [130], wie sie auch im Falle der in Abschnitt 5.1 vorgestellten Alterung aufgetreten ist (siehe Tabelle 5.1). Diese scheint, den Erkenntnissen aus Abschnitt 5.2.1 zufolge, den Einfluss des Sauerstoffs zu übersteigen, so dass die Alterung durch den Wasserdampf als schwer wiegender zu betrachten ist.

Neben einem direkten Einfluss auf die Schwellenspannung kommt dem Wasserdampf eine weitere Rolle bei der Reduktion der Ladungsträgerbeweglichkeit hinzu. Die Anlagerung polarer Reste an die offenen Kristallflächen der Korngrenzen hat eine Ausbildung von Potenzialbarrieren zur Folge, welche den Ladungstransport im Hopping und im Band ähnlichen Transport beeinträchtigen, da nur Ladungsträger mit genügend großer Energie diese Barrieren überwinden können.

Ursächlich für die Reduktion der Ladungsträgerbeweglichkeiten ist hingegen eine chemische Reaktion der dissoziierten Wassermoleküle mit den Pentacen-Molekülen an den Korngrenzen des organischen Films. Sowohl der Wasserstoff als auch die OH^- -Gruppen lagern sich dabei kovalent an ein Pentacen-Molekül an, wobei hier der mittlere Ring aus energetischen Gründen bevorzugt wird [55]. Diese Anbindung kann dabei nur unter Auflösung einer Doppelbindung am äußeren Kohlenstoff-Atom unter Aufgabe der Delokalisierung der Doppelbindungen geschehen. Dabei kommt es durch die zusätzlichen Liganden am Kohlenstoff-Atom zu einer Verbiegung des Pentacen-Moleküls aus der planaren Form, resultierend in einem zusätzlichen negativen Einfluss auf das p^z -Orbital. Beide Effekte haben die Störung des Ladungstransports auf dem Molekül zu Folge und drücken sich nach außen in einer Reduktion der Ladungsträgerbeweglichkeit und des Drain-Source-Stroms aus, wie ebenfalls in Kapitel 5.1 bestätigt wird.

Temper-Versuche

Zur Steigerung der kristallinen Eigenschaften durch eine nachträgliche Ordnung des Pentacen-Films und zum Austreiben von Wasserresten aus dem Halbleiter wird in der Literatur oft darauf hingewiesen, dass eine Temperung organischer dünner Schichten einen positiven Effekt auf die Bauteileigenschaften haben kann [74]. Geschützt durch eine Kapselungsschicht oder im Vakuum [136] werden dazu die Wafer mit den OFETs in einem Temper-Ofen erhitzt.

In dem hier vorgestellten Versuch wird ein auf einem Silizium-Wafer basierender OFET mit Nickel-Kontakten zur Temperung auf eine Heizplatte in einer Vakuumkammer montiert. Durch Evakuieren der Vakuumkammer mit einer Drehschieber-Vakuumpumpe kann ein über die Prozessdauer konstant gewählter Druck von 10 mbar eingestellt werden, während die Temperatur auf 65°C festgelegt wird. Die Zufuhr thermischer Energie soll dabei die Ordnung der Pentacen-Moleküle im organischen Films begünstigen [74] [136] (siehe auch Kapitel 2.3). Nach einer anfänglichen Charakterisierung vor Beginn der Temperatureinwirkung wird der untersuchte OFET jeweils nach 2, 20 und 200 min erneut vermessen.

Die Auswertung der Messungen zeigt jedoch entgegen der Erwartungen eine Qualitätsverschlechterung fast aller Transistorparameter (siehe Abbildung 5.9). Nach spätestens 20 min Temperdauer kann sowohl beim Sättigungsstrom als auch bei der Ladungsträgerbeweglichkeit und der on-off-Rate eine deutliche Abnahme des Ausgangswertes um jeweils eine Größenordnung festgestellt werden. Einzig die Schwellenspannung variiert über den gesamten untersuch-

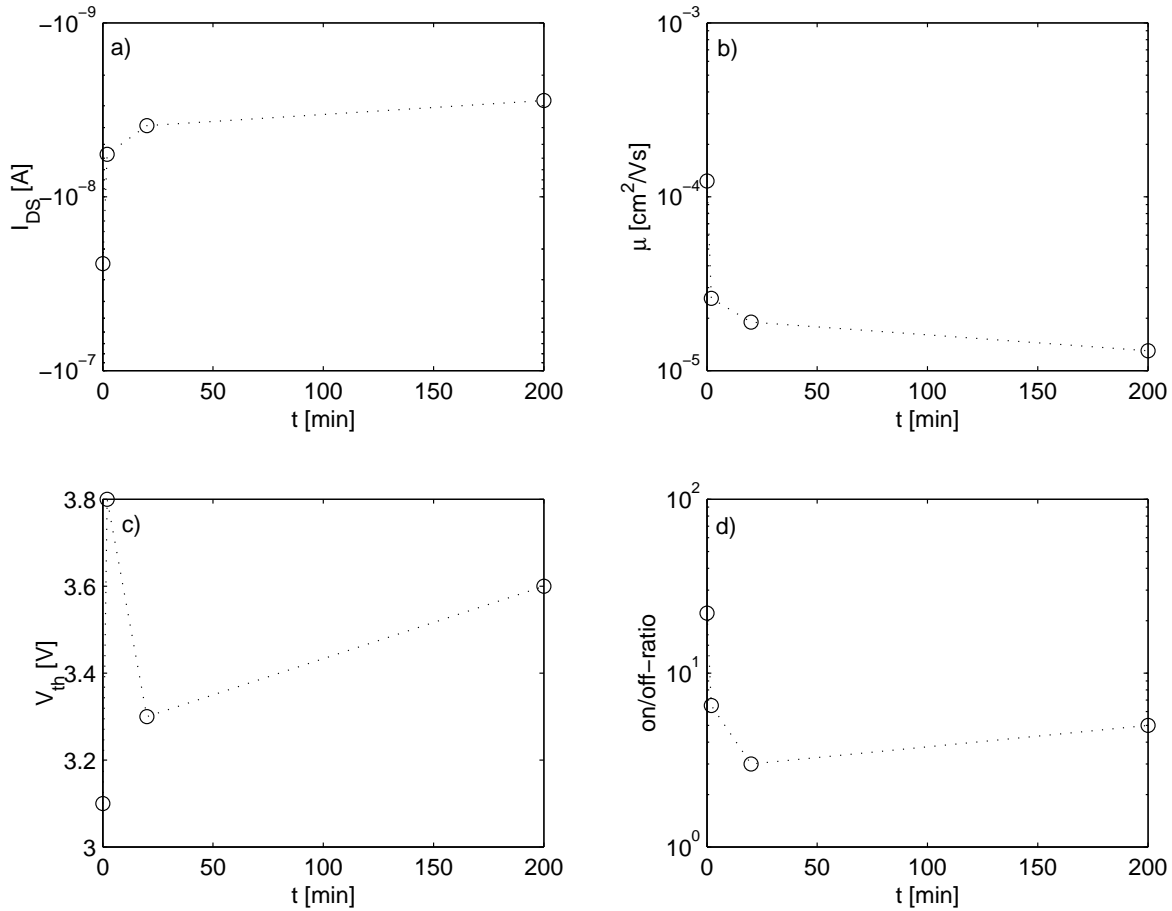


Abbildung 5.9: Verhalten a) des Sättigungsstroms bei $V_{DS} = -20 \text{ V}$ und $V_{GS} = -10 \text{ V}$, b) der Ladungsträgerbeweglichkeit, c) der Schwellenspannung und d) der on-off-Rate eines OFETs mit $W = 1000 \mu\text{m}$ und $L = 1.5 \mu\text{m}$ bei einer Temper-Dauer von 0, 2, 20 und 200 min bei 65°C im Vakuum bei ca. 10 mbar. Die Pentacen Schichtdicke beträgt ca. 60 nm

ten Zeitraum in einem schmalen Band zwischen $V_{th} = 3.1 \text{ V}$ und $V_{th} = 3.8 \text{ V}$ ohne eindeutige Tendenz.

Die ursprünglich zur Optimierung des organischen Films gedachte Prozedur erweist sich unter den in diesem Experiment gegebenen Bedingungen als unbrauchbar. Statt einer Verbesserung der elektrischen Transistorparameter durch das Austreiben des Wassers und durch Neuordnung der Pentacen-Moleküle muss ein weiterer Effekt eingetreten sein. Bereits in [45] wird zwar ein ordnender Effekt auf die Pentacen-Kristallite festgestellt und durch Röntgenbeugungsmessung nachgewiesen, jedoch kommt es auch hier zu einer Reduktion der Ladungsträgerbeweglichkeit, die hier jedoch unerklärt bleibt. Als Ursache für die Reduktion des Sättigungsstroms und der Ladungsträgermobilität kann der so genannte 'dangling bond'-Mechanismus herangezogen werden.

Während die Ausbildung des Pentacen-Chinons (siehe Kapitel 5.2.1) durch eine chemische Reaktion des Pentacens mit Sauerstoff ein exothermer Prozess ist, so lösen sich durch Bereitstellen thermischer Energie die Wasserstoffatome am mittleren Ring des Pentacen-Moleküls in einer endothermen Reaktion ab [55], zurück bleiben die ungesättigten Bindungen (siehe Abbildung 5.10). Infolge dessen kommt es durch die Störung der π -Orbitalwolke an den Kohlenstoffato-

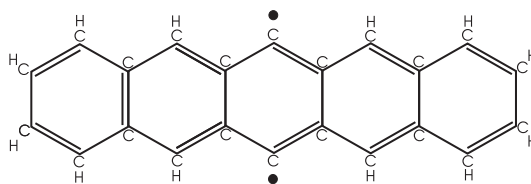


Abbildung 5.10: Thermisch erzeugter 'dangling bond' am Pentacen. Zwei Wasserstoffatome lösen sich in einer endothermen Reaktion und hinterlassen freie Bindungen am Kohlenstoff

men zu einer Veränderung der Bandstruktur und zu einem verminderten Ladungstransport über das Molekül. Zusätzlich bilden die Pentacen-Moleküle durch die zurückgelassenen Elektronen an den offenen Bindungen geladene Streuzentren für den Ladungstransport aus und senken die Ladungsträgerbeweglichkeit im Film. Die Verminderung der on-off-Rate hingegen erklärt sich bei gleich bleibend großem Transistorleckstrom ebenfalls durch die Abnahme des Einschaltstroms. Da die Schwellenspannung keinerlei eindeutige Tendenz durch die Temperaturbehandlung zeigt, kann auf diesem Weg nicht nachgewiesen werden, ob die Feuchtigkeit aus dem organischen Film ausgetrieben wird, oder ob die Ausbildung des dangling-bonds ein vergleichbares Erscheinungsbild liefert.

5.3 Kapselungsversuche

Die in den vorangegangenen Abschnitten untersuchte Langzeithaltbarkeit von Pentacen basierten OFETs leidet besonders unter dem Einfluss von Wasserdampf und Sauerstoff aus der Umgebungsluft. Trotzdem erweisen sich Bauelemente auch nach neun Monaten Alterung an der Luft als funktionstüchtig (siehe Abschnitt 5.1). Trotz der im Vergleich mit anderen organischen Halbleitern geringen Empfindlichkeit gegenüber den Umgebungsbedingungen [137] sollen auch Pentacen-Transistoren gegenüber den getesteten Alterungsmechanismen geschützt werden, um die Alterung hinauszuzögern und eine sichere Funktion der hergestellten Schaltungen auch unter ungünstigen Arbeitsbedingungen zu gewährleisten. Nahe liegend ist also eine Kapselung des organischen Films gegenüber den Umwelteinflüssen, idealerweise direkt nach dem Aufdampfen des Halbleitermaterials noch im Vakuum.

Die Literaturrecherche zu systematischen Untersuchungen von Kapselungsexperimenten ergibt wenige Hinweise auf bereits erfolgreich durchgeführte Versuche. Wie auch bei den Alterungsuntersuchungen selbst sind die Angaben in den Veröffentlichungen dazu eher oberflächlich und qualitativ. Als geeignete Kapselungsmaterialien werden beispielsweise das Aufbringen von Polyimide [75] auf Pentacen oder aber das Laminieren eines Polyacrylat basierten Klebstoffes in Verbindung mit einer dünnen Aluminiumschicht untersucht [138]. Während im ersten Bericht keinerlei Angaben über die Änderung der elektrischen Transistorparameter gemacht werden, kann im zweiten Artikel zumindest über einen untersuchten Zeitraum von 45 Tagen berichtet werden. Die in diesem Fall auflaminierte Kapselung weist dabei einen nicht unerheblichen Prozessaufwand auf, da die alleinige Verwendung einer Aluminiumschicht einen Kurzschluss der dort angewandten top-contact Formation verursachen würde. Außerdem weisen die auflaminierten Filme eine erhebliche Dicke von $185\,\mu\text{m}$ für das Aluminium und $15\,\mu\text{m}$ für den Polyacrylat-Klebstoff auf.

Im Rahmen dieser Arbeit wird daher an einer alternativen Methode gearbeitet, die Alterung der Pentacen-Schicht zu reduzieren. Gesucht wird daher ein Material, das:

- bei niedriger Temperatur zu verarbeiten ist, um die thermische Belastung auf den organischen Film nach dessen Abscheidung zu minimieren,
- bei geringer Aufwachsrate auf dem Pentacen deponiert werden kann, um eine Zerstörung der empfindlichen Schicht zu verhindern,
- das möglichst hydrophob ist, um das Eindringen von Wasserdampf in den Halbleiter zu vermindern,
- und einen möglichst dichten Film ergibt, um auch Sauerstoff-Moleküle vom Eindringen in das Pentacen abzuhalten.

Als geeignetes Material wird schließlich Polytetrafluorethylen (PTFE), auch bekannt unter dem Handelsnamen 'Teflon', ausgewählt. PTFE ist hydrophob und kann durch Sputtern im Hochvakuum auf den Pentacen-Film abgeschieden werden (siehe Abbildung 5.11). Je nach Sputter-Leistung und Substrattemperatur vernetzt das Molekül stärker oder schwächer mit den anderen PTFE-Molekülen auf der besputterten Oberfläche, so dass unterschiedlich dichte Filme hergestellt werden können. Zusätzlich bietet sich die Möglichkeit, durch Co-Sputtern von z.B. Titanoxid die dielektrische Konstante der gesputterten Schicht einzustellen, so dass auch der Einsatz von PTFE als Dielektrikum z.B. in Top-Gate-Transistoren denkbar ist.

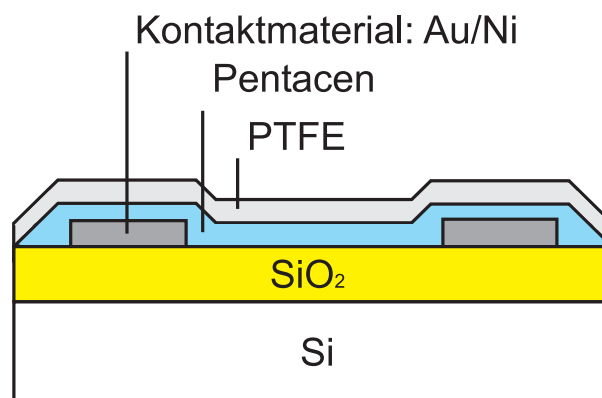
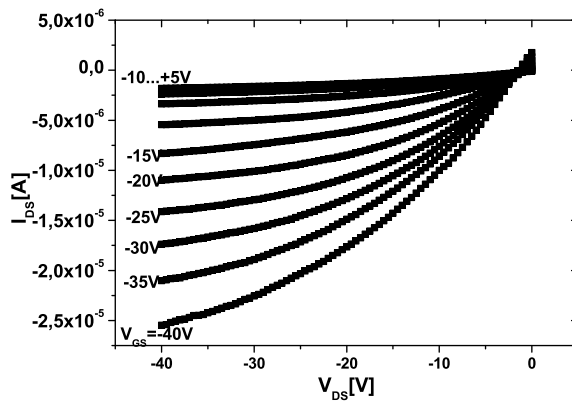


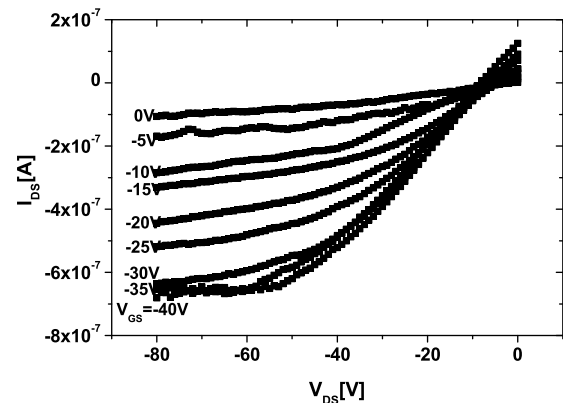
Abbildung 5.11: Durch Kapselung des organischen Halbleiters mit PTFE soll der OFET gegen die bekannten Alterungsmechanismen Sauerstoff und Wasserdampf geschützt werden

In einem ersten Experiment wird zunächst eine dünne und homogene PTFE-Schicht von nur 20 nm Dicke auf einen Siliziumsubstrat basierten Pentacen-OFET aufgesputtert. Zur Beschichtung mit dem PTFE wird ein Transistor mit besonders guten elektrischen Kennwerten gewählt, da eine Beeinträchtigung des organischen Halbleiters durch das Sputtern nicht ausgeschlossen werden kann.

Abbildung 5.12(a) zeigt das Ausgangskennlinienfeld des untersuchten OFET vor der Beschichtung des Pentacens mit dem PTFE. Der eingangs gemessene Sättigungsstrom von ca. $-25 \mu A$ bei $V_{DS} = -40 V$ und $V_{GS} = -40 V$ nimmt jedoch nach dem Besputtern des Transistors mit dem PTFE ab auf einen Wert von ca. $-650 nA$ und wird, bedingt durch eine Verschiebung des



(a) Ausgangskennlinienfeld eines OFETs vor der Beschichtung mit PTFE



(b) Ausgangskennlinienfeld eines OFETs nach der Beschichtung mit PTFE

Abbildung 5.12: Ausgangskennlinienfeld eines OFETs mit $W = 1000 \mu\text{m}$ und $L = 1 \mu\text{m}$ vor und nach der Beschichtung mit einer 20 nm dünnen PTFE Kapselung. Die Schichtdicke des Pentacens beträgt 14.6 nm , aufgedampft bei 25°C Substrattemperatur, einer Aufdampftrate von 0.1 nm/s und einem Kammerdruck von $8 \cdot 10^{-7} \text{ mbar}$. Das Gate-Oxid hat eine Dicke von 100 nm

Sättigungsbereichs der Ausgangskennlinie, erst bei $V_{DS} = -80 \text{ V}$ erreicht. Die Abnahme des Sättigungsstroms in diesem Ausmaß wird zunächst nicht erwartet, kann aber sowohl durch die Zeitdauer zwischen Herstellung des OFET und dem Beschichten mit dem PTFE von mehreren Wochen sowie durch die relativ dünne Pentacen Schicht von nur 14 nm begründet werden. Ein Aufbringen einer Kapselung auf eine so dünne Pentacen Schicht wird mit hoher Wahrscheinlichkeit auch die untersten Schichten des inselartig aufgewachsenen organischen Halbleiters gestört haben. Diese sind jedoch für die Ausbildung des leitenden Transistorkanals entscheidend.

Im Anschluss an die erstmalige Charakterisierung nach dem Besputtern des OFETs mit dem PTFE wird eine Lagerung des Transistors unter vergleichbaren Bedingungen zum Versuch in Abschnitt 5.1 begonnen. Nach einem Monat wird eine immer noch starke, wenn auch im Vergleich zur Alterung ohne Kapselungsschicht reduzierte, Abnahme des Sättigungsstroms auf einen Wert von -141 nA bei $V_{DS} = -40 \text{ V}$ und $V_{GS} = -40 \text{ V}$ festgestellt. Der Versuch, ein Ausgangskennlinienfeld aufzuzeichnen, scheitert jedoch, so dass dieser Versuch abgebrochen wird. Als Resultat dieses Experiments werden folgende Änderungen für neue Versuche vorgeschlagen:

- Es sollte eine dickere Pentacen-Schicht verwendet werden, um eine Beschädigung des Pentacens durch das Sputtern auf weiter vom Transistorkanal entfernte Schichten zu beschränken.
- Das Teflon sollte mit einer größeren Schichtdicke abgeschieden werden, um einen besseren Schutz gegen die Alterungsmechanismen zu bieten.
- Es sollten Transistoren mit erheblich besseren Transistorparametern benutzt werden, um eine deutliche Messung trotz reduzierter Kenndaten durch das Sputtern zu gewährleisten.

Mit diesen Erkenntnissen aus dem vorangegangenen Experiment wird dann ein erneuter Versuch mit angepassten Herstellungsparametern durchgeführt. Um auch nach dem Beschichten des organischen Halbleiters mit dem Teflon möglichst große Ströme messen zu können, werden so genannte 'Interdigital'-Strukturen auf einem ansonsten unverändert prozessierten Silizium-Wafer erzeugt (siehe Abbildung 5.13). Die Dicke des Pentacen-Films wird gleichzeitig auf ca. 30 nm erhöht, um einen besseren Schutz der unteren Pentacen-Schichten während des Besputterns mit dem PTFE zu gewährleisten.

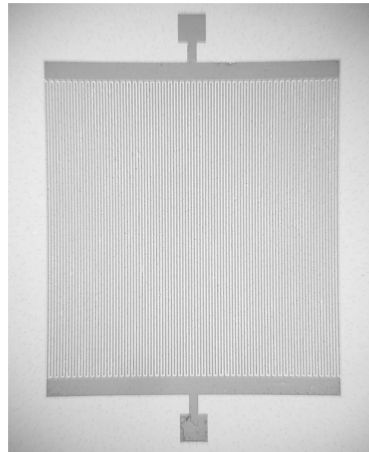
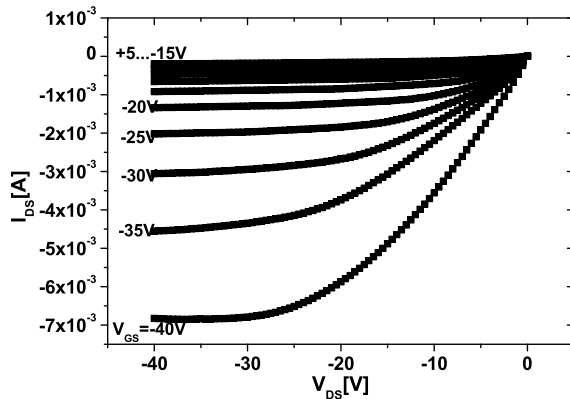


Abbildung 5.13: Mikroskopaufnahme eines OFETs mit 'interdigital strukturierten' Kontakten ($L = 20\text{ }\mu\text{m}$, $W = 46.8\text{ cm}$)

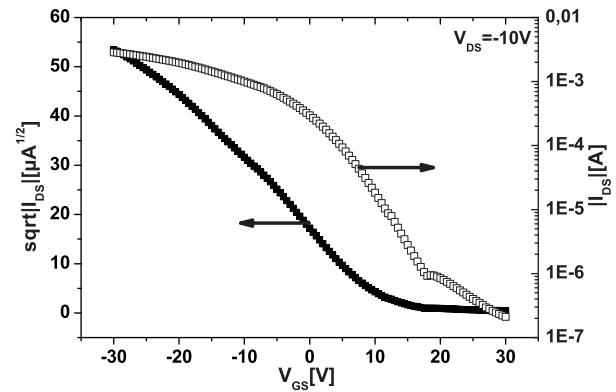
Die elektrische Charakterisierung vor dem Beschichten des Pentacens mit dem PTFE ergibt deutlich verbesserte Transistorparameter, beispielsweise einen erhöhten Sättigungsstrom und eine größere on-off-Rate. So kann bei einer Drain-Source-Spannung von $V_{DS} = -40\text{ V}$ und einer Gate-Source-Spannung von $V_{GS} = -40\text{ V}$, bedingt sowohl durch das größere W/L -Verhältnis von nunmehr 23400 und die Benutzung einer Sauerstoff-Plasma-Reinigung (siehe Abschnitt 4.1.1) ein deutlich erhöhter Sättigungsstrom von -6.8 mA gemessen werden (siehe Abbildung 5.14(a)). Die on-off-Rate kann parallel angehoben werden und liegt nun bei einem Wert von ca. 10^4 (siehe Abbildung 5.14(b)). Nachteilig hingegen wirkt sich die Verwendung des großen W/L -Verhältnisses auf die Schwellenspannung des Transistors aus, die aus der Eingangskennlinie mit einem Wert von $V_{th} = 12.3\text{ V}$ extrahiert wird.

Scheinbar behindert in diesem Fall die große Transistorfläche die Verarmung des OFET-Kanals im Ausschaltzustand durch die nicht zu vernachlässigende absolute Zahl freier Ladungsträger im Gebiet zwischen Drain- und Source-Kontakt. Denkbar ist allerdings auch, dass die Sauerstoff-Plasma-Behandlung eine Vielzahl von freien Bindungen an der Siliziumdioxid-Oberfläche hinterlassen hat, die nunmehr als Fallenzustände agieren und eine erhöhte Schwellenspannung zur Folge haben können.

Nach der anfänglichen elektrischen Charakterisierung wird der Wafer mit einer nun $1.5\text{ }\mu\text{m}$ dicken PTFE-Schicht besputtert. Die deutlich größere Schichtdicke soll einen besseren Schutz gegen die Alterungsmechanismen bieten. Um mögliche Beschädigungen des halbleitenden Films zu vermindern, wird das PTFE mit geringer Leistung bei einer Abscheiderate von nur 21 nm/min aufgebracht, ein radialer Schichtdickengradient von $< 10\%$ ist die Folge [111]. Nach einem erneuten Vermessen der Eingangskennlinie und des Ausgangskennlinienfeldes wird der OFET unter vergleichbaren Bedingungen, wie auch der Transistor während des Langzeitexperiments



(a) Ausgangskennlinienfeld eines OFETs mit 'interdigital strukturierten' Kontakten vor der Beschichtung mit PTFE



(b) Eingangskennlinie eines OFETs mit 'interdigital strukturierten' Kontakten vor der Beschichtung mit PTFE

Abbildung 5.14: Ausgangskennlinienfeld und Eingangskennlinie eines OFETs mit $W = 46.8 \text{ cm}$ und $L = 20 \text{ }\mu\text{m}$ vor der Beschichtung mit einer $1.5 \text{ }\mu\text{m}$ dicken PTFE-Kapselung. Die Schichtdicke des Pentacens beträgt ca. 30 nm , aufgedampft bei 25°C Substrattemperatur, einer Aufdampftrate von ca. 0.1 nm/s und einem Kammerdruck von $6 \cdot 10^{-7} \text{ mbar}$. Das Gate-Oxid hat eine Dicke von 127 nm und wird vor dem Bedampfen mit dem Pentacen mit einem Sauerstoff-Plasma gereinigt

(siehe Abschnitt 5.1), gelagert, also im Dunkeln sowie bei Raumluft und -temperatur. Nach jeweils einem Monat wird der OFET erneut untersucht.

Abbildung 5.15 zeigt das Ergebnis einer im Rhythmus von einem Monat durchgeführten elektrischen Charakterisierung des PTFE-beschichteten OFETs. Dargestellt ist jeweils die Ausgangskennlinie des Transistors, aufgenommen bei $V_{GS} = -40 \text{ V}$. Deutlich wird, dass bereits die Beschichtung des Pentacens mit dem PTFE eine Beeinträchtigung des Schaltverhaltens verursacht, erkennbar in der Änderung des Kurvenverlaufs im Anlaufbereich. Die Abnahme des Sättigungsstroms ist in Relation zum anfänglichen Experiment (siehe Abbildung 5.12) hingegen überraschend gering. Während es in den ersten zwei Monaten der anschließend durchgeführten Alterung des OFETs noch zu einer merklichen Reduktion des Sättigungsstroms kommt, so verlangsamt sich die Abnahme in den Monaten drei und vier. Verglichen mit der Alterung eines ungekapselten OFETs unter Laborbedingungen (siehe Abschnitt 5.1) und der dortigen Verminderung des Sättigungsstroms auf ca. $1/10$ des Ausgangswertes nach drei Monaten Lagerung an Luft, kann in diesem Experiment eine Verlangsamung der Alterung durch Verwendung der PTFE-Kapselungsschicht mit einer Reduktion des Sättigungsstroms auf ca. $1/4$ des Ausgangswertes festgestellt werden (siehe Tabelle 5.3).

Für die eingangs bereits angesprochene und erläuterte recht hohe Schwellenspannung kann im Laufe des Experiments eine Verschiebung in Richtung größerer positiver Spannungswerte festgestellt werden. Nach der Kapselung der Pentacen-Schicht mit dem PTFE zeigt die Schwellenspannung zunächst einen leichten Anstieg in positive Richtung. Diese Verschiebung hängt vermutlich mit der PTFE-Beschichtung und der damit verbundenen Beeinträchtigung des organischen Films zusammen. Trotz der Kapselungsschicht kommt es im weiteren Verlauf des Experiments jedoch zu einer fortgesetzten Verschiebung der Schwellenspannung in Richtung positiver Spannungswerte (siehe Tabelle 5.3).

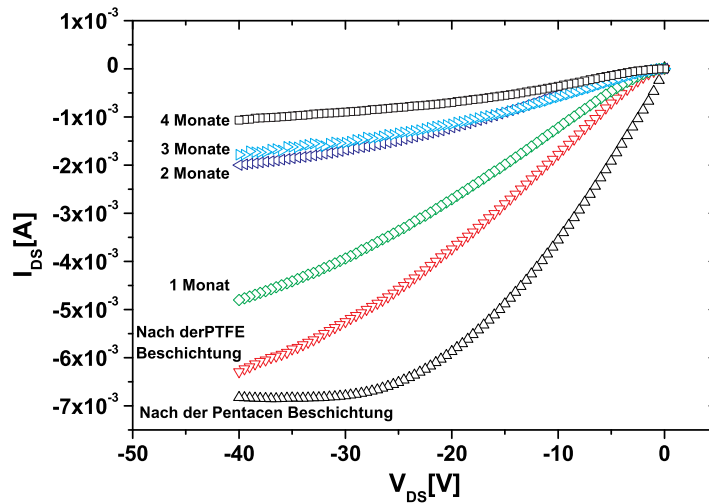
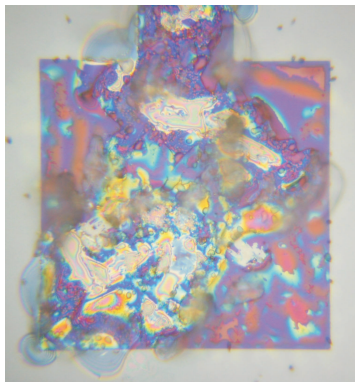


Abbildung 5.15: Ausgangskennlinien eines 'interdigital strukturierten' OFETs bei $V_{GS} = -40\text{ V}$ aufgenommen, vor und nach der Beschichtung mit PTFE, sowie nach 1, 2, 3 und 4 Monaten Lagerung unter Laborbedingungen

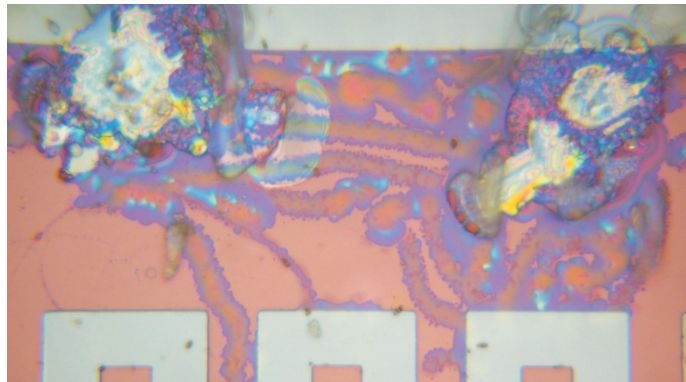
Da der Wafer mit dem gekapselten Transistor zwischenzeitlich lediglich gelagert und nicht weiter vermessen oder prozessiert wird, kann dieser Effekt nur auf die Einwirkung der vorhandenen Alterungsmechanismen zurückgeführt werden. Der Einfluss von Wasserdampf kann dabei so gut wie ausgeschlossen werden, ist doch das PTFE für seine hydrophoben Eigenschaften bekannt. Das unpolare Sauerstoff-Molekül hingegen könnte trotz der relativ dicken Kapselungsschicht durch das PTFE hindurch diffundiert sein und die Alterung bewirkt haben. Für diese Annahme spricht auch die Richtung der Schwellenspannungsverschiebung. Wie in Kapitel 5.2.1 bereits festgestellt wurde, bewirkt der Einfluss von Sauerstoff in den Pentacen-OFETs eine positive Schwellenspannungsverschiebung. Wasserdampf hätte dagegen eine negative Verschiebung zur Folge.

Tabelle 5.3: Degradation der elektrischen Transistorparameter eines OFETs mit PTFE-Kapselung bei Lagerung über einen Zeitraum von vier Monaten unter Laborbedingungen. Für den zweiten Monat kann keine Schwellenspannung und damit auch keine Ladungsträgerbeweglichkeit ermittelt werden

	I_{DS}	V_{th}	μ
Vor der PTFE-Kapselung	-6.8 mA	12.3 V	$8.3 \cdot 10^{-3}\text{ cm}^2/\text{Vs}$
Nach der PTFE-Kapselung	-6.2 mA	13.2 V	$7.3 \cdot 10^{-3}\text{ cm}^2/\text{Vs}$
1 Monat	-4.7 mA	18.2 V	$4.8 \cdot 10^{-4}\text{ cm}^2/\text{Vs}$
2 Monate	-1.9 mA	—	—
3 Monate	-1.7 mA	18.9 V	$1.7 \cdot 10^{-4}\text{ cm}^2/\text{Vs}$
4 Monate	-1.1 mA	23.2 V	$1.0 \cdot 10^{-4}\text{ cm}^2/\text{Vs}$



(a) Kontaktpad, z.T. mit PTFE bedeckt, nach vier Monaten Alterung



(b) Leiterbahn, z.T. mit PTFE bedeckt, nach vier Monaten Alterung

Abbildung 5.16: Nach vier Monaten Alterung unter Laborbedingungen zeigen sich auf den frei liegenden Gold-Kontakten und teilweise auch unter dem PTFE Verfärbungen des Metalls

Neben den hauptsächlich positiven Einflüssen der PTFE-Kapselung auf die Langzeitstabilität der OFETs soll an dieser Stelle auf einen mit der Kapselung zusammenhängenden Effekt hingewiesen werden. Als Nebenerscheinung der Alterungsuntersuchungen werden auf den Gold-Kontakten nach vier Monaten Lagerung an Laborluft Verfärbungen an der Oberfläche des Metalls festgestellt (siehe Abbildung 5.16). Das Auftreten dieses bläulich und an den Rändern auch gelblich-grün erscheinenden Farbumschlags begrenzt sich dabei auf die räumliche Nähe der Kontaktpads, auf denen die Messnadeln des Spitzenmessplatzes aufgesetzt werden. Zur Kontaktierung des Transistors wird mit den Nadeln das Teflon der Kapselung vorsichtig durchgestochen, das Metall liegt während der Lagerung an Laborluft von nun an frei.

Die Alterung der Kontakte tritt im Folgenden nicht alleine an den durch das Kontaktloch freigegebenen Flächen auf, sondern wie aus Abbildung 5.16(b) ersichtlich auch in davon weglaufenden Kanälen unter dem PTFE. Da diese Verfärbung des Metalls bei den in Abschnitt 5.1 vorgestellten Alterungsuntersuchungen nicht auftritt, muss davon ausgegangen werden, dass ein Zusammenhang mit der PTFE-Kapselung besteht. Die beschriebene Verfärbung ist den Beobachtungen zu Folge nur im Bereich einer Grenzfläche von PTFE, Gold und Umgebungsluft anzutreffen. Als Erklärung für den aufgetretenen Farbumschlag scheint die Ausbildung einer AuF_3 (Gold-(III)-Fluorid) oder auch AuF_5 (Gold-(V)-Fluorid) Verbindung möglich. Das zu dieser Reaktion notwendige Fluor könnte dabei aus der PTFE-Kapselungsschicht stammen. In saurer Flusssäurelösung, entstanden aus dem PTFE-Film in Verbindung mit Luftfeuchtigkeit, reagiert das AuF_3 anschließend zu einem gelb-grünen Komplex [139]. Der festgestellte Farbumschlag kann für diese Reaktion sicherlich keinen stichhaltigen Beweis darstellen, weitere Arbeiten wie beispielsweise eine chemische Analyse sind sicherlich notwendig.

Die Auswirkungen dieses Alterungseffektes auf die elektrischen Transistoreigenschaften kann in den hier vorgestellten Messungen zunächst nicht abgeschätzt werden. Gezielte Untersuchungen des Kontaktwiderstands an vergleichbaren Proben sollen Aufschluss über die Tragweite des Effektes während der Alterung liefern. Vermeiden ließe sich die hier beschriebene Alterung des Metalls durch direkte Exposition der Kontaktpads in Verbindung mit der PTFE-Kapselung an Luft, indem die zu vermessenden Bauelemente vor dem Besputtern des Halbleiters gebondet

werden. Eine Bedeckung der gesamten Oberfläche des Pentacens auch unterhalb der Bond-Drähte ist dabei durch den konformen Abscheideprozess des Sputterns gewährleistet; eine Messung des Transistors auch ohne das Durchstechen des Teflons möglich.

Abschließend kann festgehalten werden, dass trotz der dickeren PTFE-Kapselungsschicht eine wenn auch deutlich reduzierte Alterung mit Luftsauerstoff stattfindet. Der Einfluss des Wasserdampfes, der eine erheblich stärkere Alterung der organischen Transistoren zur Folge hätte und den Effekt des Sauerstoffs bei weitem übertrifft, kann verhindert werden. Die Langzeithaltbarkeit der OFETs kann somit verlängert werden. Als verbesserungswürdig erscheint weiterhin der geringe Schutz gegen den Luftsauerstoff, der durch ein dichter vernetzendes Abscheiden des PTFE durch Polymerisation auf der Pentacen Oberfläche reduziert werden könnte. Die vergleichsweise großen Schwellenspannungen könnten im gleichen Arbeitsschritt bei der Abscheidung des PTFE durch Beigabe eines Elektrets während des Sputterns angepasst werden. Durch Anwenden eines elektrischen Feldes von bis zu $\pm 100\text{ V}$ während der Abscheidung des Elektrets kommt es zur Ausbildung einer permanenten Polarisierung im Elektret. Diese könnte dann zur permanenten Korrektur der Schwellenspannung genutzt werden.

Kapitel 6

Aufbau logischer Schaltungen

6.1 Inverter

Die alleinige Untersuchung einzelner Transistoren ist wenig aussagekräftig in Bezug auf die Nutzbarkeit der vorgestellten Technik in logischen Schaltungen. Als Beweis für die Verwendbarkeit hergestellter OFETs in komplexen Schaltungen werden in der Literatur häufig Ergebnisse zu Invertern oder Ringoszillatoren, bestehend aus einer ungeraden Anzahl von Invertern, vorgestellt. Mit Hilfe dieser Basiselemente einfachster logischer Schaltkreise lässt sich die Technologiefähigkeit der hergestellten Transistoren gut abschätzen, da Inverter in ihrem Aufbau Anforderungen in vielfacher Hinsicht an die hergestellten OFETs darstellen. Neben guten Sperreigenschaften ist auch eine gute Stromtreibfähigkeit gefordert, um die erforderlichen Pegel sicher zu erreichen. Zusätzlich reagieren Inverter besonders empfindlich auf die Ladungsträgerbeweglichkeit, da ihre Schaltgeschwindigkeit stark davon abhängt. Während mit Invertern der Verstärkungsfaktor einer Schaltung ermittelt werden kann, wird mit Ringoszillatoren die Schaltfrequenz untersucht.

Zwei OFETs sind zur Herstellung eines Inverters notwendig (siehe Abbildung 6.1). Das Lastelement dient als Widerstand, der sich in Form eines Transistors meist leichter in Schaltungen integrieren lässt und wird in Sättigung betrieben. Der Source-Kontakt des Lasttransistors liegt gemeinsam mit dem Gate-Anschluss auf der Betriebsspannung, so dass der OFET ständig leitend geschaltet ist. Über den Eingangskontakt wird ein Signal auf den Schalttransistor gegeben, der je nach Signalgröße offen oder geschlossen schaltet und somit den Ausgang des Inverters auf Masse ziehen kann. Je nach Eingangssignal liegt somit im Idealfall am Ausgangskontakt entweder die Betriebsspannung oder aber Massepotenzial an.

Ergebnisse zu Untersuchungen an unterschiedlichen organischen Halbleitern auf verschiedenen Substratmaterialien gibt es in der Literatur in großer Zahl. So werden bereits Pentacen basierte Inverter auf Papier [140], Kunststoff und Glas realisiert [141]. Die hierbei erreichten Schaltfrequenzen liegen jedoch trotz großer Anstrengungen im unteren kHz Bereich, lediglich Verzögerungszeiten von $15\ \mu s$ pro Inverterstufe können für Pentacen bisher erreicht werden [142]. Ein vollständig auf Glas präparierter Pentacen-RFID-Tag wurde bereits vorgestellt, erreicht jedoch nur eine Ringoszillatorfrequenz von $200\ Hz$ [58]. Um die Nachteile eines hohen Querstroms in alleine auf einem Leitungstyp basierenden Invertern zu vermeiden, werden bereits Experimente

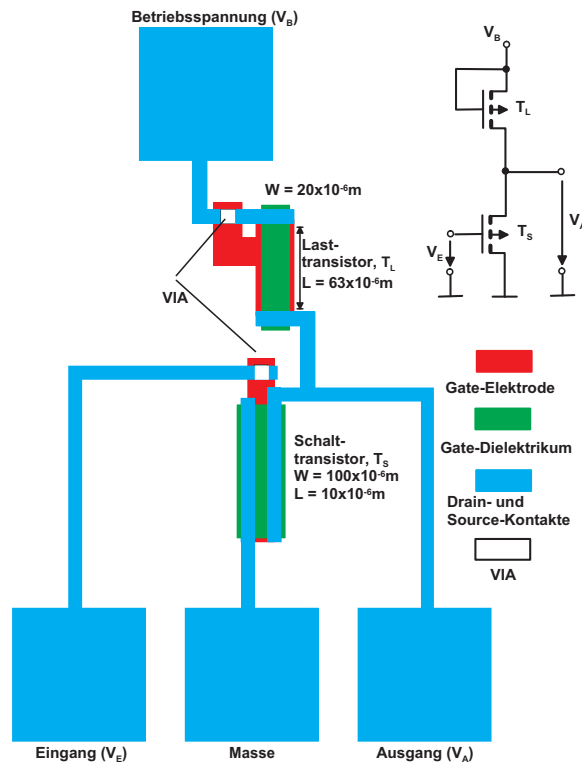


Abbildung 6.1: Aufbau eines Inverters des ersten Layouts

mit komplementären Inverter durchgeführt [143]. Da die Ladungsträgerbeweglichkeit des dort verwendeten n-Typ Halbleitermaterials jedoch deutlich geringer als in Pentacen ist, können die Ergebnisse bisher nicht überzeugen. Lediglich mit Polymer-basierten OFETs können bisher Schaltfrequenzen von über 100 kHz erreicht werden, was in diesem Fall einer Verzögerung von $0.68\text{ }\mu\text{s}$ pro Inverterstufe entspricht [144].

6.2 Layout 1

Zur fotolithografischen Herstellung der in dieser Arbeit vorgestellten einzelnen Transistoren und Inverter wird zunächst ein Layout mit den spezifischen Anforderungen für organischen Feldeffekt Transistoren entwickelt. Da zu Beginn der Arbeiten keine Erfahrungswerte über die im projektierten Aufbau erzielbaren Ladungsträgerbeweglichkeiten und Drain-Source-Ströme vorliegen, werden Literaturangaben hierfür herangezogen und variiert. D.h. für das Design der auf der Fotomaske erzeugten Inverterstrukturen werden verschiedene Kombinationen aus unterschiedlich dimensionierten Schalt- und Lastelementen verwendet, um sicherzustellen, dass je nach vorhandener Ladungsträgerbeweglichkeit funktionierende Inverter gemessen werden können.

Es wird jedoch schon bei ersten Erprobungen festgestellt, dass die erzielbaren Ladungsträgerbeweglichkeiten, wohl auch aufgrund des ungereinigten Halbleitermaterials und dessen Aufwuchsbedingungen, weit von den angenommenen Werten entfernt liegen. So sind die Lastelemente meist mit einer zu großen Kanallänge, die Schaltelemente mit zu geringer Kanalweite ausgestattet. Dies hat zur Folge, dass im 'high'-Pegel nicht der gesamte Betrag der Betriebsspannung

am Ausgang anliegt, bzw. im 'low'-Pegel diese nicht auf Masse gezogen werden kann.

Abbildung 6.2 zeigt eine Inverterkennlinie einer Schaltung des ersten Layouts. Der 'high'-Pegel, in der Größe der Betriebsspannung, wird in diesem Beispiel zwar erreicht, der 'low'-Pegel hingegen wird nicht vollständig angefahren. Zusätzlich fällt die Verstärkung mit einem Wert von 0.89 zu gering aus. Für logische Schaltungen oder Ringoszillatoren ist der erhaltene Verstärkungsfaktor zu gering. Zum Aufbau des Inverter ist festzuhalten, dass eine Doppelschicht aus 30 nm PECVD-Oxid und 120 nm LTO als Dielektrikum auf Titan-Gate-Elektroden verwendet wird. Trotz vergleichsweise moderater Temperaturen im LTO-Prozess von 410 – 550°C kann es bei nahezu allen für die Gate-Metallisierung in Betracht kommenden Metallen zur Oxidation kommen, welche im Falle des Titans eine nichtleitende Schicht erzeugen. Deswegen wird zunächst unterhalb von 200°C eine dünne PECVD-Schicht auf die Gate-Elektrode abgeschieden, um das Titan im LTO-Prozess vor der Oxidation zu bewahren.

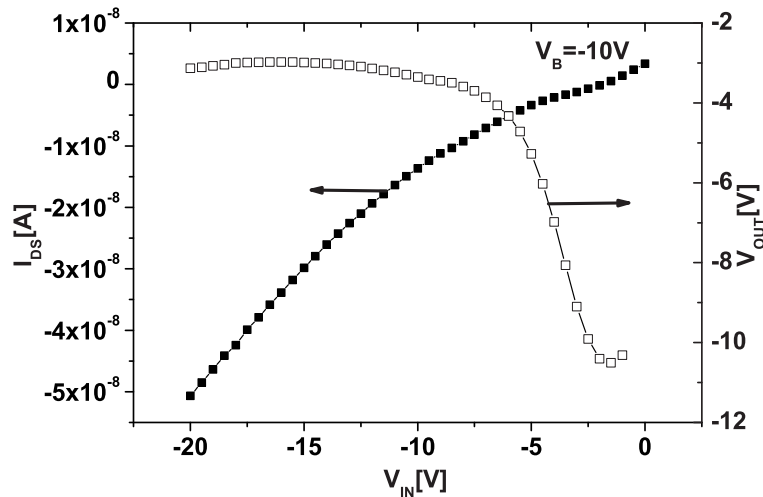


Abbildung 6.2: Kennlinie einer OFET-Inverterschaltung. Das Lastelement ist zu $L = 20 \mu\text{m}$ und $W = 127 \mu\text{m}$ dimensioniert, das Schaltelement zu $L = 10 \mu\text{m}$ und $W = 100 \mu\text{m}$. Das Pentacen wird bei $5.7 \cdot 10^{-7} \text{ mbar}$, mit einer Aufdampfrate von ca. 0.1 nm/s und 60°C Substrattemperatur bis zu einer Schichtdicke von ca. 60 nm auf einen Silizium-Wafer mit Nickel-Gold Drain-Source-Kontakten aufgedampft

Die Ursache des ungenügenden Inverterverhaltens ist in nicht unerheblichen Leckströmen begründet, welche die Funktionsweise des Schalttransistors stören. Da zum Zeitpunkt des Maskendesigns wenig Kenntnisse über die notwendigen Drain-Source- und Gate-Source-Spannungen vorliegen, kann zunächst nicht abgeschätzt werden, welcher Abstand zwischen Leiterbahnen und Kontaktlöchern einzuhalten ist. So ist das in Abbildung 6.3 mit einem Pfeil gekennzeichneten Kontaktloch zur Verbindung des auf dem Gate-Oxid liegenden Anschlussflecken mit der metallischen Gate-Elektrode, in Anbetracht der angelegten Gate-Source-Spannung viel zu nah an die Leiterbahn zum Transistorausgang positioniert. Ein parasitärer, über das Signal der Eingangsspannung gesteuerter Transistor ist die Folge. Es fließt ein Leckstrom vom Gate des Schalttransistors zum Ausgang des Inverters, der das Ausgangspotenzial auf einen Wert unterhalb der Betriebsspannung erniedrigt. Somit ist auch das sichere Erreichen des Massepotenzials ausgeschlossen.

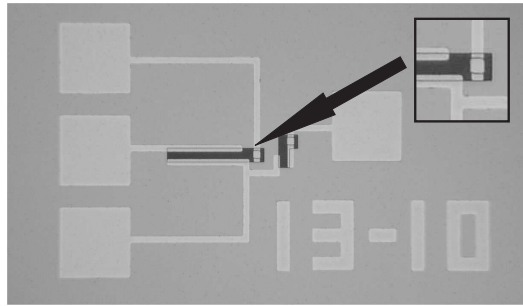
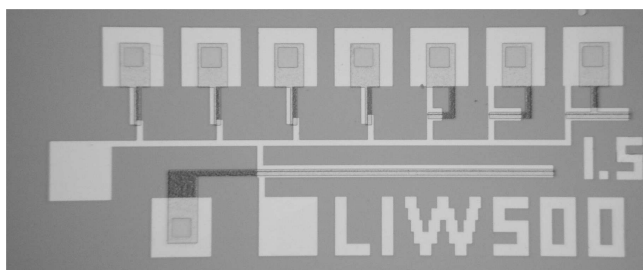


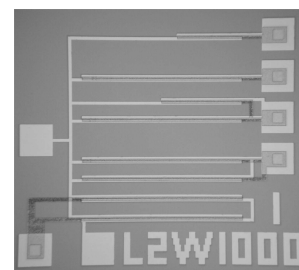
Abbildung 6.3: Mikroskopaufnahme einer OFET Inverterschaltung im Layout 1. Mit dem Pfeil gekennzeichnet: Ein parasitärer Transistor bildet sich zwischen den Via-Kontaktierungen des Gates und dem Inverterausgang aus

6.3 Layout 2

Im vorangegangenen Abschnitt wurden ernsthafte Probleme mit dem ersten Layout aufgedeckt, wie beispielsweise der parasitäre Transistor durch zu dicht an den Drain- und Source-Kontakten platzierte Kontaktlöcher durch das Dielektrikum. Außerdem zeigt sich die Ladungsträgerbeweglichkeit, beeinflusst z.B. durch die Wachstumsbedingungen der organischen Schicht, als schwer kontrollierbare Einflussgröße, welche die genaue Vorhersage der Transistorgeometrie von Last- und Schaltelement erschwert. Ein neues Layout soll die gewonnenen Erkenntnisse berücksichtigen und die Schaltungseigenschaften verbessern.



(a) Inverter, Layout2



(b) Inverter, Layout2

Abbildung 6.4: Mikroskopaufnahme zweier OFET-Inverter im Layout 2. Während für das Lastelement verschiedene Transistorgeometrien genutzt werden können, ist die Geometrie des Schaltelements unveränderlich. Der Abstand der Via-Kontaktöffnungen zu den Drain- und Source-Kontakten ist deutlich vergrößert

Wie aus Abbildung 6.4 ersichtlich, werden dazu in den Invertern nun mehrere Lastelemente mit einem Schaltelement verknüpft. Die Geometrie der verwendeten Schaltelemente orientiert sich an den mit Erfolg versprechenden Bauelementen des ersten Layouts; Variationen in der Geometrie sollen Schwankungen in der Fertigung ausgleichen. Für die Lastelemente wird eine Reihe von Transistoren mit konstanter Kanallänge, jedoch unterschiedlicher Kanalweite integriert. Schwankungen in der Ladungsträgerbeweglichkeit können nun durch die Wahl eines Schaltelements mit entsprechender Weite korrigiert werden. Es soll an dieser Stelle betont werden, dass diese Art der Verschaltung von Last- und Schaltelementen nur für den Forschungsbetrieb gedacht ist. Sind die genauen Einflussgrößen für die Ladungsträgerbeweglichkeit ermittelt, so sollen entsprechend dimensionierte Inverter und Ringoszillatoren entwickelt werden.

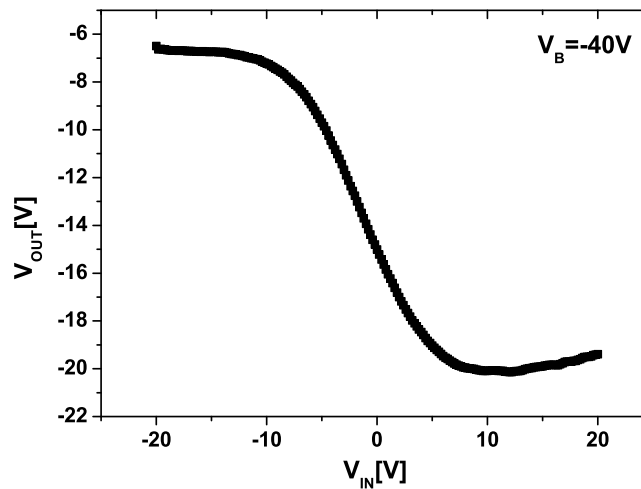


Abbildung 6.5: $V_{IN} - V_{OUT}$ Kennlinie einer OFET-Inverterschaltung. Das Lastelement ist zu $L = 3 \mu\text{m}$ und $W = 10 \mu\text{m}$ dimensioniert, das Schaltelement zu $L = 1 \mu\text{m}$ und $W = 500 \mu\text{m}$. Das aufgereinigte Pentacen wird bei $9 \cdot 10^{-7} \text{ mbar}$, mit einer Aufdampfrate von ca. 0.1 nm/s und 25°C Substrattemperatur bis zu einer Schichtdicke von ca. 30 nm auf einen Silizium-Wafer mit Sauerstoff-Plasma gereinigten Nickel-Gold Drain-Source-Kontakten aufgedampft

Als zweite maßgebliche Änderung zum ersten Layout sind die deutlich gewachsenen Abstände zwischen den Drain- und Source-Kontakten und den Oxid-Vias zur Gate-Elektrode zu nennen. Hauptziel dieser Veränderung ist das sichere Unterbinden parasitärer Transistoren von den Kontaktlöchern zum Ausgangszweig des Inverters. Aufgrund der starken Zunahme an Gate-Metallfläche soll aber angemerkt werden, dass die Gate-Kapazität bei einer solchen Vergrößerung stark zugenommen hat. Als Folge dessen ist mit einer erhöhten Reaktionszeit der Schaltung zu rechnen, die die hier vermessene prinzipielle Funktionsweise der Inverter jedoch nicht beeinflusst.

Neben rein layoutorientierten Änderungen werden zum Aufbau der Inverter mit dem neuen Design auch prozesstechnische Anpassungen erprobt. Dabei wird das in Abschnitt 4.1.4 vorgestellte Verfahren der Nitridation der Titan-Gate-Elektroden verwendet, wobei diese unter stetigem Stickstofffluss über zwei Stunden zum leitfähigen Titannitrid umgewandelt werden. Die Abscheidung des LTO wird dann bei 550°C , einem Verhältnis der Prozessgasflüsse von $\text{TES} : \text{O}_2$ von $2 : 1$ und einem Prozessdruck von 0.7 mbar durchgeführt. Die resultierende Oxid- dicke liegt bei 155 nm , der Brechungsindex wird mit $n = 1.44$ gemessen. Abbildung 6.5 zeigt die Inverterkennlinie einer auf diesem Wege prozessierten Schaltung. Betrieben mit einer Spannung von $V_B = -40 \text{ V}$ kann im Bereich zwischen $+6 \text{ V}$ und -7 V Eingangsspannung eine Verstärkung von 1 ermittelt werden. Die 'high'- und 'low'-Pegel werden sicher gehalten, entsprechen jedoch nicht den Zielvorgaben, dem Erreichen von Betriebsspannung bzw. Masse. Die Ursache hierfür scheint noch immer in der mangelnden Ladungsträgerbeweglichkeit des Halbleiters bzw. im Sperrverhalten des Schaltelements zu liegen.

Als Ergebnis der Untersuchungen zum Einsatz von OFETs in Inverterschaltungen kann somit nur die prinzipielle Tauglichkeit des hier vorgestellten Layouts genannt werden. In der Praxis

lässt sich bei einem Verstärkungsfaktor von 1 keine Ringoszillatorschaltung zur Messung der Schaltfrequenz aufbauen, da hier Schwankungen in der Fertigung, resultierend beispielsweise in der Ladungsträgerbeweglichkeit, jederzeit zum Unterschreiten dieser kritischen Grenze führen können. Feinarbeiten im Bereich des organischen Kristalls sowie des Dielektrikums sollten eine Steigerung der Ladungsträgerbeweglichkeit und damit das sichere Erreichen größerer Verstärkungsfaktoren zur Folge haben. Positiv ist festzuhalten, dass sowohl der 'high'- als auch der 'low'-Pegel sicher gehalten werden. Diese Forderung für den Aufbau logischer Schaltungen wird somit durch das hier vorgestellte Bauelement erfüllt.

Kapitel 7

Zusammenfassung

Im Rahmen dieser Arbeit wurden Feldeffekt Transistoren auf der Basis des organischen Halbleiters Pentacen mit unterschiedlichen Dielektrika und Kontaktmaterialien erfolgreich hergestellt. Die Fertigung der Transistorstrukturen erfolgte auf Silizium-Wafern durch Planartechnologie unter Verwendung der Fotolithografie mit einer Auflösung bis zu einer minimalen Strukturgröße von $1\,\mu\text{m}$. Die neu gewonnenen Erkenntnisse zum organischen Bauelement beruhen auf dessen elektrischer Charakterisierung durch Auswertung gemessener Ein- und Ausgangskennlinien sowie der Oberflächenuntersuchung der abgeschiedenen Schichten und erzeugten Strukturen mittels Raster-Elektronen- und Rasterkraftmikroskopie.

Systematisch wurde ein Großteil der in der MOS-Technik verwendeten Isolatoren auf die Anforderungen als mögliches Dielektrikum des organischen Feldeffekt Transistors hin getestet. Untersucht wurden thermisch gewachsenes Oxid, die LPCVD-Oxide TEOS, LTO und Si_3N_4 , PECVD-Oxid sowie auch durch reaktives Sputtern erzeugtes Ta_2O_5 . Als besonders geeignet erweist sich nach Auswertung der Ergebnisse thermisches Siliziumdioxid, bedingt durch seine glatte Oberfläche und einen geringen Gate-Leckstrom. Für den Einsatz in logischen Schaltelementen mit frei steuerbarer Gate-Elektrode wird eine Kombination eines dünnen PECVD-Oxids mit einer darüberliegenden, etwas dickeren LTO-Schicht vorgeschlagen. Die so gewählte Prozessfolge kombiniert die Vorteile eines Niedrigtemperaturprozesses (PECVD), der die Oxidation der bereits strukturierten Kontakte vermeidet, mit einem störstellenarmen Oxid, abgeschieden bei gemäßigter Temperatur.

Zur Reinigung der dielektrischen Oberfläche vor dem Aufdampfen des organischen Halbleiters wird eine Sauerstoff-Plasma-Behandlung bei geringer Leistung und Prozessdauer empfohlen. Eine deutliche Steigerung des Transistorsättigungsstroms und des Kristallit-Durchmessers des Pentacens gegenüber ungereinigten Substraten ist die Folge.

Durch kontinuierliche Kontrolle und Justage der Prozessparameter (Aufdampfrate, Substrat-Temperatur, Schichtdicke und Prozessdruck) während der Pentacen-Abscheidung wurde eine hohe Reproduzierbarkeit der elektrischen Transistorparameter bei geringer Standardabweichung erzielt. Die anzustrebende Schichtdicke für einen elektrisch hochwertigen Pentacen-Film liegt bei ca. $30\,\text{nm}$. Die Verwendung aufgereinigten Pentacens zeigte einen positiven Einfluss auf die elektrischen Transistorparameter. Insbesondere eine merkliche Steigerung der on-off-Rate und eine Reduktion des Ausschaltstroms sind das Resultat. Durch das Fehlen der entsprechenden technischen Ausrüstung konnte dieser Effekt jedoch erst zum Ende der Arbeit untersucht werden.

Der Kontaktwiderstand des Transistors hat einen wesentlichen Einfluss auf die elektrischen Eigenschaften des OFETs und übersteigt den von herkömmlichen MOSFETs um mehrere Größenordnungen. Er hängt sowohl von der Wahl des Kontaktmaterials als auch von der Prozessierung durch Lift-off oder nasschemisches Ätzen ab. Wird die Ladungsträgerbeweglichkeit über die Shockley-Gleichungen ermittelt, so entsteht dabei ein erheblicher Fehler verglichen mit beispielsweise 'time-of-flight'-Messungen. Erstmals veröffentlichte systematische Untersuchungen der Skalierbarkeit von Pentacen basierten OFETs zeigten daher eine Abhängigkeit der Ladungsträgerbeweglichkeit von der Kanallänge. Prinzipiell wurde im Rahmen dieser Experimente die Skalierbarkeit der OFETs entsprechend dem Beispiel der MOSFETs gezeigt. Weiterführend als im Falle der MOSFETs kommt es bei der Reduktion der Transistorkanallänge bei gleich bleibendem Kristallitdurchmesser zusätzlich zu einer Reduktion der Anzahl der Korngrenzen und damit zu einer Steigerung der Ladungsträgerbeweglichkeit.

Eine Modellierung der Transistorkennlinien wurde durchgeführt, um die Übertragbarkeit der Shockley-Theorie auf das elektrische Verhalten der OFETs zu überprüfen, da dies zum Zeitpunkt der Arbeiten umstritten war. Dazu wurden die gemessenen Kennlinien mit theoretischen, aus den Shockley-Gleichungen ermittelte Kurven verglichen. Prinzipiell zeigte sich dabei eine deutliche Übereinstimmung von Theorie und Praxis, jedoch deuten Abweichungen im Anlaufbereich des Ausgangskennlinienfeldes auf einen überhöhten Kontaktwiderstand hin. Dieser ist in den Shockley-Gleichungen unterrepräsentiert und wurde durch Einführen eines Vorfaktors entsprechend berücksichtigt, so dass die Beschreibung des Transistorverhaltens mit Hilfe der korrigierten Gleichungen gelang.

Im Rahmen dieser Arbeit wurden erstmalig quantitative Ergebnisse aus systematischen Alterungsuntersuchungen gekapselter und ungekapselter OFETs veröffentlicht. In einem Langzeitexperiment über einen Zeitraum von neun Monaten wurde der Einfluss der Umgebungsbedingungen auf das ungekapselte organische Bauelement festgehalten. Untersuchungen der einzelnen Alterungsmechanismen lieferten neue Hinweise zu den vorliegenden Alterungsmechanismen und insbesondere zu deren relativer Gewichtung. Die Auswertung der Eingangskennlinien, aufgenommen in reiner Sauerstoff-Atmosphäre, zeigt eine Schwellenspannungsverschiebung des Bauelements in positive Richtung, während Wasserdampf eine negative Schwellenspannungsverschiebung auslöst. Auf diese Weise wurde der Einfluss der Luftfeuchtigkeit als Hauptalterungsfaktor ungekapselter Pentacen-OFETs ermittelt.

Um die Degradation des organischen Halbleiters aufzuhalten, wurde eine Kapselung des Pentacens mit PTFE durchgeführt. Bei Verwendung einer genügend dicken und hochvernetzten Schicht wurde eine Reduktion der Degradationsrate festgestellt. Eine dennoch auftretende Verschiebung der Transistorschwellenspannung in positiver Richtung deutet lediglich auf eine unvollständige Kapselung gegenüber Sauerstoff hin; die Wirkung des Wasserdampfes auf den organischen Halbleiter hätte diesen Effekt ansonsten in entgegengesetzter Richtung übertroffen. Speziell für die Anforderungen der Teflon-Kapselung angefertigte OFETs mit großer Kanalweite lieferten im Rahmen dieser Experimente erstmalig sehr große Ströme im zweistelligen Milliamperebereich und sind somit zur Ansteuerung von z.B. Leuchtdioden oder Aktoren geeignet.

7.1 Ausblick

Wie bereits im einleitenden Kapitel dieser Dissertation erwähnt, stellt das geplante Hauptanwendungsgebiet der organischen Bauelemente eine 'low-cost'-Elektronik auf möglicherweise flexiblen und kostengünstigen Substraten dar. Die in dieser Arbeit gefertigten und vermessenen Transistoren beruhen jedoch auf der Basis von Silizium-Wafern, welche zu Beginn der experimentellen Phase die einzige Möglichkeit zur Fertigung von OFETs mit nur wenigen Mikrometern Abmessungen bieten. Eine Übertragung der OFET Technologie auf flexible Kunststoffsubstrate ist daher geboten und bereits Teil einer weiteren Dissertation am Fachgebiet. Durch Skalierung der gefertigten Transistoren könnte eine Steigerung des Stroms erzielt werden, wobei dies aus heutiger Sicht schwierig erscheint. Die heute verwendeten Prozesse zur Fertigung von Folientransistoren erlauben lediglich Strukturgrößen von mehreren Mikrometern. Interdigital strukturierte OFETs könnten daher zunächst als Treiberelemente für z.B. OLEDs mit hohem Strombedarf eingesetzt werden, bis entsprechende Technologien zur Miniaturisierung der Folientransistoren entwickelt sind.

Ziel weiterer Arbeiten muss es ebenfalls sein, die Ladungsträgerbeweglichkeit weiter zu erhöhen, da diese einen störungsfreien Betrieb logischer Schaltungen zur Zeit noch nicht gewährleisten kann. Teil dieser Bestrebungen sollte es zudem sein, den Kontaktwiderstand zu minimieren, da dieser maßgeblich die von außen messbare Ladungsträgerbeweglichkeit des Bauelements beeinflusst. Ist der Kontaktwiderstand entschieden gesenkt, so sollte mit einer erneuten Modellierung der Transistorkennlinien die Übereinstimmung mit der Shockley-Theorie geprüft werden.

Wird eine Kapselung des Pentacens durch Abscheiden einer PTFE-Schicht auf den organischen Halbleiter des OFETs durchgeführt, so sollte geprüft werden, ob hochvernetzte Teflon-Filme weitere Vorteile im Schutz vor den Alterungsmechanismen bieten. Theoretischen Überlegungen zufolge bieten diese eine dichtere Polymer-Struktur, welche neben dem Eindringen von Wassermolekülen auch den Kontakt von Sauerstoff mit dem Pentacen verhindern kann. Um die aus dem Kapselungsschritt resultierenden hohen Schwellenspannungen zu kompensieren, ist es möglich, beim Sputtern des Teflons dem Prozess ein Elektret hinzuzufügen. Dieses kann durch ein elektrisches Feld während des Sputterns elektrisch aufgeladen werden und dient anschließend zur Korrektur des Schwellenspannungswertes.

Literaturverzeichnis

- [1] BRANDT, N., T. FISCHER, U. FÜGMANN, U. HAHN, A. HÜBLER und D. ZIELKE: *Offset Printed Functional Polymer Structures For Transistors*. Proc. TPE 04, International Symposium 'Technologies for Polymer Electronics TPE 04', Seiten 91–94, 2004. 1
- [2] KNOBLOCH, A., A. BERNDT und W. CLEMENS: *Printed Polymer Transistors*. Proceedings of IEEE Polytronic 2001 Conference, 2001. 0-7803-7220-4. 1
- [3] CLEMENS, W. und W. MILDNER: *Printed Electronics With Integrated Polymer Circuits*. Proc. TPE 04, International Symposium 'Technologies for Polymer Electronics TPE 04', Seiten 97–99, 2004. 1
- [4] SHAW, J.M. und P.F. SEIDLER: *Organic electronics: Introduction*. IBM Journal of Research and Development, 45(1):3–9, 2001. 1, 2.3, 2.5
- [5] SEKITANI, T., Y. KATO, S. IBA, H. SHINAOKA, T. SOMEYA, T. SAKURAI und S. TAKAGI: *Bending experiment on pentacene field-effect transistors on plastic films*. Applied Physics Letters, 86:073511, 2005. 1
- [6] BAUMANN, R.: *mündl. im Vortrag 'Industrial Printing Opportunities For Polymer Electronics'*. Proc. TPE 04, International Symposium 'Technologies for Polymer Electronics TPE 04', Seiten 87–89, 2004. 1
- [7] PANNEMANN, C.: *Herstellung und Charakterisierung organischer photovoltaischer Dünnschichten*. Universität Oldenburg, Oldenburg, 2001. 1.1, 2.3, 4.3
- [8] BRÜTTING, W.: *Physics of Organic Semiconductors*. VCH, Weinheim, 2005. 1.1, 1.2, 1.2, 2.2, 2.2, 2.2, 2.5
- [9] PANNEMANN, CH., V. DYAKONOV, J. PARISI, O. HILD und D. WÖHRLE: *Electrical characterisation of phtalocyanine-fullerene photovoltaic devices*. Synthetic Metals, 121:1585–1586, 2001. 1.1
- [10] HASSHEIDER, T.: *Elektrooptische Charakterisierung dünner Schichten mesogener, organischer Halbleiter*. Doktorarbeit, Universität Paderborn, 2002. 1.1
- [11] JACKSON, T.N., Y.Y. LIN, D.J. GUNDLACH und H. KLAUK: *Organic Thin-Film Transistors for Organic Light-Emitting Flat-Panel Display Backplanes*. IEEE Journal of Selected Topics in Quantum Electronics, 4(1):100–104, 1998. 1.2, 5

- [12] SHERAW, C.D., L. ZHOU, J.R. HUANG, D.J. GUNDLACH, T.N. JACKSON, M.G. KANE, I.G. HILL, M.S. HAMMOND, J. CAMPI, B.K. GREENING, J. FRANCL und J. WEST: *Organic thin-film transistor-driven polymer-dispersed liquid crystal displays on flexible polymeric substrates*. Applied Physics Letters, 80(6):1088–1090, 2002. 1.2, 3.4
- [13] KITAMURA, M., T. IMADA und Y. ARAKAWA: *Organic light-emitting diodes driven by pentacene-based thin-film transistors*. Applied Physics Letters, 83(16):3410–3412, 2003. 1.2
- [14] BROWN, A.R., C.P. JARRET, D.M. DE LEEUW und M. MATTERS: *Field-effect transistors made from solution-processed organic semiconductors*. Synthetic Metals, 88:37–55, 1997. 1.2, 3.3, 3.4
- [15] GUNDLACH, D.J., C.C. KUO, S.F. NELSON und T.N. JACKSON: *Organic Thin Film Transistors with Field Effect Mobility $> 2 \text{ cm}^2/\text{Vs}$* . 57th Device Research Conference Digest, Seiten 164–165, 1999. 1.2, 3.4, 4.1.1, 4.2.1, 4.5
- [16] KELLEY, T.W., D.V. MUYRES, P.F. BAUDE, T.P. SMITH und T.D. JONES: *High Performance Organic Thin Film Transistors*. Materials Research Symposium Proceedings, 711:169–179, 2003. 1.2, 2.3, 3.4, 4.2.1, 4.2.1, 4.3
- [17] IBACH, HANS und HANS LÜTH: *Festkörperphysik*. Springer, Berlin, 1995. 2.1, 2.3
- [18] <http://de.wikipedia.org/wiki/Benzol>, aufgerufen am 18.04.2006. 2.1
- [19] HEILBRONNER, E. und H. BOCK: *Das HMO-Modell und seine Anwendung*. Verlag Chemie, Weinheim, New York, 1978. 2.1, 2.1.1
- [20] HERWIG, P.T. und K. MÜLLEN: *A Soluble Pentacene Precursor: Synthesis Solid-State Conversion into Pentacene and Application in a Field-Effect Transistor*. Advanced Materials, 11(6):480–483, 1999. 2.1.1
- [21] TAKAHASHI, T., M. KITAMURA, B. SHEN und K. NAKAJIMA: *Straightforward Method for Synthesis of Highly Alkyl-Substituted Naphthacene and Pentacene Derivates by Homologation*. Journal of the American Chemical Society, 122:12876–12877, 2000. 2.1.1
- [22] MINAKATA, T., I. NAGOYA und M. OZAKI: *Highly ordered and conducting thin film of pentacene doped with iodine vapor*. Journal of Applied Physics, 69(10):7354–7356, 1991. 2.1.1, 2.3, 2.3, 4.3
- [23] POPE, MARTIN und CHARLES E. SWENBERG: *Electronic processes in organic crystals and polymers*. Oxford Univ. Press, New York, 1999. 2.4, 2.1.1, 3.3
- [24] MINAKATA, T., M. OZAKI und H. IMAI: *Conducting thin films of pentacene doped with alkaline metals*. Journal of Applied Physics, 74(2):1079–1082, 1993. 2.1.1
- [25] EMIN, D.: *Correlated Small-Polaron Hopping Motion*. Physical Review Letters, 25(26):1751–1755, 1970. 2.1.1
- [26] NELSON, S.F., Y.Y. LIN, D.J. GUNDLACH und T.N. JACKSON: *Temperature-independent transport in high-mobility pentacene transistors*. Applied Physics Letters, 72(15):1854–1856, 1998. 2.1.1

- [27] GAMOTA, D. und P.BRAZIS ET AL.: *IEEE Standard Test Methods for the Characterization of Organic Transistors and Materials*. The Institute of Electrical and Electronics Engineers, Inc., New York, 2004. ISBN 0-7381-3993-9. 2.2, 2.2, 2.2, 4
- [28] BRIOLE, S.: *Evaluation of the Circuit Performance of Pentacene-Based Organic Thin Film Transistors*. Universität Dortmund, 2002. Diplomarbeit. 2.2, 4.5
- [29] MATTERS, M., D.M. DE LEEUW, M.J.C.M. VISSERBERG, C.M. HART, P.T. HERWIG, T. GEUNS, C.M.J. MUTSAERS und C.J. DRURY: *Organic field-effect transistors and all-polymer integrated circuits*. Optical Materials, 12:189–197, 1999. 2.2
- [30] BOLOGNESI, A., M. BERLIOCCI, M. MANENTI, A. DI CARLO, P. LUGLI, K. LMI-MOUNI und C. DUFOUR: *Effects of Grains Boundaries, Field-Dependent Mobility, and Interface Trap States on the Electrical Characteristics of Pentacene TFT*. IEEE Transactions on Electron Devices, 51(12):1997–2003, 2004. 2.2
- [31] RYU, K., I. KYMISSIS, V. BULOVIĆ und C.G. SODINI: *Direct Extraction of Mobility in Pentacene OFETs Using C-V and I-V Measurements*. IEEE Electron Device Letters, 26(10):716–718. 2.2, 2.2, 4.4.3
- [32] SCHOLZ, R., A.-D. MUELLER, F. MUELLER, I. THURZO, B. A. PAEZ, L. MANCE-RA, D. R. T. ZAHN, C. PANNEMANN und U. HILLERGMANN: *Comparison between the charge carrier mobilities in pentacene OFET structures as obtained from electrical characterization and potentiometry*. Proc. of SPIE 5940, Seite 59400I, 2005. 2.2
- [33] LEZNOFF, C.C.: *Phtalocyanines: Properties and Applications*. VCH, New York, 1989. 2.2
- [34] GUNDLACH, D.J., Y.Y. LIN, T.N. JACKSON, S.F. NELSON und D.G. SCHLOM: *Pentacene Organic Thin-Film Transistors - Molecular Ordering and Mobility*. IEEE Electron Device Letters, 18(3):87–89. 2.2, 2.3, 4.3
- [35] CHOO, M.H., J.H. KIM und S. IM: *Hole transport in amorphous-crystalline-mixed and amorphous pentacene thin-film transistors*. Applied Physics Letters, 81(24):4640–4642, 2002. 2.2, 4.2.1
- [36] ZHU, Z.-T., J.T. MASON, R. DIECKMANN und G.G. MALLIARAS: *Humidity sensors based on pentacene thin-film transistors*. Applied Physics Letters, 81(24):4643–4645, 2002. 2.2, 5.2.1, 5.2.2, 5.2.3
- [37] PUIGDOLLERS, J., C. VOZ, A. ORPELLA, R. QUIDANT, I. MARTIN, M. VETTER und R. ALCUBILLA: *Pentacene thin-film transistors with polymeric gate dielectric*. Organic Electronics, 5:67–71, 2004. 2.2, 3.3, 4.2.1, 4.3
- [38] MEIJER, E.J., C. TANASE, P.W.M. BLOM, E. VAN VEENENDAAL, B.-H. HUISMAN, D.M. DE LEEUW und T.M. KLAPWIJK: *Switch on voltage in disordered organic field-effect transistors*. Applied Physics Letters, 80(20):3838–3840. 2.2
- [39] SCHÖN, J.H., C. KLOC und B. BATLOGG: *Transportphänomene in organischen Molekülkristallen*. Physik Journal, 1(4):33–37, 2002. 2.3

- [40] HADDON, R.C., X. CHI, M.E. ITKIS, J.E. ANTHONY, D.L. EATON, T. SIEGRIST, C.C. MATTHEUS und T.T.M. PALSTRA: *Band Electronic Structure of One- and Two-Dimensional Pentacene Molecular Crystals*. Journal of Physical Chemistry B, 106:8288–8292, 2002. 2.3
- [41] KLAUK, H., Y.Y. LIN, D.J. GUNDLACH und T.N. JACKSON: *Pentacene Thin Film Transistors and Inverter Circuits*. 1997 International Electron Devices Meeting Technical Digest, Seiten 539–542, 1997. 2.3, 4.2.1, 4.3
- [42] DIMITRAKOPOULOS, C.D., A.R. BROWN und A. POMP: *Molecular beam deposited thin films of pentacene for organic field effect transistor applications*. Journal of Applied Physics, 80(4):2501–2508, 1996. 2.3, 5.2.2
- [43] KLAUK, H., D.J. GUNDLACH, J.A. NICHOLS und T.N. JACKSON: *Pentacene Organic Thin-Film Transistors for Circuit and Display Applications*. IEEE Transactions on Electron Devices, 46(6):1258–1263, 1999. 2.3, 3.2, 3.3, 4.1
- [44] DIMITRAKOPOULOS, C.D. und D.J. MASCARO: *Organic thin-film transistors: A review of recent advantages*. IBM Journal of Research and Development, 45(1):11–27, 2001. 2.3, 2.3, 2.9
- [45] KOMODA, T., Y. ENDO, K. KYUNO und A. TORIUMI: *Field-Dependent Mobility of Highly Oriented Pentacene Thin-Film Transistors*. Japanese Journal of Applied Physics, 41:2767–2769, 2002. 2.3, 5.2.3
- [46] RUIZ, R., B. NICKEL, N. KOCH, L.C. FELDMAN, R.F. HAGLUND, A. KAHN und G. SCOLES: *Pentacene ultrathin film formation on reduced and oxidized Si surfaces*. Physical Review B, 67:125406, 2003. 2.3, 3.2
- [47] WATKINS, N.J. und Y. GAO: *Interface formation and energy level alignment of pentacene on SiO₂*. Journal of Applied Physics, 94(9):5782–5786, 2003. 2.3, 3.4
- [48] WATKINS, N.J., S. ZORBA und Y. GAO: *Interface formation of pentacene on Al₂O₃*. Journal of Applied Physics, 96(1):425–429, 2004. 2.3, 3.4, 4.2.1
- [49] BUTKO, V.Y., X. CHI, D.V. LANG und A.P. RAMIREZ: *Field-effect transistor on pentacene single crystal*. Applied Physics Letters, 83(23):4773–4775, 2003. 2.3
- [50] CORNIL, J., J.PH. CALBERT und J.L. BREDAS: *Electronic Structure of the Pentacene Single Crystal: Relation to Transport Properties*. Journal of the American Chemical Society, 123:1250–1251, 2001. 2.3
- [51] MINAKATA, T., H. IMAI und M. OZAKI: *Electrical properties of highly ordered and amorphous thin films of pentacene doped with iodine*. Journal of Applied Physics, 72(9):4178–4182, 1992. 2.3
- [52] HILLERINGMANN, ULRICH: *Silizium-Halbleitertechnologie*. Teubner, Wiesbaden, 2004. 2.4, 2.5, 3, 3.1, 3.2, 3.1, 3.2, 3.4, 4.1.2
- [53] LEE, J.H., S.H. KIM, G.H. KIM, S.C. LIM, J. JANG und T. ZYUNG: *Organic Thin-Film Transistors Fabricated on Plastic Substrates with a Polymeric Gate Dielectrics*. Japanese Journal of Applied Physics, 42(5B):523–525, 2003. 2.4

- [54] JURCHESCU, O.D., J. BAAS und T.T.M. PALSTRA: *Effect of impurities on the mobility of single crystal pentacene*. Applied Physics Letters, 84(16):3061–3063, 2004. 2.4, 5
- [55] NORTHRUP, J.E. und M.L. CHABINYC: *Gap states in organic semiconductors: Hydrogen- and oxygen-induced states in pentacene*. Physical Review B, 68:041202, 2003. 2.4, 2.10, 2.4, 5.2.1, 5.2.3, 5.2.3, 5.2.3
- [56] QIU, Y., Y. HU, G. DONG, L. WANG, J. XIE und Y. MA: *H₂O effect on the stability of organic thin-film field-effect transistors*. Applied Physics Letters, 83(8):1644–1646, 2003. 2.4, 5
- [57] PANNEMANN, CH., T. DIEKMANN und U. HILLERINGMANN: *On the Degradation of organic Field-Effect Transistors*. Proc. of the 16th International IEEE Conf. on Microelectronics ICM 2004, Seiten 79–82, 2004. 2.4
- [58] BAUDE, P.F., D.A. ENDER, M.A. HAASE, T.W. KELLEY, D.V. MUYRES und S.D. THEISS: *Pentacene-based radio-frequency identification circuitry*. Applied Physics Letters, 82(22):3963–3966, 2003. 2.5, 6.1
- [59] SENADEERA, G.K.R., P.V.V. JAYAWEERA, V.P.S. PERERA und K. TENNAKONE: *Solid-state dye-sensitized photocell based on pentacene as a hole collector*. Solar Energy Materials and Solar Cells, 73:103–108, 2002. 2.5
- [60] CRAVINO, A. und N.S. SARICIFTCI: *Double-cable Polymers for Fullerene Based Organic Optoelectronic Applications*. Journal of Materials Chemistry, 12:1931–1943, 2002. 2.5
- [61] SCHUMICKI, G. und P. SEEGBRECHT: *Prozeßtechnologie*. Springer-Verlag, Berlin, 1991. 3
- [62] KOBLENZ, T.: *Digitale Schaltungselemente auf Basis des organischen Halbleiters Pentacene*. Diplomarbeit, Universität Paderborn, 2003. 3, 4.1.4
- [63] JIN, S.H., J.S. YU, C.A. LEE, J.W. KIM, B.-G. PARK und J.D. LEE: *Pentacene OTFTs with PVA Gate Insulators on a Flexible Substrate*. Journal of Korean Physical Society, 44(1):181–184, 2004. 3.1
- [64] UNNI, K.N.N., S. DABOS-SEIGNON und J.-M. NUNZI: *Improved performance of pentacene field-effect transistors using a polyimide gate dielectric layer*. Journal of Physics D: Applied Physics, 38:1148–1151, 2005. 3.1
- [65] PYO, S., H. SON, K.-Y. CHOI, M.H. YI und S.K. HONG: *Low-temperature processable inherently photosensitive polyimide as a gate insulator for organic thin-film transistors*. Applied Physics Letters, 86:133508, 2005. 3.1
- [66] STEUDEL, S., S. DE VUSSER, S. DE JONGE, D. JANSSEN, S. VERLAAK, J. GENOE und P. HEREMANS: *Influence of the dielectric roughness on the performance of pentacene transistors*. Applied Physics Letters, 85(19):4400–4402, 2004. 3.2, 3.3, 4.1, 4.1.1
- [67] LIN, Y.-Y., D.J. GUNDLACH, S.F. NELSON und T.N. JACKSON: *Pentacene-Based Organic Thin-film Transistors*. Transactions on Electron Devices, 44(8):1325–1331, 1997. 3.2

- [68] LIN, Y.-Y., D.J. GUNDLACH, S.F. NELSON und T.N. JACKSON: *Stacked Pentacene Layer Organic Thin-Film Transistors with Improved Characteristics*. IEEE Electron Device Letters, 18(12):606–608, 1997. 3.2, 4, 5
- [69] DIMITRAKOPOULOS, C.D., S. PURUSHOTHAMAN, J. KYMISSIS, A. CALLEGARI und J.M. SHAW: *Low-Voltage Organic Transistors on Plastic Comprising High-Dielectric Constant Gate Insulators*. Science, 283:822–824, 1999. 3.2
- [70] LIANG, Y., G. DONG, Y. HU, L. WANG und Y. QIU: *Low-voltage pentacene thin-film transistors with Ta₂O₅ gate insulators and their reversible light-induced threshold voltage shift*. Applied Physics Letters, 86:132101, 2005. 3.2, 4.1.6
- [71] DIMITRAKOPOULOS, C.D., I. KYMISSIS, S. PURUSHOTHAMAN, D.A. NEUMAYER, P.R. DUNCOMBE und R.B. LAIBOWITZ: *Low-Voltage, High-Mobility Pentacene Transistors with Solution-Processed High Dielectric Constant Insulators*. Advanced Materials, 11(16):1372–1375, 1999. 3.2, 4.3
- [72] SEMICONDUCTOR-INDUSTRY-ASSOCIATION: *The national technology roadmap for semiconductors, SIA*. Semiconductor-Industry-Association, San Jose, 1994. 3.2
- [73] SEKITANI, T., S. IBA, Y. KATO und T. SOMEYA: *Pentacene field-effect transistors on plastic films operating at high temperature above 100° C*. Applied Physics Letters, 85(17):3902–3904, 2004. 3.3, 4.2.1
- [74] KANG, S.J., M. NOH, D.S. PARK, H.J. KIM, C.N. WHANG und C.-H. CHANG: *Influence of postannealing on polycrystalline pentacene thin film transistor*. Journal of Applied Physics, 95(5):2293–2296, 2004. 3.3, 4.3, 5.2.3, 5.2.3
- [75] ZHANG, S.-M., J.-W. SHI, M.-D. LIU, J. LI, S.-X. GUO und W. WANG: *Pentacene Organic-Thin-Film Field-Effect Transistors*. Chinese Physics Letters, 21(1):164–165, 2004. 3.3, 5.3
- [76] NECLIUDOV, P.V., S.L. RUMYANTSEV, M.S. SHUR, D.J. GUNDLACH und T.N. JACKSON: *1/f noise in pentacene organic thin film transistors*. Journal of Applied Physics, 88(9):5395–5399, 2000. 3.3, 4.1.1
- [77] SCHARNBERG, M., J. HU, J. KANZOW, K. RÄTZKE, R. ADELUNG, F. FAUPEL, C. PAN-NEMANN, U. HILLERINGMANN, S. MEYER und J. PFLAUM: *Radio-tracer Measurements as a sensitive Tool for the Detection of Metal penetration in molecular-based organic Electronics*. Applied Physics Letters, 86:024104, 2005. 3.3
- [78] SCHROEDNER, P.G., C.B. FRANCE, J.B. PARK und B.A. PARKINSON: *Energy level alignment and two-dimensional structure of pentacene on Au(111) surfaces*. Journal of Applied Physics, 91(5):3010–3014, 2002. 3.3
- [79] LUKAS, S., G. WITTE und CH. WÖLL: *Novel Mechanism for Molecular Self-Assembly on Metal Substrates: Unidirectional Rows of Pentacene on Cu(100) Produced by a Substrate-Mediated Repulsion*. Physical Review Letters, 88(2):028301, 2002. 3.3
- [80] WATKINS, N.J., L. YAN und Y. GAO: *Electronic structure symmetry of interfaces between pentacene and metals*. Applied Physics Letters, 80(23):4384–4386, 2002. 3.3

- [81] AHLES, M., R. SCHMECHEL und H. VON SEGGERN: *Complementary inverter circuits based on interface doped pentacene*. Applied Physics Letters, 87:113505, 2005. 3.3
- [82] PANNEMANN, C., T. DIEKMANN und U. HILLERINGMANN: *Organic Field-Effect Transistors with Pentacene for radio-controlled-price-tag applications*. Kleinheubacher Berichte, Seiten 219–221, 2002. ISSN 1684-9965. 3.3
- [83] KIM, S.H., H.Y. CHOI und J. JANG: *Effect of source/drain undercut on the performance of pentacene thin-film transistors on plastic*. Applied Physics Letters, 85(19):4514–4516, 2004. 3.3
- [84] GARNIER, F., R. HAJLAOUI und M. EL KASSMI: *Vertical device architecture by molding of organic-based thin film transistor*. Applied Physics Letters, 73(12):1721–1723, 1998. 3.3, 3.4
- [85] KLAUK, H., D.J. GUNDLACH, J.A. NICHOLS, C.D. SHERAW, M. BONSE und T.N. JACKSON: *Pentacene Organic Thin-Film Transistors and ICs*. Solid State Technology, 43(3):63–77, 2000. 3.3, 4.2.1
- [86] BROWN, A.R., A. POMP, D.M. DE LEEUW, D.B.M. KLAASSEN, E.E. HAVINGA, P. HERWIG und K. MÜLLEN: *Precursor route pentacene metal-insulator-semiconductor field-effect transistors*. Journal of Applied Physics, 79(4):2136–2138, 1996. 3.4, 3.5
- [87] HERWIG, P.T. und K. MÜLLEN: *A Soluble Pentacene Precursor: Synthesis Solid-State Conversion into Pentacene and Application in a Field-Effect Transistor*. Advanced Materials, 11(6):480–483, 1999. 3.4
- [88] KAHN, F.J.: *Orientation of liquid crystals by surface coupling agents*. Applied Physics Letters, 22(8):386–388, 1973. 3.4, 4.1.1
- [89] SONG, C.-K., B.-W. KOO, S.-B. LEE und D.-H. KIM: *Characteristics of Pentacene Organic Thin Film Transistors with Gate Insulator Processed by Organic Molecules*. Japanese Journal of Applied Physics, 41(1, 4B):2730–2734, 2002. 3.4
- [90] YAGI, I., K. TSUKAGOSHI und Y. AOYAGI: *Modification of the electric conduction at the pentacene/SiO₂ interface by surface termination of SiO₂*. Applied Physics Letters, 86:103502, 2005. 3.4, 4.1.1
- [91] KNIPP, D., R.A. STREET, A. VÖLKEL und J. HO: *Pentacene thin film transistors on inorganic dielectrics: Morphology structural properties, and electronic transport*. Journal of Applied Physics, 93(1):347–355, 2003. 3.4, 4.1.3, 5.2.1, 5.2.3
- [92] GUNDLACH, D.J., H. KLAUK, C.D. SHERAW, C.-C. KUO, J.-R. HUANG und T.N. JACKSON: *High-Mobility, Low Voltage Organic Thin Film Transistors*. Proceedings of the 1999 International Electron Devices Meeting, 1999. 3.4
- [93] MAJEWSKI, L.A., R. SCHROEDER, M. GRELL, P.A. GLARVEY und M.L. TURNER: *High capacitance organic field-effect transistors with modified gate insulator surface*. Journal of Applied Physics, 96(10):5781–5787, 2004. 3.4, 4.3

- [94] LEE, M.W. und C.K. SONG: *Oxygen Plasma Effects on Performance of Pentacene Thin Film Transistor*. Japanese Journal of Applied Physics, 42(1, 7A):4218–4221, 2003. 3.4, 4.1.1, 4.1.1
- [95] YAGI, I., K. TSUKAGOSHI und Y. AOYAGI: *Direct observation of contact and channel resistance in pentacene four-terminal thin-film transistor patterned by laser ablation method*. Applied Physics Letters, 84(5):813–815, 2004. 3.4, 4.4.3
- [96] KYMISSIS, I., C.D. DIMITRAKOPOULOS und S. PURUSHOTHAMAN: *Patterning pentacene organic thin film transistors*. Journal of Vacuum Sciences Technology B, 20(3):956–959, 2002. 3.4
- [97] SCHÖN, J.H.: *On the stability of organic field-effect transistor materials*. Applied Physics Letters, 79(25):4163–4164, 2001. 4, 5, 5.2.1
- [98] KNIPP, D., R.A. STREET, B. KRUSOR, R. APTE und J. HO: *Polycrystalline pentacene thin film formation for large area electronic applications*. Journal of Non-Crystalline Solids, 299(302):1042–1046, 2002. 4.1, 4.1.3, 4.1.5, 4.2.1, 4.3
- [99] KNIPP, D., R.A. STREET und A.R. VÖLKEL: *Morphology and electronic transport of polycrystalline pentacene thin-film transistors*. Applied Physics Letters, 82(22):3907–3909, 2003. 4.1, 4.1.3
- [100] KLAUK, H. und T.N. JACKSON: *Pentacene organic thin film transistors and integrated circuits*. Solid State Technology, 43(3):63–77, 2000. 4.1.1
- [101] KLAUK, H., D.J. GUNDLACH, J.A. NICHOLS und T.N. JACKSON: *Pentacene Organic Thin-Film Transistors for Circuit and Display Applications*. IEEE Transactions on Electron Devices, 46(6):1258–1263, 1999. 4.1.1
- [102] DIEKMANN, T.: *Organische Feldeffekt-Transistoren mit Pentacen*. Diplomarbeit, Universität Paderborn, 2002. 4.6, 4.2
- [103] IINO, Y., Y. INOUE, Y. FUJISAKI, H. FUJIKAKE, H. SATO, M. KAWAKITA, S. TOKITO und H. KIKUCHI: *Organic Thin-Film Transistors on a Plastic Substrate with Anodically Oxidized High-Dielectric-Constant Insulators*. Japanese Journal of Applied Physics, 42(1):299–304, 2003. 4.1.6
- [104] BOUCHOMS, I.P.M., W.A. SCHOOVELD, J. VRIJMOETH und T.M. KLAPWIJK: *Morphology identification of the thin film phases of vacuum evaporated pentacene on SiO₂ substrates*. Synthetic Metals, 104:175–178, 1999. 4.2.1
- [105] LEE, J., K. KIM, J.H. KIM, S. IM und D.-Y. JUNG: *Optimum channel thickness in pentacene-based thin-film transistors*. Applied Physics Letters, 82(23):4169–4171, 2003. 4.2.1, 4.2.1
- [106] MATTIS, B.A., Y. PEI und V. SUBRAMANIAN: *Nanoscale device isolation of organic transistors via electron-beam lithography*. Applied Physics Letters, Seite 033113, 2005. 4.2.1, 4.5

- [107] MINARI, T., T. NEMOTO und S. ISODA: *Fabrication and characterization of single-grain organic field-effect transistor of pentacene*. Journal of Applied Physics, 96(1):769–772, 2004. 4.2.1
- [108] RANG, Z., M.I. NATHAN, P.P. RUDEN, R. CHESTERFIELD und C.D. FRISBIE: *Hydrostatic-pressure dependence of organic thin-film transistors current versus voltage characteristics*. Applied Physics Letters, 86(23):5760–5762, 2004. 4.2.1, 5.2.2
- [109] LAQUIDANIUM, J.G., H.E. KATZ, A.J. LOVINGER und A. DODABALAPUR: *Morphological Origin of High Mobility in Pentacene Thin-Film Transistors*. Chemical Materials, 8:2542–2544, 1996. 4.2.1
- [110] YANG, Y.S., S.H. KIM, J.-I. LEE, H.Y. CHU, L.-M. DO, H. LEE, J. OH, T. ZYUNG, M.K. RYU und M.S. JANG: *Deep-level defect characteristics in pentacene organic thin films*. Applied Physics Letters, 80(9):1595–1597, 2002. 4.2.1
- [111] PANNEMANN, C., T. DIEKMANN, U. HILLERINGMANN, U. SCHÜRMANN, M. SCHARNBERG, V. ZAPOROJTCHEKNO, R. ADELUNG und F. FAUPEL: *Encapsulating the active layer of organic thin-film transistors*. Proc. of the IEEE Polytronic 2005 conference, Seiten 63–66, 2005. ISBN: 0-7803-9554-9, IEEE Catalog Number: 05TH8855C. 4.2.1, 5.3
- [112] KATO, Y., S. IBA, R. TERAMOTO, T. SEKITANI, T. SOMEYA, H. KAWAGUCHI und T. SAKURAI: *High mobility of pentacene field-effect transistors with polyimide gate dielectric layers*. Applied Physics Letters, 84(19):3789–3791, 2004. 4.3
- [113] YAGI, I., K. TSUKAGOSHI und Y. AOYAGI: *Growth control of pentacene films on SiO₂/Si substrates towards formation of flat conduction layers*. Thin Solid Films, 467(1-2):168–171, 2004. 4.3
- [114] GUNDLACH, D.J., H. KLAUK, C.D. SHERAW, C.-C. KUO, J.-R. HUANG und T.N. JACKSON: *High-Mobility, Low Voltage Organic Thin Film Transistors*. Electron Devices Meeting, 1999. IEDM Technical Digest. International, Seiten 111–114, 1999. 4.3
- [115] YOSHIDA, M., S. UEMURA DN T. KODZASA, T. KAMATA, M. MATSUZAWA und T. KAWAI: *Surface Potential Growth of an Insulator Layer for the High Performance Organic FET*. Synthetic Metals, 137:967–968, 2003. 4.3
- [116] NICHOLS, J.A., D.J. GUNDLACH und T.N. JACKSON: *Potential imaging of pentacene organic thin-film transistors*. Applied Physics Letters, 83(12):2366–2368, 2003. 4.4.1, 4.4.3
- [117] YONEYA, N., M. NODA, N. HIRAI, K. NOMOTO, M. WADA und J. KASAHARA: *Reduction of contact resistance in pentacene thin-film transistors by direct carrier injection into a-few-molecular-layer channel*. Applied Physics Letters, 85(20):4663–4665, 2004. 4.4.1, 4.17, 4.4.2, 4.4.3, 4.4.3, 4.5
- [118] BOLOGNESI, A., M. BERLIOCCI, M. MANENTI, A.D. CARLO, P. LUIGLI, K. LMIMOUNI und C. DUFOUR: *Effects of Grain Boundaries, Field-Dependent Mobility, and Interface Trap States of the Electrical Characteristics of Pentacene TFT*. IEEE Transactions On Electron Devices, 51(12):1997–2003, 2004. 4.4.3, 4.5, 4.6, 4.6

- [119] NECLIUDOV, P.V., M.S. SHUR, D.J. GUNDLACH und T.N. JACKSON: *Contact resistance extraction in pentacene thin film transistors*. Solid State Electronics, 47:259–262, 2003. 4.4.3, 4.6
- [120] ZAUMSEIL, J., K.W. BALDWIN und J.A. ROGERS: *Contact resistance in organic transistors that use source and drain electrodes formed by soft contact lamination*. Journal of Applied Physics, 93(10):6117–6224, 2003. 4.4.3, 4.5
- [121] BLANCHET, G.B., C.R. FINCHER, M. LEFENFELD und J.A. ROGERS: *Contact resistance in organic thin film transistors*. Applied Physics Letters, 84(2):296–298, 2004. 4.4.3
- [122] KLAUK, H., G. SCHMID, W. RADLIK, W. WEBER, L. ZHOU, C.D. SHERAW, J.A. NICHOLS und T.N. JACKSON: *Contact resistance in organic thin film transistors*. Solid State Electronics, 47:297–301, 2003. 4.4.3, 4.5
- [123] TERADA, K. und H. MUTA: *A New Method to Determine Effective MOSFET Channel Length*. Japanese Journal of Applied Physics, 18(5):953–959, 1979. 4.4.3
- [124] PANNEMANN, CH., T. DIEKMANN und U. HILLERINGMANN: *Nanometer scale organic thin film transistors with Pentacene*. Microelectronic Engineering 1, 67-68C:852–859, 2003. 4.4.3, 4.5
- [125] TAUR, Y. 'Some have called it gods gift to man', Caltech. 4.5
- [126] ROGERS, J.A., A. DODABALAPUR, Z. BAO und H.E. KATZ: *Low-voltage 0.1 μ m organic transistors and complementary inverter circuits fabricated with a low-cost form of near-field photolithography*. Applied Physics Letters, 75(7):1010–1012, 1999. 4.5
- [127] HILLERINGMANN, U. und C. PANNEMANN: *Imprint structured organic thin film transistors as driving circuit in single-use sensor applications*. Proceedings of SPIE Vol. 5253, Seiten 119–121, 2003. 4.5
- [128] VERLAAK, S., V. ARKHIPOV und P. HEREMANS: *Modeling of transport in polycrystalline organic semiconductor films*. Applied Physics Letters, 82(5):745–747, 2003. 4.5, 5.2.1
- [129] NECLIUDOV, P.V., M.S. SHUR, D.J. GUNDLACH und T.N. JACKSON: *Modeling of organic thin film transistors of different designs*. Applied Physics Letters, 88(11):6594–6597, 2000. 4.6
- [130] ZILKER, S.J., C. DETCHEVERRY, E. CANTATORE und D.M. DE LEEUW: *Bias stress in organic thin-film transistors and logic gates*. Applied Physics Letters, 79(8):1124–1126, 2001. 5, 5.2.3
- [131] PANNEMANN, CH., T. DIEKMANN und U. HILLERINGMANN: *Degradation of organic Field-Effect Transistors made of Pentacene*. Journal of Materials Research, 19(7):1999–2002, 2004. 5
- [132] GELINCK, G.H., T.C.T. GEUNS und D.M. DE LEEUW: *High-performance all-polymer integrated circuits*. Applied Physics Letters, 77(10):1487–1489, 2000. 5

- [133] PANNEMANN, CH., T. DIEKMANN und U. HILLERINGMANN: *On the Degradation of organic Field-Effect Transistors*. Proc. of the 16th International IEEE Conf. on Microelectronics ICM 2004, Seiten 79–82, 2004. IEEE Catalog Number: 04EX918, ISBN 0-7803-8656-6. 5.2.1
- [134] KAGAN, C.R., A. AFZALI und T.O. GRAHAM: *Operational and environmental stability of pentacene thin-film transistors*. Applied Physics Letters, 86:193505, 2005. 5.2.1
- [135] FARINA, L., A. BRILLANTE, R.G. DELLA VALLE, E. VENUTI, M. AMBOAGE und K. SYASSEN: *Pressure-induced phase transistion in pentacene*. Chemical Physics Letters, 375:490–494, 2003. 5.2.2
- [136] YE, R., M. BABA, K. SUZUKI, Y. OHISHI und K. MORI: *Effect of Annealing on Morphology of Pentacene Thin Films*. Japanese Journal of Applied Physics, 42(7A):4473–4475, 2003. 5.2.3, 5.2.3
- [137] DODABALAPUR, A., J. LAQUINDANUM, H.E. KATZ und Z. BAO: *Complementary circuits with organic transistors*. Applied Physics Letters, 69:4227–4229, 1996. 5.3
- [138] LEE, J.H., G.H. KIM, S.H. KIM, S.C. LIM, Y.S. YANG, J.H. YOUK, J. JANG und T. ZYUNG: *Longevity enhancemend of organic thin-film transistors by using a facile lamination passivation method*. Synthetic Metals, 143:21–23, 2004. 5.3
- [139] I.-C. HWANG, K. SEPPELT: *The Reduction of AuF₃ in Super Acidic Solution*. Zeitschrift für anorganische und allgemeine Chemie, 628(4):765–769, 2002. 5.3
- [140] EDER, F., H. KLAUK, M. HALIK, U. ZSCHIESCHANG, G. SCHMID und C. DEHM: *Organic electronics on paper*. Applied Physics Letters, 84(14):2673–2675, 2004. 6.1
- [141] KLAUK, H., D.J. GUNDLACH und T.N. JACKSON: *Fast Organic Thin-Film Transistor Circuits*. IEEE Electron Device Letters, 20(6):289–291, 1999. 6.1
- [142] KLAUK, H., M. HALIK, U. ZSCHIESCHANG, F. EDER, G. SCHMID und C. DEHM: *Pentacene organic transistors and ring oscillators on glass and on flexible polymeric substrates*. Applied Physics Letters, 82(23):4175–4177, 2003. 6.1
- [143] LIN, Y.-Y., A. DODABALAPUR, R. SARPESHKAR, Z. BAO, W. LI, K. BALDWIN und V.R. RAJU: *Organic complementary ring oscillators*. Applied Physics Letters, 74(18):2714–2716, 1999. 6.1
- [144] FIX, W., A. ULLMANN, J. FICKER und W. CLEMENS: *Fast polymer integrated circuits*. Applied Physics Letters, 81(9):1735–1737, 2002. 6.1

Anhang A

A.1 Reinigung A

Reinigung bei organischen Verschmutzungen

- entfernt organische Rückstände - Fotolacke - verschiedene Metalle - Salze

Prozessschrittfolge:

- NCW 1001 im Ultraschallbecken, 10'
- Spülen in vollentsalztem (VE) Wasser, 1'+1'+3'
- $H_2O_2 - H_2SO_4$ -Ätzlösung, 10', 80°C
- Spülen in VE-Wasser, 1'+1'+3'+... Widerstand $> 4M\Omega$
- Spülen und Trockenschleudern

A.2 Reinigung C

Reinigung bei metallbeschichteten Oberflächen

- entfernt Partikel - Fotolacke

Prozessschrittfolge:

- O_2 - Plasma-Reinigung, 2'
- In Aceton reinigen, 2'
- Spülen in VE-Wasser, 1'
- NCW 1001 im Ultraschallbecken, 10'
- Spülen in VE-Wasser, 1'+1'+3'
- Isopropanol, 5'
- Spülen in VE-Wasser, 1'
- Spülen und Trockenschleudern

Danksagung

Abschließend möchte ich mich bei allen Personen bedanken, ohne deren Unterstützung die Durchführung dieser Arbeit in dieser Form nicht zustandegekommen wäre. Mein Dank gilt daher:

- Prof. Dr.-Ing. Ulrich Hilleringmann, Leiter des Fachgebiets Sensorik, für die Bereitstellung dieses interessanten Forschungsthemas. Er stellte mir die Infrastruktur für die Durchführung der Experimente zur Verfügung, schaffte große Freiräume zu deren Bearbeitung und war stets zu fruchtbaren Diskussionen bereit.
- Prof. Dr. Veit Wagner, Internationale Universität Bremen, für die Übernahme der Zweitgutachteraufgabe.
- Meinen Kollegen Dipl.-Ing. Thomas Diekmann, Dipl.-Ing. Martin Dierkes, Dipl.-Ing. Tobias Balkenhol, Dipl.-Ing. Andreas Belgardt, Dipl.-Ing. Peter Scholz, Dipl.-Ing. Karsten Wolff und Dr.-Ing. Ralf Otterbach für zahlreiche Diskussionen, tatkräftige Unterstützung und das angenehme Arbeitsklima.
- Den Studienarbeitern und Diplomanden des Fachgebiets Sensorik, speziell Dipl.-Ing. Toni Koblenz für seine Arbeiten am LTO-Prozess.
- Dipl.-Ing. Heinz Funke, Werner Büttner, Dipl.-Ing. Jochen Menzel, den Auszubildenden und den studentischen Hilfskräften für die technische und logistische Unterstützung.
- Den Mitgliedern des DFG-Schwerpunktes für die intensive Zusammenarbeit, insbesondere:
 - Dr. Rainer Adelung und MSc Michael Scharnberg von der Universität Kiel,
 - Dipl.-Chem. Michael Voigt von der Universität Bonn,
 - Dr. Reinhard Scholz und Beynor Antonio Paez Sierra von der Universität Chemnitz,
 - Dr. Jens Pflaum von der Universität Stuttgart,
 - Prof. Dr. Christof Wöll und Dr. Gregor Witte von der Universität Bochum.
- Dipl.-Chem. Markus Lauhof, Dr. Stefan Benning und Dr. Thomas Haßheider, Physikalische Chemie - Universität Paderborn, für die Hilfe bei der Herstellung der ersten organischen Schichten, sowie für die zahlreichen Diskussionen.
- Dr. Olaf Hild, IPMS Fraunhofer Dresden, für die Bereitstellung des aufgereinigten Pentacens.
- Der DFG für die Förderung im Rahmen des DFG-Schwerpunktprogramms 1121.
- Und nicht zuletzt meiner Familie und meiner Freundin für die moralische Unterstützung in den vergangenen Jahren.

Index

- Abmessung, geometrische, 66
- AFM, 39, 42
- Alterung, 72
 - durch Sauerstoff, 75
 - durch Wasserdampf, 82
- Ammoniak, 45
- Argon-Silan, 49
- Aufdampfbedingungen, 53
- Austrittsarbeit, 28, 58
- Auswertung
 - statistische, 56
- Betriebsspannung, 94
- Bias, 83
- Bond-Verbindung, 75
- Brechungsindex, 45, 48, 49
- Chemical Vapour Deposition, 43
 - Low Pressure, 47
 - Low Pressure-, 45
 - Plasma Enhanced, 26, 49, 53, 95
- dangling-bond, 84
- Degradation, 74
- Degradationsmechanismus, 72
- Dielektrikum, 38, 39
- Doppelbindung
 - delokalisierte, 7
 - konjugierte, 6
- Drain-Kontakt, 4
- Dreizonensublimation, 57
- effektive Kanallänge, 64
- Elektronenstrahlverdampfung, 29, 58
- Ellipsometrie, 45
- Feldeffekt Transistor, organischer, 4
- Feldoxid, 25
- Flusssäure, 25
- Gate-Elektrode, 4
 - isolierte, 5, 38, 47
- Haftvermittler, 32, 41, 60, 62
- Hexamethyldisilazan, 32
- high-Pegel, 94, 97
- HOMO, 7, 9, 58
- Hopping-Transport, 9
- Hückel-Theorie, 7
- Inselbildung, 16
- Interdigital-Strukturen, 88
- Inverter, 93
 - kennlinie, 95
- Kanal
 - länge, 66
 - weite, 66
 - widerstand, 63, 66
- Kapselung, 85
- Konformität, 49, 63
- Kontakt
 - loch, 95, 97
 - metall, 27, 58, 59
 - widerstand, 59, 63, 66, 69, 75
- Korngrenzen, 12, 13, 16, 19, 42, 66, 78
- Kristallite
 - organische, 11, 40, 42, 66
- Ladungstransport, 60
- Ladungsträger
 - beweglichkeit, 4, 11, 42, 55, 57, 63, 66, 69, 77, 83, 93, 96
 - injektion, 28, 58
- Lasttransistor, 93
- Layout, 94
- Leckstrom, 29, 48, 51
- Leuchtdiode, organische, 3
- Lift-off, 62
- low-Pegel, 95, 97
- Low-Temperature-Oxide, 26, 47, 53, 95, 97
- LPCVD, 26
- Luftfeuchtigkeit, 74
- Luftsauerstoff, 74

- LUMO, 7, 9
- Metallisierung, 27
- Modellierung, 69
- n-Typ Halbleiter, 8
- Nickel-Haftschrift, 42
- Octadecyltrichlorsilan, 4, 32
- on-off-Rate, 57
- Oxidation
 - feuchte, 25, 39
 - trockene, 25, 39
- p-leitender Halbleiter, 9, 15
- Parameter-Analyse, 37
- Pentacen, 15
 - Chinon, 18, 77
 - Precursor, 31
 - Schichtdicke, 54
- Planartechnologie, 22
- Platine, 75
- Polytetrafluorethylen, 86
- Prozessdruck, 54
- Prozessschritte, 33
- PTFE, 86
- Rasterelektronenmikroskop, 60
- Rasterkraftmikroskop, 13, 39, 42
- Reinheit, 57
- RFID-Tag, 1, 93
- Ringoszillator, 93
- Rolle-zu-Rolle Produktion, 18
- Sauerstoff, 46, 49, 51, 57
- Sauerstoff-Plasma, 32, 40, 41, 88
- Schalt
 - frequenz, 67
 - geschwindigkeit, 65, 93
 - transistor, 93
- Schwellenspannung, 13, 15, 39, 41, 42, 56, 77, 78, 82, 89
- Shockley-Gleichungen, 10, 66, 69
- Silizid, 47
- Silizium
 - Wafer, 24
 - nitrid, 26, 45, 47
- Skalierbarkeit, 65
- Solarzelle, organische, 2
- Source-Kontakt, 4
- Sperreigenschaften, 93
- Spin-Coating, 18, 30
- Spitzenmessplatz, 37
- Sputtern, 27
- Stressmessungen, 75, 82
- Stromtreibfähigkeit, 93
- Stöchiometrie, 51
- Störstellen, 44
 - dichte, 49
- Subschwellsenpannungstromanstieg, 14, 40, 52
- Substrattemperatur, 16, 54
- Symmetrie, 15
- Taktfrequenzen, 1
- Tantal, 51
- Tantalpentoxid, 4, 27, 51, 53
- Teflon, 86
- Temperaturspannung, 69, 70
- Temperung, 49, 83
- TEOS, 26, 43
- Titannitrid, 47, 97
- Triethylsilan, 45, 47
- Ultraschallbondverfahren, 75
- Verdampfen, thermisches, 15, 31
- Verdampfungsgeschwindigkeit, 53
- Verhältnis, stöchiometrisches, 51
- Verstärkungsfaktor, 93, 98