

**Polymere Dielektrika für organische  
Feldeffekt-Transistoren mit Pentacen  
auf Foliensubstraten**

Zur Erlangung des akademischen Grades

**DOKTORINGENIEUR (Dr.-Ing.)**

der Fakultät für Elektrotechnik, Informatik und Mathematik  
der Universität Paderborn  
vorgelegte Dissertation  
von

Dipl.-Ing. Thomas Diekmann  
Warburg

Referent: Prof. Dr. Ulrich Hilleringmann  
Korreferent: Prof. Dr. rer. nat. Frank Schreiber

Tag der mündlichen Prüfung: 18.12.2007

Paderborn, den 20.12.2007

Diss. EIM-E/238



# Inhaltsverzeichnis

<b>1</b>	<b>Einleitung und Gliederung der Arbeit</b>	<b>1</b>
1.1	Einleitung . . . . .	1
1.2	Gliederung . . . . .	2
<b>2</b>	<b>Organischer Feldeffekt-Transistor</b>	<b>5</b>
<b>3</b>	<b>Grundlagen</b>	<b>9</b>
3.1	Grundlagen organischer Halbleiter . . . . .	9
3.2	Ladungstransportmechanismen in organischen Halbleitern . . . . .	13
3.3	Elektronische Prozesse an der Grenzfläche Metall/ organischer Halbleiter . . . . .	16
3.4	Ladungsträgerinjektion . . . . .	20
3.5	Der organische Halbleiter Pentacen . . . . .	23
3.6	Das elektrische Verhalten von OFETs . . . . .	26
<b>4</b>	<b>Substratauswahl</b>	<b>33</b>
4.1	Substrate . . . . .	34
4.1.1	Polyethylenterephthalat (PET) . . . . .	36
4.1.2	Polyethylenaphthalat (PEN) . . . . .	39
4.1.3	Polypropylen (PP) . . . . .	41
4.1.4	Polyimid-Folie . . . . .	43
4.2	Optische Qualitätsüberwachung bei der Substratherstellung . . . . .	45
4.2.1	Bildsensor . . . . .	47
4.2.2	Beleuchtung . . . . .	52
4.2.3	System und Verfahren zur Partikeldetektion . . . . .	54
4.2.4	Anwendungsbeispiel zur Qualitätsüberwachung in der Blasfolienextrusion . . . . .	55
<b>5</b>	<b>Polymere Gate-Dielektrika</b>	<b>61</b>
5.1	Polyimid als Dielektrikum . . . . .	64
5.2	<i>Bectron-Lack</i> . . . . .	66
5.3	Organische-anorganische Nanokompositmaterialien . . . . .	67
5.4	Acrylatmonomer . . . . .	70
5.5	Methacryloxypropyltrimethoxysilan . . . . .	71
<b>6</b>	<b>Schichtherstellung und Transistoraufbau</b>	<b>73</b>
6.1	Substrate . . . . .	75
6.2	Gate-Elektroden . . . . .	77
6.3	Dielektrika . . . . .	79
6.4	Drain- und Source-Kontakte . . . . .	82
6.4.1	Strukturierung der Kontakte . . . . .	84
6.4.2	Prozessabhängige Kontaktformen . . . . .	85
6.5	Organischer Halbleiter . . . . .	87

6.6	Prozessabfolge für die OFETs . . . . .	89
6.6.1	OFETs mit gemeinsamer Gate-Elektrode . . . . .	90
6.6.2	OFETs mit einzeln ansteuerbarer Gate-Elektrode . . . . .	91
<b>7</b>	<b>Polymere Gate-Dielektrika auf Silizium</b>	<b>93</b>
7.1	Charakterisierung . . . . .	93
7.2	OFETs mit Polyimid . . . . .	95
7.2.1	Polyimid auf Silizium-Gate . . . . .	95
7.2.2	Frei ansteuerbare Transistoren mit Polyimid . . . . .	102
7.3	OFETs mit <i>Bectron PL 4122-40 E BLF FLZ</i> . . . . .	105
7.4	OFETs auf organisch-anorganischem Nanokompositlack . . . . .	108
7.4.1	Nanokompositlack auf Silizium-Gate . . . . .	108
7.4.2	Power-OFET auf Nanokompositlack mit Si-Gate . . . . .	114
7.4.3	Sauerstoffplasmabehandlung . . . . .	116
7.4.4	Nanokompositlack auf frei beschaltbarem Metall-Gate . . . . .	120
7.4.5	Vergleich aufgesputterter und aufgedampfter Kontakte . . . . .	125
7.4.6	Untersuchung unterschiedlicher Gate-Metalle . . . . .	130
7.5	Methacryloxypropyltrimethoxysilan . . . . .	134
<b>8</b>	<b>OFETs auf polymeren Substraten</b>	<b>139</b>
8.1	Nanokompositlack auf Foliensubstraten . . . . .	139
8.1.1	Polyethylenterephthalat-Folie . . . . .	140
8.1.1.1	Sauerstoffplasmabehandlung . . . . .	142
8.1.1.2	Optimierte Befestigung des Foliensubstrates . . . . .	146
8.1.2	Polypropylen-Folie . . . . .	147
8.1.3	Polyimid-Folie . . . . .	149
8.1.4	Power-OFET auf Nanokompositlack und PET-Substrat . . . . .	152
8.2	Acrylatmonomer auf PET . . . . .	153
8.2.1	Einfluss einer Sauerstoffplasmabehandlung . . . . .	154
8.2.2	Einfluss der Schichtdicke . . . . .	156
8.2.3	Einfluss einer Funktionsschicht auf die Transistorparameter . . . . .	158
8.2.4	Kontaktstrukturierung mittels Schattenmaske . . . . .	160
8.3	Abscheiden von Pentacen im Grobvakuum . . . . .	162
<b>9</b>	<b>Schaltungen</b>	<b>167</b>
9.1	Inverter . . . . .	167
9.1.1	Inverter mit Titan-Gate . . . . .	169
9.1.2	Inverter mit Gold-Gate . . . . .	171
9.1.3	Fazit . . . . .	172
<b>10</b>	<b>Zusammenfassung und Ausblick</b>	<b>173</b>
10.1	Zusammenfassung . . . . .	173
10.2	Ausblick . . . . .	175
10.3	Fazit . . . . .	176
	<b>Literaturverzeichnis</b>	<b>177</b>
	<b>Abbildungsverzeichnis</b>	<b>193</b>
	<b>Tabellenverzeichnis</b>	<b>200</b>

---

<b>A Anhang</b>	<b>A</b>
A.1 Reinigungsschritte . . . . .	A
A.1.1 Reinigung A (Rg A) . . . . .	A
A.1.2 Reinigung C (Rg C) . . . . .	A
<b>B Danksagung</b>	<b>C</b>
<b>Index</b>	<b>D</b>



# 1 Einleitung und Gliederung der Arbeit

## 1.1 Einleitung

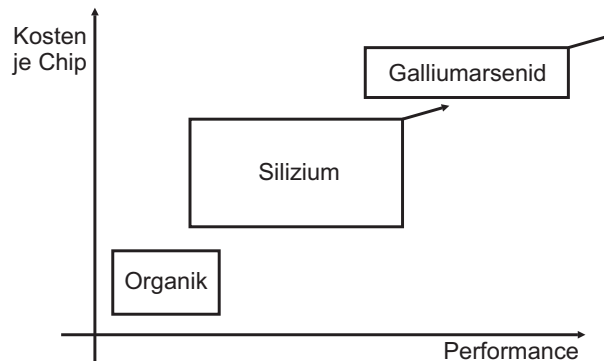
In den vergangenen Jahren wurden die Forschungsarbeiten auf dem Gebiet der organischen Halbleiter deutlich intensiviert. Motiviert werden die Arbeiten durch die Auffassung, mit Hilfe der organischen Halbleiter sehr kostengünstig elektrische Bauelemente und Schaltungen auf flexiblen Substraten im unteren Leistungsspektrum herstellen zu können, für die die bisherigen konventionellen Halbleiter wie beispielsweise Silizium und Galliumarsenid zu teuer sind. Polymere Materialien und organische Halbleiter bieten aufgrund ihrer Löslichkeit in Lösungsmitteln bzw. der Möglichkeit der thermischen Verdampfbarkeit den Vorteil, sich mit modernen Beschichtungstechniken verarbeiten zu lassen. Die Vorstellungen einiger Forscher gehen sogar so weit, dass in Zukunft elektronische Schaltungen mit Drucktechnologie im *Rolle-zu-Rolle*-Verfahren bzw. mit Hilfe von Tintenstrahldruckern hergestellt werden können.



**Abbildung 1.1:** Anwendungsbeispiel für gedruckte Elektronik: Ein aufrollbares Display in einem Handy [1].

Als mögliche Applikationen sind beispielsweise Schaltungen und Sensoren für die Einmal-Anwendung in der Medizin, gedruckte RFID-Etiketten [2, 3, 4] als Ersatz des Strichetikettes auf Verkaufsverpackungen, flexible Displays [5, 6] (z. B. für den Einsatz als aufrollbares Display im Handy, siehe Abbildung 1.1), elektronische Grußkarten aber auch großflächig hergestellte Solarzellen [7, 8] denkbar. Häufig werden in diesem Zusammenhang die Begriffe Plastik- oder Polymerelektronik und *low cost - low performance*-Elektronik genannt. Letzterer bezieht sich auf die elektrische Leistungsfähigkeit (Performance) der Schaltungen mit organischen Halbleitern, die zumeist nicht die Qualität der Schaltungen mit Silizium erreichen. In der Grafik in Abbildung 1.2 ist eine schematische Zuordnung der organischen Elektronik bezüglich ihrer elektrischen Performance und ihrer Herstellungskosten im Vergleich zu Schaltungen aus Silizium und Galliumarsenid dargestellt. Dabei wird deutlich, dass die Schaltgeschwindigkeit der

anorganischen Halbleiter stetig zunimmt. Allerdings lassen sich die Kosten je Chip, basierend auf Silizium oder Galliumarsenid, für Anwendungen mit geringer elektrischer Leistungsfähigkeit nicht beliebig senken. Daher entsteht eine Lücke im unteren Leistungsbereich, die mit Hilfe der organischen Halbleiter geschlossen werden könnte.



**Abbildung 1.2:** Schematische Einordnung der organischen Elektronik in Relation zu Silizium- bzw. Galliumarsenid-Schaltungen bezüglich der elektrischen Performance und der Produktionskosten.

Zu den ersten kommerziellen Anwendungen der organischen Halbleiter zählen Displays mit monochromen organischen Leuchtdioden (OLEDs) auf Glas-Substrat. Diese werden über Dünnschicht-Transistoren (TFTs) aus amorphem Silizium angesteuert und finden z. B. in MP3-Playern oder als Zusatzdisplay in einigen Mobiltelefonen Anwendung. Bereits 2003 haben einige Anbieter versucht, Farbdisplays mit OLEDs in kommerziellen Produkten einzusetzen. Als Beispiel lassen sich Displays in Autoradios der Firma *Pioneer* sowie in einer Serie von Mobiltelefonen des Herstellers *Motorola* anführen [9]. Allerdings reichte bislang die Langzeitstabilität der Leuchtdioden aufgrund der unterschiedlichen Alterung der roten, blauen und grünen OLEDs für die tägliche Verwendung noch nicht aus. Einen neuen Versuch zur Markteinführung haben einige Displayhersteller (z. B. *Samsung SDI* [10]) für das Jahr 2007 angekündigt, bei dem mehrfarbige organische Displays in Mobiltelefone eingebaut werden sollen. Darüber hinaus sind weitere Aktivitäten zur Markteinführung von Displays geplant, beispielsweise hat die Firma *Plastic-Logic* in der Tagespresse [11] den Bau einer großen Fertigungsstätte für gedruckte Elektronik in Dresden angekündigt. Die Firma *PolyIC* gibt an, bis Ende 2007 erste gedruckte elektronische Sicherungsetiketten bis zur Marktreife entwickelt zu haben [12].

## 1.2 Gliederung

In diesem Kapitel wird die Struktur der Arbeit umschrieben. An eine kurze Vorstellung des organischen Feldeffekt-Transistors im Kapitel 2 schließt sich das Grundlagenkapitel (Kapitel 3) an. Es dient dazu, einen kleinen Überblick zu einigen wichtigen Phänomenen im Zusammenhang mit organischen Halbleitern zu geben, die das Verständnis der vorgestellten Ergebnisse fördern sollen. Neben Grundlagen zur chemischen Struktur organischer Halbleiter wird auf einige Aspekte zu den Ladungstransportmechanismen eingegangen. Darüber hinaus befasst sich ein weiterer Abschnitt mit der Ladungsträgerinjektion, die essentiell für die Funktion organischer Transistoren ist. Außerdem wird das in dieser Arbeit verwendete organische Halbleitermaterial vorgestellt und es werden einige Gesichtspunkte zum elektrischen Verhalten der organischen Feldeffekt-Transistoren erörtert.



An die Grundlagen schließt sich das Kapitel 4 an, das sich mit der Substratauswahl beschäftigt. Mit Blick auf die Herstellung von Bauelementen auf polymeren Substraten werden wichtige Eigenschaften ausgewählter Folien vorgestellt und ihre Anwendung als Trägermaterial in der Polymerelektronik diskutiert. Da die Qualität des Substrates von entscheidender Bedeutung für die darauf zu fertigenden Schaltungen ist, wird zusätzlich eine kostengünstige Möglichkeit zur optischen Qualitätsüberwachung bei der Substratherstellung erörtert. Dies erfolgt am Anwendungsbeispiel einer Qualitätsüberwachung in der Blasfolienextrusion.

Für den Einsatz von Folien als Trägermaterial in der Polymerelektronik ist ein geeignetes Gate-Dielektrikum erforderlich. Die bisherigen, in der Halbleitertechnologie eingesetzten und etablierten Dielektrika können vielfach die Anforderungen hinsichtlich Prozessierbarkeit und mechanischer Flexibilität nicht erfüllen. Daher werden im Kapitel 5 einige polymere Dielektrika vorgestellt, die später bei der Herstellung von Teststrukturen auf Siliziumsubstrat und zum Teil auch auf Foliensubstraten als Gate-Dielektrikum zum Einsatz kommen.

Im darauf folgenden Kapitel 6 werden der Schichtaufbau und die Herstellung der Teststrukturen im Detail erläutert. Hier sind wichtige Aspekte zur Prozessierung der verwendeten Proben zu finden, die zum Teil in starker Anlehnung an die Mikro- und Halbleitertechnologie erfolgt.

Das Kapitel 7 stellt Ergebnisse von OFETs mit polymeren Dielektrika vor, die noch einkristalline Siliziumscheiben als Substratmaterial verwenden. Neben dem Einsatz der Dielektrika in den Bauelementen wird das Pentacen-Wachstum auf den Dielektrika sowie der Einfluss von Schritten zur Prozessoptimierung – beispielsweise die Vorbehandlung der Proben im Sauerstoffplasma – untersucht.

Im Kapitel 8 werden die Ergebnisse von OFETs, die verschiedene polymere Substrate als Trägermaterial verwenden, erörtert. Neben einer Bewertung der Substratmaterialien anhand der erzielten Ergebnisse werden unterschiedliche Aspekte mit Blick auf eine Steigerung der elektrischen Transistoreigenschaften beleuchtet und hinsichtlich der unterschiedlichen polymeren Dielektrika bewertet.

Erste logische Grundschaltungen von organischen Transistoren mit den untersuchten Dielektrika sind in Kapitel 9 zu finden. Dabei kommen nochmals oxidierte Siliziumscheiben als Substratmaterial zum Einsatz, die jedoch genausogut durch ein Glassubstrat mit identischer Oberflächenqualität ersetzt werden könnten.

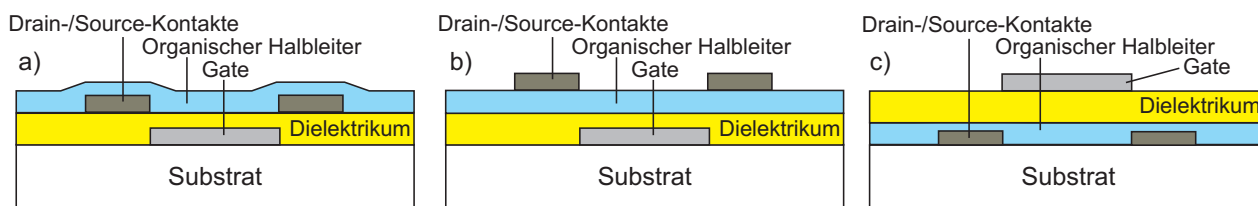
Abgerundet wird die Arbeit durch eine abschließende Zusammenfassung sowie einen Ausblick, der Ansatzpunkte für zukünftige, weiterführende Forschungsarbeiten vorschlägt.



## 2 Organischer Feldeffekt-Transistor

Ein wesentliches Bauelement für die Elektronik auf Plastik ist der organische Feldeffekt-Transistor (OFET). Seine Eigenschaften bestimmen die Leistungsfähigkeit und Schaltgeschwindigkeit möglicher integrierter organischer Schaltungen. In den vergangenen Jahren haben sich drei verschiedene Transistorarchitekturen etabliert:

- ein Aufbau mit *Bottom Gate* und *Bottom Drain-* und *Source-Kontakten* (auch unter dem Begriff *Inverted Coplanar*-Struktur bekannt, siehe Abbildung 2.1 a),
- eine Struktur mit *Bottom Gate* sowie *Top Drain-* und *Source-Kontakten* (*Inverted Staggered*, siehe Abbildung 2.1 b)
- und eine Anordnung mit *Top Gate* (*Noninverted Staggered*, siehe Abbildung 2.1 c) [13]



**Abbildung 2.1:** Querschnitt durch drei häufig verwendete OFET-Architekturen: a) Aufbau mit *Bottom Gate* und *Bottom Drain-* und *Source-Kontakten*, b) *Bottom Gate* und *Top Drain-* und *Source-Kontakte* und c) Architektur mit *Top Gate*.

Der Aufbau mit *Bottom Gate* und *Bottom Drain-* und *Source-Kontakten* zählt hinsichtlich der Probenherstellung zu den vielseitigsten Strukturen. Er lässt sich durch die Anwendung der aus Mikro- und Halbleitertechnologie bekannten Prozessschritte herstellen. Ebenso können zu seiner Herstellung eine Vielzahl konventioneller Drucktechniken zum Einsatz kommen. Schnelle Transistoren, die zugleich ausreichend große Ströme treiben können, erfordern genau strukturierte Elektroden für kleine Kanallängen. Daher kommt die fotolithografische Strukturierung der Elektroden mit einem Auflösungsvermögen bis unter einem Mikrometer bevorzugt zur Anwendung, weil selbst mit angepassten Drucktechniken bislang nur minimale Auflösungen von etwa 20 – 50  $\mu\text{m}$  zu realisieren sind. Der wesentliche Vorteil dieser Architektur liegt im abschließenden Abscheiden des chemisch empfindlichen organischen Halbleiters. Die für den organischen Halbleiter kritischen Prozessschritte – z. B. das Auftragen eines Dielektrikums (siehe Abbildung 2.1 c) oder die fotolithografische Strukturierung der Drain- und Source-Kontakte – sind bereits vor dem Aufbringen des Halbleiters ausgeführt und können das aktive Material chemisch nicht mehr beeinträchtigen.

Mit Hilfe dieser Struktur lassen sich einzelne Transistoren und einfache Schaltungen bauen, bei denen der Halbleiter, abhängig von seiner Konsistenz, ganzflächig durch Aufschleudern (*Spin-Coating*) oder Aufdampfen auf den Proben deponiert wird. Erst bei aufwändigeren Schaltungen

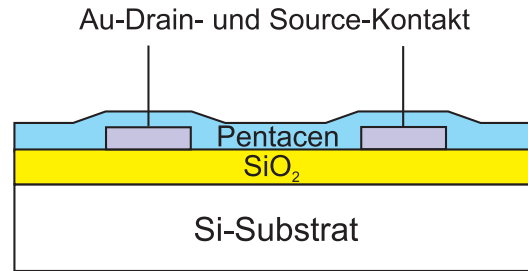
oder wenn hohe Leckströme durch die aktive Schicht fließen, scheint nach heutigen Erkenntnissen eine Strukturierung der halbleitenden Dünnschicht unumgänglich. Die in [14] veröffentlichten Ergebnisse belegen, dass eine Strukturierung sich nicht zwangsläufig verschlechternd auf die elektrischen Eigenschaften der hergestellten Bauelemente auswirkt.

Vergleichende Betrachtungen in der Literatur berichten über einen Vorteil der *Inverted Staggered*-Struktur, deren Transistoren über eine größere elektrische Performance als bei der *Inverted Coplanar*-Architektur verfügen [15, 16]. Der Grund liegt in der verbesserten Kontaktierung der Elektroden [17], die sich beim Abscheiden an die Morphologie des Halbleitermaterials anpassen. Häufig lassen sich diese Elektroden aber nicht fotolithografisch strukturieren, weil die Prozessschritte das organische Halbleitermaterial erheblich beeinträchtigen, in deren Folge es als aktives Material unbrauchbar wird. Speziell für die *Top*-Kontakte auf Pentacen kommt eine Schattenmaske aus z. B. Silizium oder Metallfolie zum Einsatz, jedoch liegt die maximale Auflösung lediglich bei etwa 10  $\mu\text{m}$  [18]. Anhand dieser Schichtfolge können einzelne Transistoren gut hergestellt werden. Sollen dagegen diese Transistoren zu einfachen Grundschaltungen verbunden werden, ist zumeist ein strukturierter Halbleiterfilm erforderlich. Daher hat sich dieser Aufbau trotz seiner etwas besseren Leistungsfähigkeit nicht durchsetzen können.

Bei dem dritten vorgestellten Transistoraufbau handelt es sich um die *Noninverted Staggered*-Struktur (siehe Abbildung 2.1 c). Hier werden zunächst die Drain- und Source-Kontakte auf dem Trägermaterial strukturiert. Ähnlich wie bei den Transistoren mit *Inverted Coplanar*-Aufbau sind hinsichtlich der Strukturierung der Elektroden keine Einschränkungen zu berücksichtigen, da weder organischer Halbleiter noch Dielektrikum durch die Prozessschritte beeinträchtigt werden können. Bei diesem Aufbau sollte der Halbleiter eine ebene Grenzfläche zum Gate-Dielektrikum bilden, die später eine entscheidende Rolle für eine hohe Leistungsfähigkeit der Bauelemente spielt. Es bleibt zu berücksichtigen, dass sowohl die Verfahrensschritte zum Auftragen und Strukturieren des Dielektrikums als auch der Gate-Elektrode den organischen Halbleiter nicht wesentlich beeinträchtigen dürfen. Der kritische Teil der beiden zuletzt genannten Schichten liegt in der Prozessführung für das Gate-Dielektrikum, da es im direkten Kontakt mit dem chemisch empfindlichen organischen Halbleiter steht.

Gegenüber der bei der *Inverted Coplanar*- und der *Inverted Staggered*-Struktur gänzlich ungeschützten aktiven Halbleiterschicht verfügt der *Noninverted Staggered*-Aufbau bereits über eine Kapselung des Aktivmaterials gegenüber Umwelteinflüssen [19]. Allerdings lassen sich über Art und Umfang der Kapselung pauschal keine Aussagen treffen, da es sich um material- und architektur-spezifische Parameter handelt. Im Hinblick auf die Massenproduktion zeichnet sich eine Favorisierung dieser in Abbildung 2.1 c skizzierten Struktur ab, da der Ansatz am besten mit den bisher bekannten Druckverfahren korrespondiert. Letztendlich ist die zu wählende Architektur aber stark von den beabsichtigten Anwendungen, dem Halbleitermaterial und der verfügbaren Prozesstechnik abhängig.

Um erste Erfahrungen mit OFETs zu sammeln, wurde in der Vergangenheit ein recht einfacher Transistoraufbau gemäß der *Inverted Coplanar*-Architektur gewählt, bei dem lediglich der Halbleiter aus einem organischen Material besteht [20]. In Abbildung 2.2 ist exemplarisch diese einfache Transistorarchitektur dargestellt, bei der das Siliziumsubstrat gleichzeitig als Gate-Elektrode dient. Darauf wurde ein thermisches Oxid mit hervorragenden isolierenden Eigenschaften aufgewachsen. Die Drain- und Source-Elektroden wurden mittels Fotolithografie strukturiert und abschließend wurde der organische Halbleiter, in diesem Beispiel das p-leitende Pentacen, aufgetragen. Sobald aber ein nichtleitendes Substratmaterial eingesetzt oder einfache Schaltungen hergestellt werden sollen, kommen die Strukturen aus Abbildung 2.1 a oder c zum Einsatz.



**Abbildung 2.2:** Organischer Transistor auf Silizium, welches gleichzeitig als Gate-Elektrode dient, mit  $\text{SiO}_2$  als Gate-Dielektrikum, *Bottom* Drain- und Source-Kontakten aus Gold (Au) und Pentacen als organischem Halbleiter.

Im Rahmen der Forschungsarbeiten zu organischen Transistoren wird zur näherungsweisen Beschreibung der Funktionsweise vorrangig der Feldeffekt angewendet, da es sich bei den gebauten OFETs um Dünnschicht-Transistoren (TFT: *Thin Film Transistor*) handelt, die der Gruppe der IGFETs (*Insulated Gate Field Effect Transistor*) zuzuordnen sind. Die Gate-Elektrode des unipolaren IGFETs ist über das Gate-Dielektrikum vom Transistorkanal isoliert [21]. Unter Vernachlässigung des Gate-Leckstromes lässt sich durch Anlegen einer positiven oder negativen Gate-Spannung der Strom längs des Kanals zwischen den Drain- und Source-Kontakten nahezu leistungslos steuern [22]. Dabei wird die Ladungsträgerdichte im Oberflächenbereich der halbleitenden Schicht durch das äußere, senkrecht zur Oberfläche wirkende elektrische Feld der Gate-Elektrode beeinflusst. Die über die ohmschen Drain- und Source-Kontakte in die Halbleiterschicht injizierten Ladungsträger werden abhängig von Polarität und Größe des vom Gate ausgehenden elektrischen Feldes an der Grenzfläche Halbleiter/Dielektrikum im leitfähigen Kanal angesammelt (Anreicherung [engl.: *Enhancement*]) oder daraus verdrängt (Verarmung [engl.: *Depletion*]). Abweichend von den MOS-Transistoren ist für einen niedrigen Sperrstrom (*Off*-Strom) eines TFTs im ausgeschalteten Zustand die geringe Leitfähigkeit des Kanals und damit des halbleitenden Materials eine zwingende Voraussetzung. Eine Inversion in organischen TFTs konnte nach den Ausführungen in [23] bislang nicht nachgewiesen werden.

Viele der in der Literatur beschriebenen Pentacen-Transistoren mit p-leitenden Eigenschaften sind selbstsperrend. D. h. der Transistor befindet sich im “*normally off*”-Zustand. Im Betrieb haben Drain-Source-, Gate-Source- und Schwellenspannung das gleiche Vorzeichen [24], wobei erst durch das Anlegen einer ausreichenden negativen Gate-Source-Spannung ein leitfähiger Kanal durch Anreicherung der Majoritätsladungsträger (Löcher) an der Grenzfläche zwischen dem Dielektrikum und dem organischen Halbleiter zustande kommt. Aufgrund der geringen Anzahl an freien Ladungsträgern im Kanal müssen für einen Stromfluss durch den Transistor am Source weitere Löcher in den Kanal injiziert werden.

Während bei den Silizium-Transistoren positive bzw. negative Betriebsspannungen von zwei bis fünf Volt üblich sind, können bei den OFETs durchaus Werte bis  $\pm 80$  V angelegt werden. Ursächlich beruht die hohe Betriebsspannung auf der geringen Ladungsträgerbeweglichkeit, die sich nach langjähriger Forschung mit  $\mu = 1 \text{ cm}^2/\text{Vs}$  im Bereich der Werte von amorphem Silizium bewegt [25, 26] und zu einer ersten Reduzierung der Betriebsspannung geführt hat. Die Ladungsträgerbeweglichkeit wird maßgeblich durch die molekulare Ordnung im halbleitenden Film bestimmt. In einem ungeordneten Pentacen-Film ist der Transport der Ladungsträger von Molekül zu Molekül erschwert, dementsprechend ist bei diesen Filmen nur eine geringe Ladungsträgerbeweglichkeit zu ermitteln. Mit steigendem Grad der molekularen Ordnung nähert sich die Beweglichkeit den Werten des einkristallinen organischen Halbleitermaterials an.

Über die Morphologie des halbleitenden Pentacen-Films kann ein entscheidender Einfluss auf die Eigenschaften der Transistoren ausgeübt werden. Allerdings lässt sich bislang die Struktur des Films nur bedingt während der Prozessierung steuern. Neben einer ebenen Grenzfläche erfordert das Wachstum eine ausreichende Oberflächenenergie. Entspricht die Oberfläche des Gate-Dielektrikums hinsichtlich der Oberflächenenergie nicht den notwendigen Wachstumsbedingungen, können diese Eigenschaften ggf. durch einen Haftvermittler verbessert werden [16, 27].

Neben der Ordnung in der Halbleiterschicht lässt sich die Betriebsspannung über das Gate-Dielektrikum selbst beeinflussen. Abgesehen von den Charakteristika an der Grenzfläche kann durch eine größere Permittivität die Betriebsspannung abgesenkt werden, die sich proportional zum Drain-Strom verhält. Gleichzeitig kann das Dielektrikum mit größerer Permittivität aber auch eine ungünstige Oberflächenenergie für das Pentacen-Wachstum aufweisen oder Hysterese-Effekte hervorrufen, die in der Endsumme in einer Verschlechterung der Transistorperformance resultieren.

Ein weiterer Aspekt zur Absenkung der erforderlichen Spannungen ist die Schichtdicke des Dielektrikums im Aktivbereich des Transistors, die sich antiproportional zum Drain-Strom verhält. Bei Silizium als Substratmaterial und einem hochwertigen, thermisch aufgewachsenen Siliziumdioxid genügt zur ausreichenden elektrischen Isolation eine Schichtdicke deutlich unter 100 nm. Dem entgegen wirkt z. B. bei Folien als kostengünstigem Trägermaterial die notwendige Applikation von geeigneten Gate-Dielektrika, bei denen es sich zumeist um polymere Materialien handelt. Sie erfordern zur ausreichenden elektrischen Isolation gegenüber Siliziumdioxid häufig Schichtdicken von mehr als 300 nm. Ein weiterer gegenläufiger Aspekt sind gerade bei dünnen polymeren Filmen häufiger in der Schicht auftretende Defekte z. B. in Form von Pinholes, die die Ausbeute an funktionsfähigen Bauelementen bzw. Schaltungen absenken. Außerdem kann die zu berücksichtigende Oberflächenrauigkeit des Substratmaterials eine weitere Steigerung der Schichtdicke benötigen, um das Gate elektrisch hinreichend vom Transistor kanal zu trennen. In Einzelfällen sind in der Literatur aber auch schon OFETs auf sehr dünnen anorganischen dielektrischen Schichten von 3,5 nm Dicke auf einer Folie als Substratmaterial hergestellt worden [28].

## 3 Grundlagen

### 3.1 Grundlagen organischer Halbleiter

Organische Halbleiter bestehen aus Kohlenwasserstoff-Verbindungen in Form von kleinen organischen halbleitenden Molekülen mit geringem Molekulargewicht, so genannten *Small Molecules*, oder auch halbleitenden Polymeren [29]. Beiden Stoffgruppen gemeinsam sind die speziellen Eigenschaften der Kohlenstoffverbindungen, die die Basis für das elektronische Verhalten bilden. Die folgenden Ausführungen beleuchten die Grundlagen organischer Halbleiter im Hinblick auf das in dieser Arbeit verwendete Halbleitermaterial Pentacen, dessen Moleküle sich aus fünf linear annelierten Benzen-Ringen zusammensetzen. Viele der folgenden Aspekte lassen sich aber auch auf andere organische Halbleitermaterialien übertragen.

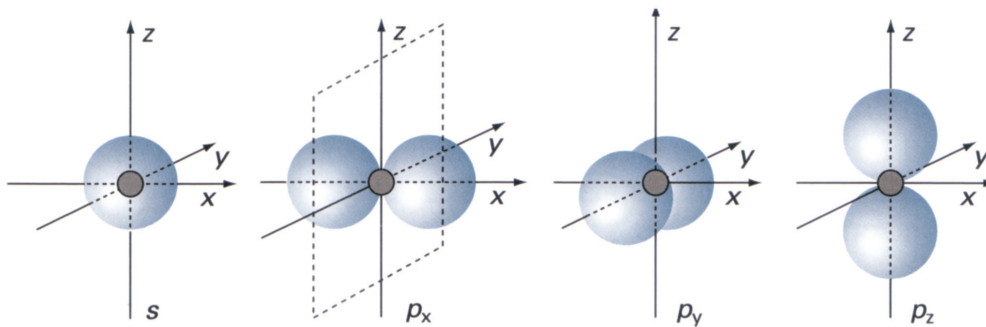
Um die organischen Halbleiter mit ihrem Grundprinzip vorzustellen, ist ein Ausflug in die organische Chemie notwendig. Hinter dem historisch geprägten Begriff der *organischen Chemie* verbirgt sich die Chemie der Kohlenstoff-Verbindungen. Die Bezeichnung *organisch* kann dabei irreführend sein, da zahlreiche organische Verbindungen nichts mit organischen Lebewesen zu tun haben und schon bereits vor dem ersten Leben auf der Erde existierten [30].

Zur Erklärung spezieller Eigenschaften des vierwertigen Kohlenstoffs wird üblicherweise die Quantenmechanik herangezogen. Mit Hilfe der durch Näherungsmethoden ermittelten Lösungen der *Schrödinger*-Gleichung lassen sich approximativ die verschiedenen Zustände (Wellenfunktionen) der sich um den Atomkern eines Elementes bewegend Elektronen beschreiben. Aufgrund der Komplexität der Quantenmechanik fokussieren die Ausführungen hier einige wesentliche Resultate hinsichtlich des Aufbaus der Elektronenhülle von Atomen und im weiteren Verlauf von Molekülen. Nach der *Heisenbergschen Unschärferelation* ist es unmöglich, den exakten Aufenthaltsort eines Elektrons zu einem bestimmten Zeitpunkt zu bestimmen. Es lässt sich lediglich eine räumliche Umgebung (häufig als *Orbital* bezeichnet) abgrenzen, in der sich das Elektron mit hoher Wahrscheinlichkeit aufhält [31].

Der Benzen-Ring bildet den Grundbaustein für das Pentacen. Seine chemischen Bestandteile setzen sich aus Elementen zusammen, deren Energieniveaus lediglich die Hauptquantenzahlen  $n = 1$  und  $n = 2$  mit Elektronen besetzen. Dementsprechend werden hier nur die relevanten *s*- und *p*-Orbitale betrachtet, die von den Elektronen in den Atomorbitalen bzw. in den Molekülorbitalen bei der Bindungsbildung gemäß der *Oktettregel* belegt werden können [32].

Das *s*-Orbital für die Hauptquantenzahl  $n = 1$  (auch *1s*-Orbital genannt) kann nach dem *Pauli-Prinzip* von zwei Elektronen mit antiparallelem Spin besetzt werden und hat eine um den Kern ausgeprägte Kugelform, deren Zentrum symmetrisch im Ursprung eines kartesischen Koordinatensystems anzuordnen ist. Bei der Hauptquantenzahl  $n = 2$  werden vier Orbitale gebildet, die insgesamt mit bis zu acht Elektronen aufgefüllt werden können. In Analogie zum *1s*-Orbital weist das *2s*-Orbital ebenfalls eine Kugelsymmetrie auf, allerdings ist im Zentrum des *2s*-Orbitals eine Knotenkugel zu finden [33]. Dagegen bestehen die drei *2p*-Orbitale aus

jeweils zwei so genannten Orbitallappen, die hantelförmig mit einer Knotenfläche in der Mitte, an der die Wellenfunktion ihr Vorzeichen wechselt, angeordnet sind. In der Knotenfläche ist die Lösung der *Schrödinger*-Gleichung identisch Null, d. h. die Wahrscheinlichkeit an dieser Stelle ein Elektron anzutreffen, ist ebenfalls Null. Die drei  $2p$ -Orbitale verlaufen entlang der  $x$ -,  $y$ - und  $z$ -Achse des kartesischen Koordinatensystems und sind senkrecht zueinander angeordnet (vergleiche Abbildung 3.1). Jedes Atomorbital kann von bis zu zwei Elektronen mit antiparallelem Spin besetzt werden (*Pauli-Prinzip*).



**Abbildung 3.1:** Atomorbital des Kohlenstoffs für das Energieniveau  $n = 2$ . Die Knotenfläche des  $2p_x$ -Orbitals wird durch eine gestrichelte Umrandung angedeutet. Die  $p$ -Orbitale weisen eine Hantelform mit zwei Kugeln an den Enden auf. In der Literatur ist der Übersicht halber häufig eine leicht verzerrte Darstellung zu finden [33].

Am Beispiel des Kohlenstoffatoms mit seinen sechs Elektronen soll die Besetzung der Orbitale veranschaulicht werden. Im Grundzustand wird zunächst das  $1s$ -Orbital mit zwei Elektronen nach dem *Pauli-Prinzip* mit antiparallelem Spin besetzt, darauf folgend das  $2s$ -Orbital mit ebenfalls zwei Elektronen. Nach der *Hundschen Regel* füllen die Elektronen die  $2p$ -Orbitale des Kohlenstoffatoms als erstes mit parallelem Spin auf, d. h. es werden zwei  $2p$ -Orbitale mit je einem Elektron mit zueinander parallelem Spin besetzt. Bei Atomen mit mehr Elektronen würde zuerst das dritte  $2p$ -Orbital durch ein Elektron mit parallelem Spin belegt, anschließend werden die Orbitale von Elektronen mit antiparallelem Spin aufgefüllt [32].

Zur näherungsweisen Beschreibung der Elektronenzustände von Molekülen, die über kovalente Bindungen von Atomen durch ihre ähnliche Elektronegativität gebildet werden, wird hauptsächlich die *Molekülorbitaltheorie* und die *Valenzbindungstheorie* herangezogen. Mit Hilfe der *Molekülorbitaltheorie* lassen sich die Elektronenzustände eines Moleküls durch Wellenfunktionen (Lösungen der *Schrödinger*-Gleichung) beschreiben. Die Wellenfunktion der mehrzentrigen Molekülorbitale selbst kann durch die Linearkombination der Atomorbitale (*LCAO: Linear Combination Of Atomic Orbitals*) angenähert werden. Durch die Linearkombination zweier Atomorbitale bildet sich bei konstruktiver Überlagerung ein bindendes  $\pi$ -Molekülorbital aus, dessen potenzielle Energie kleiner ist als die der einzeln betrachteten Atomorbitale, während aus der destruktiven Überlagerung ein zweites, antibindendes  $\pi^*$ -Molekülorbital mit höherer Energie resultiert [32]. Der Betrag der Energiedifferenz zu den isolierten Atomorbitalen ist bei dem bindenden und dem antibindenden Molekülorbital identisch. Analog zu den Atomorbitalen erfolgt die Besetzung der Molekülorbitale unter Beachtung der *Hundschen Regel* und des *Pauli-Prinzips* nacheinander mit aufsteigender potenzieller Energie. Ein wesentlicher Aspekt der *Molekülorbitaltheorie* ist die Delokalisation der Valenzelektronen der Atome, d. h. durch die Besetzung des Molekülorbitals verteilen sich die Valenzelektronen über das gesamte Molekül.

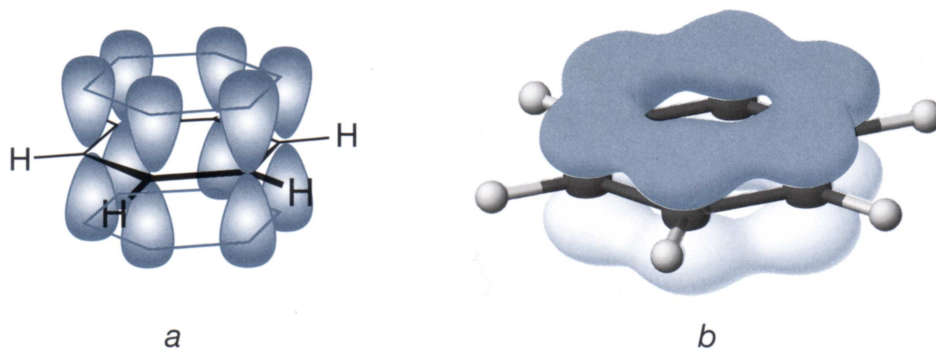


Im Gegensatz dazu wird bei der *Valenzbindungstheorie* von dem Überlappen der Atomorbitale und der damit einher gehenden Wechselwirkung der Elektronen (Spinpaarung) zur Ausbildung kovalenter Bindungen ausgegangen, wobei der Überlappingsgrad die Stärke der Verbindung bestimmt. Die zu bildende Wellenfunktion muss beiden Elektronen ermöglichen, sich zum jeweils anderen der beiden Atome zu bewegen und sich dort aufhalten zu können [34]. Eine übliche grafische Darstellung einer Bindung zwischen zwei Atomen durch Paarung der Valenzelektronen ist der *Valenzstrich*. Entsprechend den Ausführungen in [35] wird bei aromatischen Kohlenwasserstoffen in der Praxis die *Valenzbindungstheorie* zur Erläuterung bestimmter Phänomene herangezogen, während für Berechnungen die *Molekülorbitaltheorie* angewendet wird.

Da Benzen der Gruppe der aromatischen Kohlenwasserstoffe zuzuordnen ist, liegt die *Valenzbindungstheorie* den folgenden Betrachtungen zugrunde. Anhand der mit ungepaarten Elektronen besetzten  $2p$ -Atomorbitale kann eine Aussage zur Anzahl möglicher Bindungen getroffen werden. Aufgrund seines ungepaarten  $2p_x$ - und  $2p_y$ -Elektrons geht Kohlenstoff im Grundzustand nur zwei Bindungen ein. Wird jedoch durch Energiezufuhr ein Elektron aus dem  $2s$ -Orbital in das energetisch höher liegende  $2p_z$ -Orbital angehoben (Elektronenpromovierung), entsteht ein so genannter angeregter Zustand; die energetisch nah beieinander liegenden Elektronenzustände können hybridisieren, d. h. sie nehmen energetisch vorteilhaftere Zustandsfunktionen ein als die vier ursprünglichen Atomorbitale [36]. Mit den vier entarteten Orbitalen, die je mit einem Elektron mit parallelem Spin besetzt sind, wird nun die Möglichkeit zur Ausbildung von bis zu vier Bindungen offeriert.

Dabei kommt den Verbindungen der Kohlenstoffatome eine besondere Bedeutung zu: Bei organischen Verbindungen mit Kohlenstoff-Doppelbindungen ist es energetisch günstiger, wenn das  $p_z$ -Orbital nicht mit in die Hybridisierung eingeschlossen wird. Das Entstehen dieser drei neuen, energetisch gleichwertigen  $sp^2$ -Orbitale wird häufig auch als  $sp^2$ -Hybridisierung bezeichnet. Aus dem angeregten Zustand bilden sich in diesem Fall über das  $2s$ -Orbital und zwei der  $2p$ -Orbitale des Kohlenstoffs Bindungen mit drei weiteren Atomen aus. Die  $sp^2$ -Orbitale ordnen sich koplanar in einer Ebene an, der Winkel zwischen den Achsen der Orbitale beträgt  $120^\circ$ . Das verbleibende  $p_z$ -Orbital steht senkrecht auf dieser Ebene. Übertragen auf den Benzen-Ring wird bei jedem Kohlenstoffatom für die Ausbildung einer C-C-Einfachbindung zum benachbarten Kohlenstoffatom jeweils ein  $sp^2$ -Orbital benötigt. Das dritte  $sp^2$ -Orbital überlagert sich mit dem  $1s$ -Orbital eines Wasserstoffatoms und geht dadurch mit ihm eine Verbindung ein. Nach [33] werden derartige Bindungen auch  $\sigma$ -Bindungen genannt, die sich durch das Überlappen der Orbitale in Richtung ihrer Symmetrieachse rotationssymmetrisch auf der Verbindungsgeraden zwischen den Kernen charakterisieren lassen.

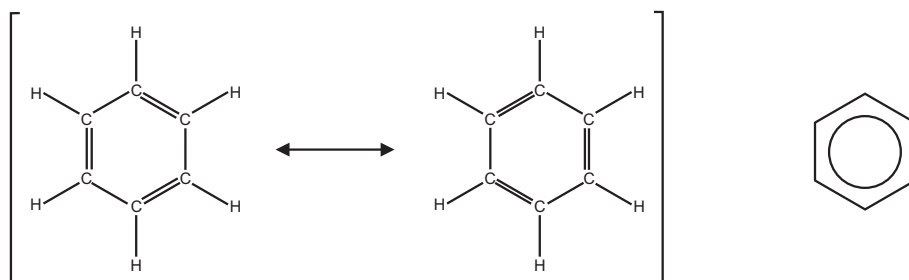
Beim ebenen Benzen-Ring verbleiben bei der *Molekülorbitaltheorie* nach dem Ausbilden der  $\sigma$ -Bindungen die sechs parallel zueinander stehenden  $p_z$ -Orbitale (vergleiche Abbildung 3.2 a), die sich nun so nah beieinander befinden, dass sie sich seitlich mit den benachbarten  $p_z$ -Orbitalen geringfügig überlappen. Als Resultat der Überlappung dehnen sich neu entstehende Molekülorbitale oberhalb und unterhalb der Ebene, in der sich die  $sp^2$ -Hybridorbitale mit den sechs Kohlenstoff- und den sechs Wasserstoffatomkernen befinden, aus. Die Ebene dient gleichzeitig als Knotenfläche für die so genannten  $\pi$ -Orbitale, die von den sechs  $\pi$ -Elektronen der  $p_z$ -Orbitale besetzt werden. Aus den Molekülorbitalen resultieren drei Bindungen, die als  $\pi$ -Bindungen bezeichnet werden [31]. Die Abbildung 3.2 b veranschaulicht eines der Molekülorbitale. Aufgrund der Überlappung der Orbitale lassen sich die  $\pi$ -Elektronen nicht mehr auf die Doppelbindungen bestimmter Kohlenstoffpaare lokalisieren, sondern sind homogen über den Benzen-Ring oberhalb und unterhalb der Knotenfläche verteilt. Demgemäß wird ein derartiges System auch *delokalisiertes* oder *konjugiertes  $\pi$ -Elektronensystem* genannt.



**Abbildung 3.2:** a) Bindungsverhältnisse in Benzen, b) ein Molekülorbital von Benzen [33]

Obwohl  $\pi$ -Bindungen im Allgemeinen aufgrund des geringeren Überlappungsgrades der Orbitale weniger stabil als  $\sigma$ -Bindungen sind, bildet die charakteristische Anordnung der  $\pi$ -Elektronen die Basis für die Stabilität und die besonderen Eigenschaften des Benzen-Rings [31]. Die Stabilität beruht auf der vollständigen Besetzung der drei bindenden  $\pi$ -Molekülorbitale, während die drei antibindenden  $\pi^*$ -Molekülorbitale gänzlich leer sind. Eine chemische Reaktion des Benzen-Rings findet demnach vorwiegend durch die Substitution eines Wasserstoffatoms statt.

In der Abbildung 3.3 links sind die beiden *Kekulé*-Strukturen des Benzens gezeichnet. Dabei handelt es sich um idealisierte Grenzstrukturen zur Darstellung der tatsächlichen Bindungszustände, deren Auftreten gleich wahrscheinlich ist. Allerdings sind die Grenzstrukturen für sich real nicht existent, sondern als Hilfsmittel zur Veranschaulichung des bestimmten Bindungszustandes zu betrachten. Erst die Kombination der Grenzstrukturen unter Berücksichtigung der Regeln der Quantenmechanik kann die wirkliche Struktur beschreiben [32]. Die Gleichwahrscheinlichkeit eines Bindungszustandes des delokalisierten  $\pi$ -Elektronensystems zum Nachbaratom wird in der Chemie als *Resonanz* bzw. *Mesomerie* bezeichnet [35]. Der Betrag der Bindungslänge für den Benzen-Ring, bei dem ein idealer Bindungsausgleich stattgefunden hat, liegt mit 139,7 pm zwischen den Werten für die C-C-Einfach- und C=C-Doppelbindung [31].



**Abbildung 3.3:** Beschreibung des Benzens (C<sub>6</sub>H<sub>6</sub>) durch mögliche Grenzstrukturformeln nach *Kekulé* (links) bzw. präzisere Darstellung des Benzen-Rings mit einem Kreis im Ring, der den aromatischen Charakter hervorhebt (rechts).

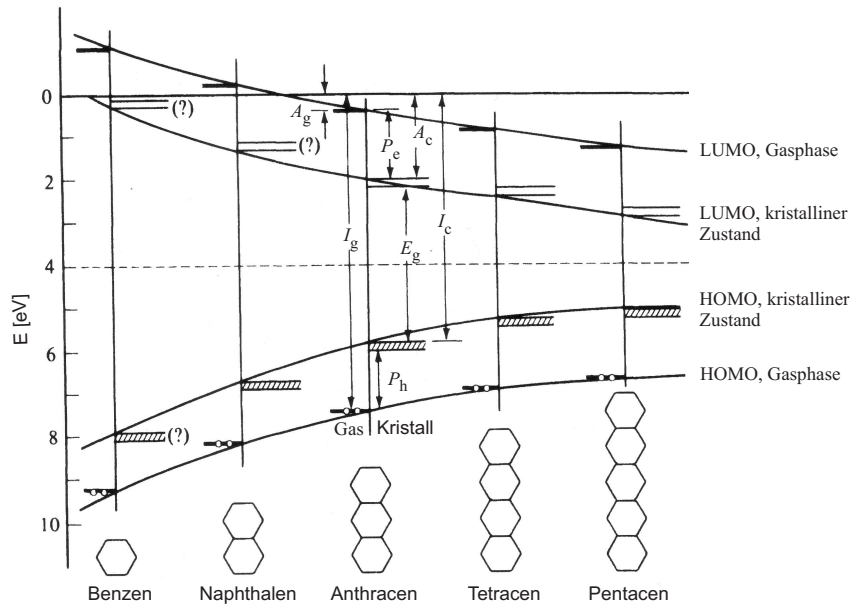
## 3.2 Ladungstransportmechanismen in organischen Halbleitern

Während  $\sigma$ -Bindungen die intramolekularen Kräfte eines organischen Moleküls bestimmen, haben die außen liegenden, leicht polarisierbaren und leicht anregbaren  $\pi$ -Elektronen einen wesentlichen Einfluss auf die intermolekulare Bindung der Moleküle in einem organischen Festkörper. Die intermolekularen Kräfte, die den Festkörper zusammen halten, basieren auf schwachen elektrischen Dipolkräften mit voll besetzten bindenden  $\pi$ -Molekülorbitalen, die weder Ionenbindungen, kovalente Bindungen noch metallische Bindungen eingehen können. Besteht der molekulare Festkörper aus nur einer Molekülsorte, kommt die Verbindung zwischen den Molekülen durch die im Vergleich zu den intramolekularen Kräften relativ schwachen und nur über eine kurze Reichweite verfügbenden *Van der Waals*-Kräfte, die bei längeren Molekülketten besser wirken, zustande. Daher bleiben die Molekülstruktur und somit auch die Eigenschaften der einzelnen Moleküle bei unpolaren organischen Festkörpern deutlich stärker erhalten als das bei anderen Stoffen der Fall ist [37]. Derartige Materialien weisen eine geringe elektronische Leitfähigkeit und einen vergleichsweise niedrigen Schmelzpunkt auf.

Der Einfluss der delokalisierten  $\pi$ -Elektronen beschränkt sich nicht nur auf die Stabilität aromatischer Moleküle, sie bestimmen auch wesentlich die elektronischen Eigenschaften dieser Moleküle. Bei der Ausbildung der organischen Moleküle formt sich durch die Besetzung der Molekülorbitale eine dem Valenz- und Leitungsband anorganischer Kristalle ähnliche Bandstruktur aus. Allerdings kommt es bei den organischen Molekülen bereits auf dem Molekül selbst zur Bildung dieser Struktur. Eine Anordnung von Molekülen gleichen Types zu einer Kristallstruktur, wie von den anorganischen Halbleitern bekannt, ist nicht erforderlich. Erklären lässt sich dieser Vorgang durch die Bildung von Molekülorbitalen mit dem Ansatz der *Molekülorbitaltheorie*, basierend auf der Linearkombination der Atomorbitale.

Im Grundzustand des Moleküls wird das energetisch höchste, mit Elektronen besetzte bindende  $\pi$ -Molekülorbital als HOMO (*Highest Occupied Molecule Orbital*) bezeichnet und ist näherungsweise als Analogon zum Valenzband anorganischer Materialien zu verstehen. Das im Grundzustand energetisch niedrigste, antibindende  $\pi^*$ -Molekülorbital (LUMO: *Lowest Unoccupied Molecule Orbital*) ist unbesetzt. Nach der *Hückel*-Näherung dominieren die  $\sigma$ -Orbitale die intramolekulare Bindung des Moleküls, die  $\pi$ -Orbitale dagegen haben kaum einen Einfluss [38]. Dadurch lässt sich die geringe Energiedifferenz  $E_g$  der Bandlücke von wenigen eV zwischen HOMO und LUMO delokalisierten  $\pi$ -Elektronensysteme erklären, die die aufzubringende Energie zur externen Anregung eines Elektrons vom HOMO ins LUMO bestimmt [37]. Mit zunehmender Größe des konjugierten  $\pi$ -Elektronensystems nimmt die Anzahl der elektronischen Zustände zu, während die Bandlücke mit steigender Kettenlänge sinkt. Demgemäß verhält sich die Bandlücke bei den Acenen annähernd antiproportional zur Anzahl der Benzen-Ringe [39, 40] (siehe auch Abbildung 3.4). Als Folge chemischer Reaktionen des Moleküls, bei denen häufig ein Wasserstoffatom aufgrund von Alterungsmechanismen durch z. B. ein Luftsauerstoffatom ersetzt wird, können weitere Zustände innerhalb der Energielücke entstehen [41]. Mit ihren nicht gesättigten Bindungen wirken sie als Ladungsträgerfallen, die den Transport der Ladungsträger behindern.

In der Abbildung 3.4 sind für die Reihe der Acene die Energieniveaus eines isolierten Moleküls in der Gasphase (links, gefüllte Linie) und im kristallinen Zustand (rechts, Doppellinie) dargestellt. Für die Ionisation eines Moleküls in der Gasphase muss zum Entfernen eines Elektrons vom höchsten besetzten Molekülorbital die Ionisationsenergie  $I_g$  aufgewendet werden.



**Abbildung 3.4:** Darstellung der Energieniveaus der Acene, in deren Gruppe auch Pentacen einzuordnen ist. Mit zunehmender Anzahl der Benzen-Ringe sinkt die Bandlücke  $E_g$  (nach [42]).

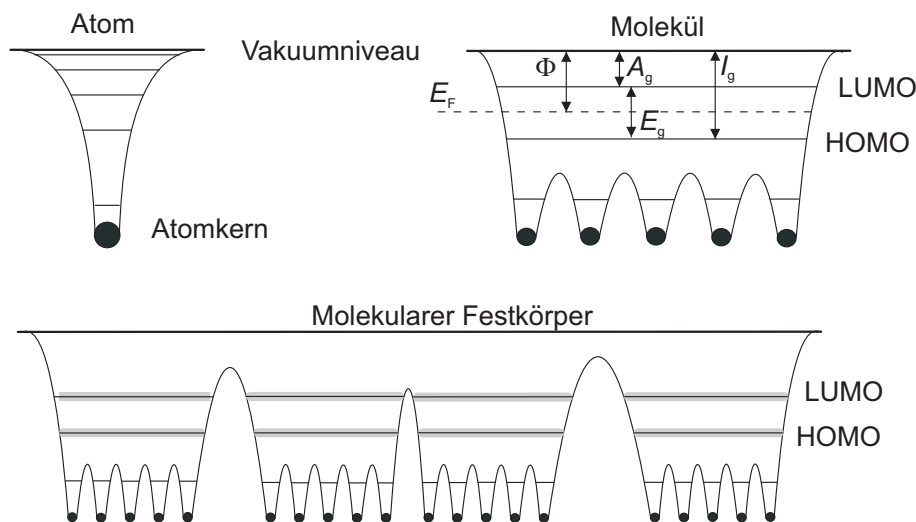
Wird dagegen ein Molekül im Kristallverbund ionisiert, genügt die Ionisationsenergie  $I_c$ , deren Wert um den Betrag der Polarisationsenergie  $P_h$  kleiner als  $I_g$  ist. Diese Differenz liegt ursächlich im resultierenden Defektelektron (Loch), das nach dem Entfernen des Elektrons im Kristall verbleibt. Unter der Annahme, dass die Wechselwirkung der Ladung mit den von ihr induzierten Dipolmomenten die Polarisationsenergie bestimmt, ist die Polarisationsenergie unabhängig vom Vorzeichen der Ladung. Das bedeutet für die Elektronenaffinitäten  $A_g$  und  $A_c$ , dass sich die Werte für Gas und Kristall um die zugehörige Polarisationsenergie  $P_e$ , deren Betrag näherungsweise mit  $P_h$  übereinstimmt, unterscheiden [37].

Für den Ladungsträgertransport müssen Ladungsträger im Kristall erzeugt oder eingebracht werden. Die durch Injektion zusätzlich zur Verfügung stehenden Elektronen besetzen das LUMO, Defektelektronen (Löcher) sind im HOMO zu finden. Beide Ladungsträgerarten polarisieren beim Ladungstransport Moleküle in ihrer nächsten Nachbarschaft relativ schnell. Dagegen ist die Transferzeit der Ladungsträger zum benachbarten Molekül um den Faktor 100 größer und erfolgt aus diesem Grund langsamer. Wandert der Ladungsträger entlang eines elektrischen Feldes im molekularen Festkörper, folgt unmittelbar die elektronische Polarisation in räumlicher Nähe. Dementsprechend werden die Ladungsträger auch Polaronen genannt [37].

Ein vollständig ionisiertes Ladungsträgerpaar kann für den Ladungstransport generiert werden, wenn die Energie zur Überwindung der Bandlücke  $E_g$  zwischen dem HOMO und dem LUMO aufgewendet wird. Dabei wird ein Elektron ins LUMO angehoben und hinterlässt ein Defektelektron im HOMO. Beide Ladungsträger sind Bestandteil der  $\pi$ -Elektronensysteme. Aus dem scharf begrenzten HOMO und LUMO können sich nur im idealen Einkristall quasikontinuierliche Bänder, ähnlich dem Valenz- und Leitungsband anorganischer Stoffe, bilden. Nach dem Bändermodell stehen für den Ladungstransport quasi freie Ladungsträger zur Verfügung, die lediglich an Störstellen oder thermisch angeregten Phononen gestreut werden. Mit abnehmender Temperatur nimmt hier die Ladungsträgerbeweglichkeit zu, weil die Streuwahrscheinlichkeit bedingt durch die reduzierte Phononendichte sinkt.

Davon abweichend ist die Ladungsträgerbeweglichkeit in organischen Kristallen und besonders in ungeordneten organischen Schichten derart klein, dass die mittlere freie Weglänge in der Größenordnung des intermolekularen Abstandes liegt [37]. Daher kann in solchen Fällen nicht mehr vom Bandtransport ausgegangen werden. Abhilfe zur Erklärung des Ladungstransports schafft das Hüpfmodell (auch als *Hopping*-Modell bekannt). Der Ansatz beruht auf der Beschreibung des Ladungstransports auf der Basis von Ladungsträgern, die auf den Molekülen lokalisiert sind. Dementsprechend dominiert der Charakter der Moleküle den Ladungstransport. Beim Ladungstransport können die lediglich auf den einzelnen Molekülen delokalisierten Ladungsträger durch externe Anregung, z. B. über die Zufuhr thermischer Energie oder durch ein elektrisches Feld, aktiviert werden. Dementsprechend steigt die Ladungsträgerbeweglichkeit in ungeordneten organischen Festkörpern mit zunehmender Temperatur an, da mehr thermische Energie zur externen Anregung der Ladungsträger zur Verfügung steht.

In der anorganischen Festkörperphysik schließen sich die beiden Ansätze für den Ladungstransport gegenseitig aus. Im Gegensatz dazu können im Bereich der organischen Kristalle beide Modelle für einen bestimmten Temperaturbereich zutreffend sein [43]. So wird in [44] über die Koexistenz von Hüpfleitfähigkeit und Bandleitfähigkeit bei Ladungsträgerbeweglichkeiten zwischen  $0,1$  und  $1 \text{ cm}^2/\text{Vs}$  berichtet. Unterhalb dieser Grenze wird ein Ladungstransport durch Hüpfleitfähigkeit und Tunnelleitung erwartet. Andere Autoren halten die Aussagen, ab wann der Ladungstransport durch Hüpfleitfähigkeit bestimmt wird, etwas allgemeiner und definieren als Grenze eine mittlere freie Weglänge in der Größenordnung des intermolekularen Abstandes [37, 45].



**Abbildung 3.5:** Schematische Darstellung der Energieniveaus eines Atoms (oben links), eines Moleküls (oben rechts) und eines molekularen Festkörpers (unten), mit der Elektronenaffinität des Moleküls im Gas  $A_g$ , dem Fermi-Level  $E_F$ , der Ionisationsenergie des Moleküls im Gas  $I_g$  und der Fermi-Energie  $\Phi$  (nach [46]).

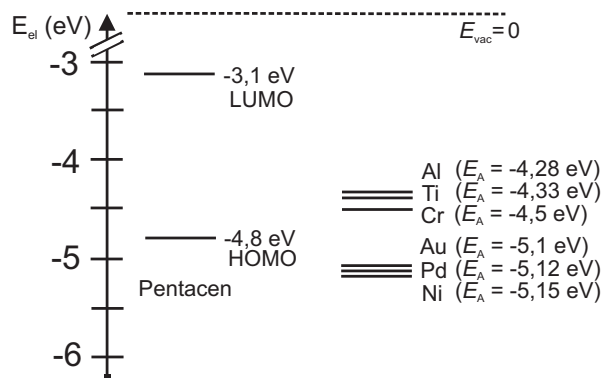
Entscheidend für den Ladungstransport ist letztendlich die molekulare Ordnung in den Schichten. Je mehr die Ordnung einer Kristallstruktur ähnelt, um so höher ist die Wahrscheinlichkeit der Bandleitung. Infolgedessen steigt die Ladungsträgerbeweglichkeit. Störungen im Kristallgitter, bedingt durch Verspannungen, Versetzungen oder auch Verunreinigungen, beeinflussen die Energieniveaus der Kristallzustände, wirken als Ladungsträgerfallen und behindern den Ladungstransport. Zur Veranschaulichung soll die vereinfachte Darstellung in Abbildung 3.5 herangezogen werden, bei der die Auswirkungen auf die Bänder deutlich werden. In

dem Schema werden die Moleküle, auf denen die Ladungsträger lokalisiert sind, als Potenzialtöpfe betrachtet [47]. Die Potenzialbarriere zwischen den Molekülen, deren Ursache in den oben genannten Störungen liegt, muss durch Hüpf- oder Tunnelprozesse zu benachbarten Molekülen überwunden werden. Allerdings lassen sich nicht alle der an Störungen der Gitterperiodizität lokalisierten Ladungsträger befreien. Lediglich bei flachen Fallen, die auch Haftstellen genannt werden, ist eine thermische Aktivierung möglich. Sind die Ladungsträger an gestörten Molekülen, z. B. durch Verunreinigungen, gefangen, ist aufgrund der Bindungsstärke eine thermische Aktivierung kaum möglich.

Bei hoher Reinheit und einer hohen molekularen Ordnung ist die Barriere zwischen den Molekülen klein, da die  $\pi$ -Orbitale benachbarter Moleküle besser überlappen können. Demzufolge muss bei der Deposition des halbleitenden Films das Basismaterial eine hohe Reinheit aufweisen. Die Prozessparameter müssen derart gewählt werden, dass eine möglichst gute molekulare Ordnung in der organischen Schicht erzielt wird.

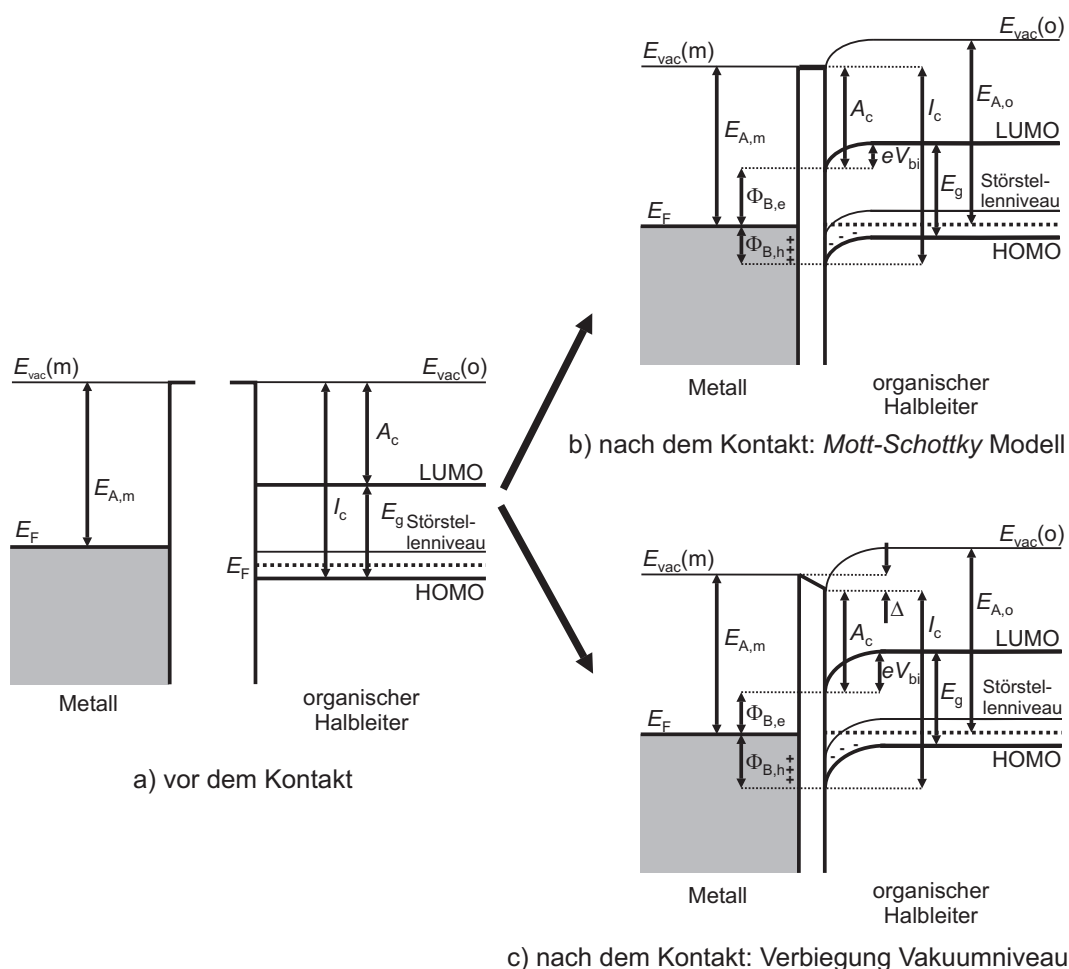
### 3.3 Elektronische Prozesse an der Grenzfläche Metall/organischer Halbleiter

Die meisten der bislang untersuchten organischen Halbleitermaterialien weisen p-leitenden Charakter auf. Allerdings ist der Ladungsträgertransport in organischen Halbleitern und demzufolge die Ladungsträgerbeweglichkeit nicht direkt mit den aus der konventionellen Halbleitertechnologie bekannten Phänomenen vergleichbar. Nach Aussagen in [48] wird der Ladungsträgertyp vielmehr durch die Lage des HOMOs und des LUMOs in Relation zum Fermi-Niveau der Kontakte bestimmt. Untermauert wird dieses Ergebnis durch [43], wo bei Kontaktmaterialien, deren Fermi-Level in der oberen Hälfte der Bandlücke und somit näher am HOMO liegt, die Injektion von vorwiegend Defektelektronen in den organischen Halbleiter nachgewiesen wurde. Zur Veranschaulichung wird die Abbildung 3.6 herangezogen, in der die Lage des HOMOs und LUMOs eines Pentacen-Films hoher Kristallinität [49] sowie die Fermi-Level einiger ausgewählter Metalle eingezeichnet sind. Bei den aufgeführten Metallen ist die Energiedifferenz des Fermi-Levels zum HOMO kleiner als zum LUMO. Demnach können leichter Defektelektronen als Elektronen in das Pentacen eingebracht werden, wobei sich die Energiedifferenz von Nickel, Palladium und Gold zum HOMO als besonders günstig erweist.



**Abbildung 3.6:** Energetische Lage von HOMO und LUMO eines Pentacen-Films hoher Kristallinität im Vergleich zur Austrittsarbeit  $E_A$  ausgewählter Kontaktmetalle. Demzufolge sind Nickel, Palladium oder Gold gute Kontaktmetalle zur Löcherinjektion ins Pentacen [41].

Neben den Charakteristika des organischen Halbleiters wirkt sich die Grenzfläche zwischen den Kontakten und dem Halbleiter wesentlich auf das Verhalten späterer Bauelemente aus. Der Einfachheit halber soll von einer idealen und ebenen Grenzfläche, bei der sich sowohl das Metall als auch der Halbleiter wie im Volumen der jeweiligen Schicht verhalten, ausgegangen werden, um einen unbeeinträchtigten Verlauf der Bandstruktur an den beiden bis dahin separierten Materialien voraussetzen zu können (vergleiche Abbildung 3.7 a). Freie Bindungen und Ladungsträgerfallen an den Grenzflächen werden in der Abbildung nicht berücksichtigt, zudem sollen chemische Reaktionen zwischen Metall und Halbleiter ausgeschlossen sein.



**Abbildung 3.7:** Modelle zur Veranschaulichung der Energieniveaus beim Metall bzw. p-Halbleiter. a) Energieniveaus des Metalls und des organischen Halbleiters vor dem Kontakt, b) Angleich der Vakuumniveaus nach dem *Mott-Schottky* Modell sowie Angleich des Fermi-Niveaus, einhergehend mit einer Bandverbiegung und c) Verbiegung des Vakuumniveaus um  $\Delta$  durch die Dipolschicht. Dabei bezeichnet  $E_{\text{vac}}(m)$  das Vakuumniveau im Metall,  $E_{\text{vac}}(o)$  das Vakuumniveau im organischen Halbleiter,  $\Phi_{B,e}$  und  $\Phi_{B,h}$  die Barrierenhöhe für die Elektronen- bzw. Löcherinjektion,  $V_{bi}$  die Kontaktspannung und  $E_{A,o}$ ,  $E_{A,m}$  die Austrittsarbeit im organischen Halbleiter bzw. im Metall, übrige Legende siehe Abbildung 3.4 (nach [50]).

Die genauen Vorgänge am Metall-Halbleiterkontakt sind bislang noch nicht vollständig geklärt. Das Verständnis dieser vielfältigen Phänomene an der Grenzfläche ist aber notwendig, um zuverlässige Bauelemente herzustellen und um diese optimieren zu können. Untersuchungen zur Erklärung der Gegebenheiten am Metall-Halbleiterkontakt verwenden als Basis einen aus der

Anorganik bekannten vereinfachten Ansatz, das *Mott-Schottky* Modell. Es setzt vor dem Kontakt der beiden bis dahin neutralen Materialien das lokale Angleichen der Vakuumniveaus auf ein gleiches Energielevel an der Kontaktstelle voraus. Außerdem wird eine Bandverbiegung in der Raumladungszone zum Angleich der Fermi-Niveaus zwischen den beiden Festkörpern angenommen. Durch die Bandverbiegung werden die Barrierhöhen für die Ladungsträgerinjektion vom Metall in den Halbleiter im thermischen Gleichgewicht definiert. Demgemäß berechnet sich die Löcherinjektionsbarriere

$$\Phi_{B,h} = I_c - E_{A,m} \quad (3.1)$$

(Elektroneninjektionsbarriere  $\Phi_{B,e} = E_{A,m} - A_c$ ) aus der Differenz von Ionisationsenergie  $I_c$  und der Austrittsarbeit des Metalls  $E_{A,m}$  (vergleiche Abbildung 3.7 b) [50]. Durch das Angleichen der Bulk-Fermi-Niveaus resultiert eine Kontaktspannung  $V_{bi}$ , definiert durch

$$e \cdot V_{bi} = | E_{A,m} - E_{A,o} | \quad (3.2)$$

mit der Austrittsarbeit des Metalls bzw. des organischen Halbleiters  $E_{A,m}$  und  $E_{A,o}$ .

In [50] wird über sich aufwerfende Fragen zur Anwendbarkeit dieses sehr einfachen Modells auf den Kontakt Metall/organischer Halbleiter berichtet. So kommt es bei den meisten metallisch-organischen Grenzflächen nicht zum Angleichen der Vakuumniveaus, da durch Oberflächendipole eine lokale Verschiebung des Vakuumniveaus verursacht wird (siehe Abbildung 3.7 c). Ebenso ist die Bandverbiegung bei den organischen Halbleitern mit ihrer großen Bandlücke zwischen 2 – 3 eV recht unwahrscheinlich, da ähnlich wie bei einem Isolator nur wenige Ladungsträger thermisch angeregt werden können. Zusätzlich stellt das Angleichen des Fermi-Niveaus im organischen Halbleiter ein Problem dar, denn im organischen Festkörper werden die Moleküle nur von den schwachen *Van der Waals*-Kräften zusammengehalten. Die halbleitenden Eigenschaften des Materials beruhen in erster Linie auf den delokalisierten Ladungsträgern. Da sich diese Delokalisation hauptsächlich auf den Bereich der jeweiligen Moleküle beschränkt, wird der notwendige Austausch der Ladungsträger zwischen benachbarten Molekülen zur Anpassung des Fermi-Niveaus erschwert und kann aufgrund dessen nicht so leicht wie in den anorganischen Halbleitern mit hoher Leitfähigkeit stattfinden. Analysen hinsichtlich der Bandverbiegung zur Anpassung des Bulk-Fermi-Niveaus am organischen Halbleitermaterial  $C_{60}$  kommen zu dem Ergebnis, dass erst durch Störstellen bzw. restliche Verunreinigungen die Bandverbiegung im Halbleitermaterial ermöglicht wird [50].

Zur Untersuchung der Anwendbarkeit der Modellvorstellung im Hinblick auf die erwähnten Fragen werden in der Literatur experimentelle Analysen hauptsächlich an durch Vakuum-Deposition abgeschiedenen organischen Halbleiterschichten herangezogen. In [51] werden die Grenzflächeneigenschaften bei organischen Schichten, in denen Hoppingtransport vorherrscht, betrachtet. In diesen Schichten erfolgt der Ladungstransport durch lokalisierte Ladungen, die aus Polarisation und Relaxation resultieren. Das Verhalten der Ladungsträger an dem Übergang vom Metall in den organischen Halbleiter bzw. umgekehrt, ist vom verwendeten Kontaktmaterial und vom organischen Halbleitermaterial abhängig [52, 53, 54]. Des Weiteren spielt die Morphologie an der Grenzfläche sowie die Reihenfolge der Schichten eine Rolle [55]. Für die Phänomene an der Grenzfläche kann es bei einigen Materialien von entscheidender Bedeutung sein, ob der Halbleiter auf das Metall oder das Metall auf den Halbleiter aufgetragen wird.

Aufgrund der Vielfalt möglicher Vorgänge an der Grenzfläche soll hier nur auf einige Aspekte bezüglich der Dipolschicht eingegangen werden, die als eines der Hauptargumente gegen die uneingeschränkte Anwendbarkeit des *Mott-Schottky* Modells auf diese Grenzflächen angeführt wird. Anhand der Untersuchungen konnte in der Literatur bereits ab der ersten Monolage eine



deutliche (lokale) Verschiebung des Vakuumniveaus um die Dipolbarriere  $\Delta$  gegenüber dem theoretischen Wert beobachtet werden. In [50] und [51] ist bei allen untersuchten Grenzflächen am Metall/Halbleiterkontakt diese Barriere festgestellt worden, deren Größe von der relativen Lage des LUMOs bzw. HOMOs zum Fermi-Niveau des Metalls abhängt. Als Ursache für die Ausbildung einer Dipolschicht werden drei wesentliche Aspekte genannt [51]:

1. Ladungstransfer basierend auf den relativen Werten der Austrittsarbeit und der organischen Elektronenaffinität bzw. Ionisationsenergie
2. Bildung von Grenzflächenzuständen durch chemische Reaktionen an der Grenzfläche, einhergehend mit einer Änderung des Fermi-Levels an der Grenzfläche
3. molekülinduzierte Modifikation der Austrittsarbeit des Metalls

Weitere mögliche Gründe sind Bestandteil aktueller Forschungsarbeiten der genannten Autoren.

Parallel zur lokalen Verschiebung des Vakuumniveaus beeinflusst die Dipolschicht die Injektionsbarriere für die Ladungsträger an der Grenzfläche. Eine vergleichende Betrachtung der Abbildung 3.7 b und c verdeutlicht die Auswirkungen von  $\Delta$  in Form einer Vergrößerung der Löcherinjektionsbarriere

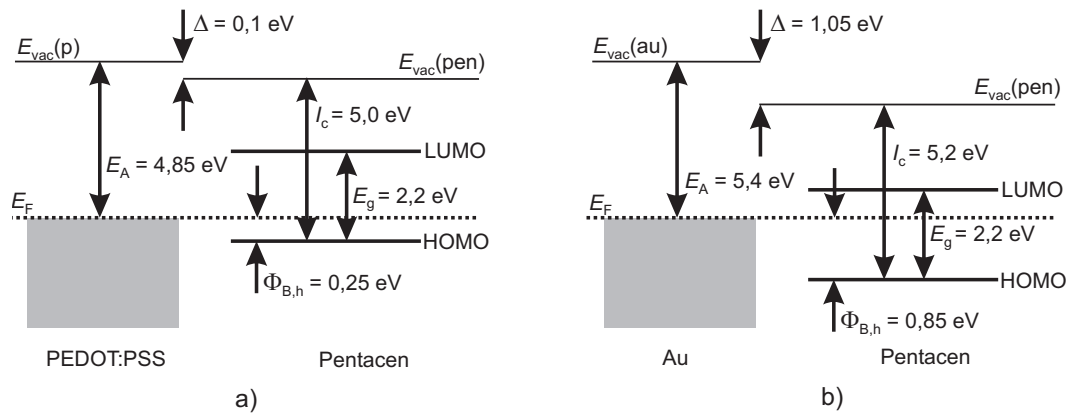
$$\Phi_{B,h} = I_c - E_{A,m} - \Delta. \quad (3.3)$$

Nach [51] entsteht bei Metallen mit hoher Austrittsarbeit eine große Dipolbarriere  $\Delta$  im Gegensatz zu Metallen mit kleiner Austrittsarbeit und einer kleinen Barriere. Die Löcherinjektionsbarriere nimmt mit steigender Austrittsarbeit ab [53, 54], da sich das Fermi-Level des Metalls dem HOMO des organischen Halbleiters annähert, jedoch wird es weiterhin durch die Dipolbarriere beeinflusst.

Allerdings lässt sich allein anhand theoretischer Werte von HOMO und LUMO sowie der Austrittsarbeit des Kontaktmaterials die Größe der Dipolbarriere nicht vorhersagen. Dem Prozessablauf während der Präparation der Proben wird ebenfalls ein wesentlicher Einfluss zugeschrieben. So wurden in [51] im Verlauf von Analysen am Kontaktmetall Gold (Au) bei einer Probe, die vor dem Abscheiden des organischen Halbleiters im Ultrahochvakuum (UHV) kurzzeitig Umgebungsatmosphäre ausgesetzt war, weniger stark ausgeprägte Dipole und somit eine kleinere Barrierenhöhe beobachtet als bei einem Exponat, welches direkt im UHV beschichtet wurde. Eine abschließende Erklärung für dieses Verhalten ist derzeit noch nicht gefunden.

In weiteren Forschungsarbeiten wird der Einfluss des polymeren Leiters PEDOT:PSS (Gemisch aus Polyethyldioxythiophen und Polystyrolsulfonat) mit einer Austrittsarbeit von ca. 5 eV auf die Dipolbarriere untersucht. Ein Vergleich der Kontaktmaterialien PEDOT:PSS und Gold mit dem für diese Arbeit relevanten organischen Halbleiter Pentacen zeigt die Überlegenheit des polymeren Leiters hinsichtlich der Dipolbarriere: Im Kontakt mit Pentacen beträgt  $\Delta = 0,1$  eV, während sich beim Kontakt Au/Pentacen eine 1,05 eV große Barriere ausbildet (siehe Abbildung 3.8) [56]. Die kleinere Barriere beruht auf den Leitungsmechanismen des PEDOT:PSS. Der Ladungstransfer zwischen dem Sulfonat und den Ethyldioxythiophen-Gruppen legt die Austrittsarbeit fest [51]. Daraus resultieren Dipole in der Polymerschicht, die eine zufällig verteilte Orientierung zeigen und sich makroskopisch gesehen gegenseitig kompensieren. Dementsprechend ist der Beitrag der Dipolschicht zur Austrittsarbeit an der Grenzfläche gering, da es über sehr viel weniger freie Elektronen als Gold an der Oberfläche verfügt. Beim Kontakt mit dem organischen Halbleiter hat die Adsorption von Molekülen einen geringeren Einfluss auf

die Austrittsarbeit, daher formt sich eine kleinere Löcherinjektionsbarriere. Dieses Verhalten konnte in [51] neben Pentacen auch bei den untersuchten organischen Halbleitern  $\alpha$ -NPD und p-Sexiphenyl durch Messungen nachgewiesen werden.



**Abbildung 3.8:** Skizze der Energieniveaus und der Löcherinjektionsbarriere an der Grenzfläche zwischen a) PEDOT:PSS/Pentacen und b) Au/Pentacen. Bezeichnungen analog zu Abbildung 3.7, die Daten wurden mit UV-Fotoelektronenspektroskopie (UPS) bzw. Röntgenspektroskopie (XPS) ermittelt, wobei ein amorpher Pentacen-Film vorlag (nach [51]).

Schon an den ausgewählten Beispielen wird die Vielfalt der Vorgänge und die Problematik bisher bekannter Modelle zur Erklärung der Grenzflächeneigenschaften deutlich. Weitere, zumeist materialspezifische Phänomene wie verschiedene Typen von Bandverbiegung (Flachband, Ausrichtung molekularer Dipole, *Screening*-Effekt) werden beispielsweise in [50] behandelt. Jedoch sind die Details der einzelnen Vorgänge an der Grenzfläche bisher noch nicht vollständig geklärt und werden derzeit noch weiter erforscht. Im Rahmen dieser Dissertation sei hiermit lediglich eine sich auf die Resultate anderer Forschergruppen stützende Interpretationshilfe für spätere Ergebnisse dieser Arbeit gegeben, da sich die auftretenden Phänomene in den Ausgangskennlinienfeldern der organischen Transistoren widerspiegeln können.

### 3.4 Ladungsträgerinjektion

Grundlegende Voraussetzung für den Ladungstransport in undotierten organischen Halbleitern ist wegen der großen Bandlücke  $E_g \gg kT$  das Einbringen von Ladungen über Kontakte von außen, da die Wahrscheinlichkeit einer thermischen Anregung sehr gering ist [57]. Begrenzt dabei der Metall-Halbleiterkontakt, z. B. durch die oben genannten Barriere  $\Phi_{B,h}$  an der Grenzfläche, und nicht der organische Halbleiter den Ladungstransport, so wird von kontaktlimitiertem oder auch injektionsbegrenztem Strom gesprochen. Solche Kontakte lassen sich für Anwendungen einsetzen, bei denen der Strom unabhängig von äußeren Widerständen kontrolliert werden soll [37].

Zur Ladungsträgerinjektion aus Metallkontakten in den organischen Halbleiter müssen die Ladungsträger aus dem Metall herausgelöst werden und anschließend mit ausreichend großer kinetischer Energie die Energiebarriere überwinden oder durchtunneln. Nach den bisherigen Erkenntnissen stellen dabei die aus der klassischen Halbleiterphysik bekannten Modelle eine gute Näherung zur Beschreibung der Vorgänge dar, die vor allem zur Beschreibung der

Ladungsträgerinjektion in organischen Leuchtdioden (OLEDs) herangezogen werden. Im nächsten Abschnitt wird die Injektion von Defektelektronen betrachtet, da die meisten der bislang in der Literatur untersuchten organischen Transistoren Materialien mit p-leitenden Eigenschaften verwenden.

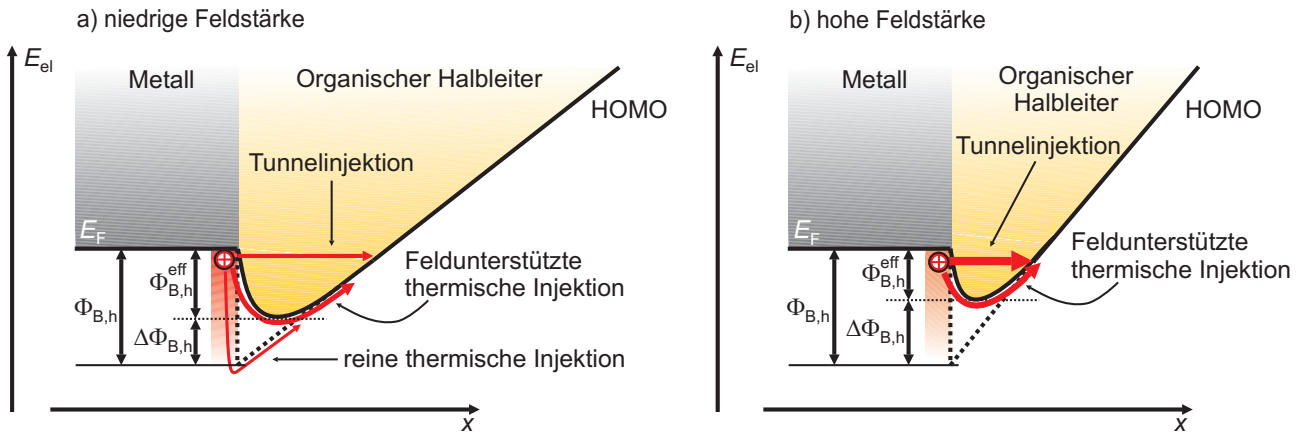
Befindet sich eine dünne organische Schicht zwischen zwei Metallelektroden und wird eine elektrische Spannung angelegt, wie das z. B. bei einem organischen Feldeffekt-Transistor zwischen der Drain- und der Source-Elektrode der Fall ist, so stellt sich ein linearer, ortsabhängiger Potenzialverlauf ein. Demgemäß beeinflusst die anliegende Spannung zwischen den beiden Kontakten den Verlauf des HOMO und LUMO im organischen Halbleiter. Bei dem in Abbildung 3.9 skizzierten Metall-Halbleiterkontakt wird von folgenden Voraussetzungen ausgegangen:

- über die sich auf elektrisch neutralem Potenzial befindende Metallelektrode (Source) werden die Defektelektronen in die organische Schicht (Kanal des Transistors) eingebracht
- die negativ vorgespannte Gegenelektrode (Drain, zur besseren Übersicht in der Abbildung nicht dargestellt) injiziert die positiven Ladungsträger
- das zwischen den beiden Kontakten anliegende elektrische Feld führt zu einer Abnahme der potenziellen Energie der Ladungsträger in Richtung der negativ vorgespannten Elektrode (Drain) und treibt die injizierten freien Defektelektronen entlang des Feldes durch die organische Schicht.

Erklärungsbedürftig ist noch, wie die positiven Ladungsträger die Löcherinjektionsbarriere (siehe Abbildung 3.9 a) überwinden können. Nach den Modellen der klassischen Halbleiterphysik besteht die Möglichkeit, die Barriere entweder durch feldunterstützte thermische Injektion oder mittels Tunnelinjektion zu bewältigen [58]. Durch das anliegende elektrische Feld verzerrt sich der Verlauf von HOMO und LUMO. Daraus resultieren an den Elektroden dreieckförmige Energiebarrieren. Bei den weiteren Ausführungen wird hier für die Löcherinjektion nur das HOMO mit der Barriere  $\Phi_{B,h}$  betrachtet, die sich im einfachsten Fall unter Vernachlässigung der Phänomene am Metall-Halbleiterkontakt – z. B. die Dipolbarriere (siehe Kapitel 3.3) – aus der Differenz zwischen der Ionisationsenergie  $I_c$  des organischen Halbleiters und der Austrittsarbeit  $E_a$  des Metalls berechnen lässt [37, 47, 59].

Die Dreiecksform der Energiebarriere berücksichtigt noch nicht den auftretenden Schottky-Effekt an der Grenzfläche zwischen Metall und organischem Halbleiter. Durch die Injektion eines Ladungsträgers aus dem Metall in den organischen Halbleiter wird im Metall eine Gegenladung, auch Bildladung genannt, an der Oberfläche induziert [61]. Diese bewirkt eine *Coulomb*-Kraft, die sich mit der Kraft aus dem elektrischen Feld überlagert; dies beeinflusst den Potenzialverlauf [62]. Aufgrund des antiproportionalen Zusammenhangs zwischen *Coulomb*-Kraft und Abstand der Ladungen nimmt die Kraft mit zunehmender Entfernung der Ladung von der Grenzfläche ab [63]. Die Überlagerung der *Coulomb*-Kraft mit der Kraft des externen elektrischen Feldes zwischen den Metallkontakten führt zu einer Abrundung der Barriere (siehe Abbildung 3.9) und einer Verringerung des Maximums  $\Phi_{B,h}$  um den Betrag  $\Delta\Phi_{B,h}$ . Dementsprechend tritt bei angelegtem elektrischen Feld eine rein thermische Injektion von Ladungsträgern nicht auf.

Abhängig vom angelegten elektrischen Feld und der Temperatur dominiert entweder die feldunterstützte thermische Injektion oder die Tunnelinjektion das Einbringen von Ladungsträgern



**Abbildung 3.9:** Skizze der Energieniveaus am Metall-Halbleiterübergang zur Beschreibung der Injektionsmechanismen. Aus dem Schottky-Effekt resultiert eine Verringerung der Löcherinjektionsbarriere  $\Phi_{B,h}$  um den Wert  $\Delta\Phi_{B,h}$ . Defektelektronen können in den Halbleiter injiziert werden, wenn sie die resultierende Barriere  $\Phi_{B,h}^{eff}$  durchtunneln oder feldunterstützt thermisch aktiviert überwinden. Die rein thermische Injektion tritt bei einem angelegten elektrischen Feld nicht auf. Eine vergleichende Betrachtung von a) und b) veranschaulicht den Einfluss der elektrischen Feldstärke auf den Potenzialverlauf und die Injektionsbarriere (nach [60]).

in den Halbleiter. In der Abbildung 3.9 a sind die Injektionsmechanismen für eine niedrige Feldstärke und vergleichsweise hohe Temperaturen dargestellt, sie werden durch die feldunterstützte thermische Injektion dominiert. Die Tunnelwahrscheinlichkeit ist bedingt durch die große Breite der Barriere gering. Demgegenüber zeigt die Abbildung 3.9 b die Veränderung des Potenzialverlaufs durch eine hohe elektrische Feldstärke. Die Ladungsträgerinjektionsbarriere wird weiter abgesenkt, dadurch können Defektelektronen auch bei geringer Temperatur erheblich leichter mittels feldunterstützter thermischer Injektion in den Halbleiter eingebracht werden [60]. Einhergehend mit dem stärkeren Feld wird durch die Verbiegung des Potenzialverlaufs die Weite der Energiebarriere derart abgesenkt, dass für hohe Feldstärken die Ladungsträgerinjektion durch Tunnelprozesse wesentlich bestimmt wird.

Bis zu diesem Punkt sind die Betrachtungen von einer Potenzialbarriere ausgegangen, die die Ladungsträgerinjektion in den organischen Halbleiter behindert. Wünschenswert wäre dagegen ein Metall-Halbleiterübergang als *ohmscher* Kontakt. Für diesen Fall muss die Austrittsarbeit des Kontaktmaterials größer oder gleich der Ionisationsenergie sein, d. h.  $\Phi_{B,h} \leq 0$ . Der Kontakt kann nun sehr viel mehr Ladungsträger injizieren als der organische Halbleiter transportieren kann. Die Strombegrenzung durch den organischen Halbleiter führt zu einer Ansammlung von Ladungsträgern in nächster Nähe des Kontaktes, einhergehend mit einer Raumladung um den Kontakt.

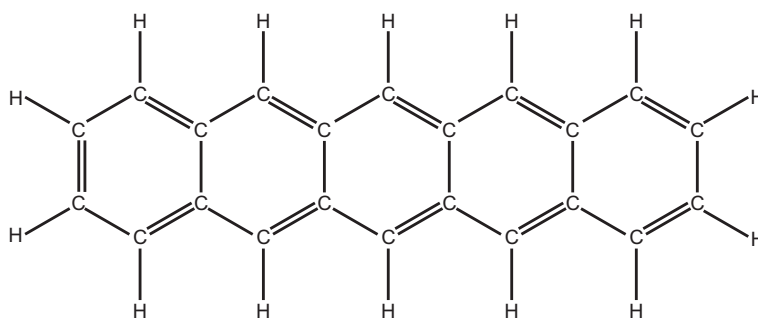
Ein derartiger Kontakt findet zur Untersuchung des Ladungsträgertransports in organischen Halbleitern Anwendung. Der Stromverlauf muss sich dabei allerdings nicht, wie die Bezeichnung vermuten lässt, linear zur Spannung verhalten. Das *ohmsche* Verhalten der Kontakte zwischen Metall und dotiertem organischen Halbleiter resultiert in einer ungehinderten thermischen Ladungsträgerinjektion unabhängig von der Barrierenhöhe [60].

## 3.5 Der organische Halbleiter Pentacen

In dieser Arbeit wird der organische Halbleiter Pentacen ( $C_{22}H_{14}$ ) als aktives Material in organischen Feldeffekt-Transistoren verwendet. Mit dieser Substanz konnten in der Vergangenheit vielversprechende Ergebnisse erzielt werden, als Beispiel seien die Transistoren von [64] genannt, die bei Raumtemperatur eine Ladungsträgerbeweglichkeit von mehr als  $2\text{ cm}^2/\text{Vs}$  aufweisen. Die Ladungsträgerbeweglichkeit beeinflusst maßgeblich die Schaltgeschwindigkeit der Bauelemente.

Neben den für organische Materialien hervorragenden Eigenschaften bietet Pentacen den Vorteil der kommerziellen Verfügbarkeit mit hoher Reinheit bei gleicher Konsistenz. In den Arbeiten von [20] und [41] wurde ebenso wie in dieser Arbeit das Pentacen von der Firma *Sigma-Aldrich* bezogen. Eine mit Hilfe eines Massenspektrometers im Rahmen von [20] durchgeführte Analyse zur Konzentrationsbestimmung des Pentacens ergab eine Reinheit des gelieferten Pentacens von mehr als 99,5%. Auf eine weitere Reinigung des Pentacens durch Gradienten- oder Stufensublimation wird deshalb in diesem Zusammenhang verzichtet, da keine nennenswerte Verbesserung der Reinheit zu erwarten ist.

Die ebenen und unpolaren Pentacen-Moleküle mit einer Molekülmasse von  $278,35\text{ g/mol}$  [65] und einer Länge von  $1,61\text{ nm}$  [66] dieses als p-Halbleiter bekannten Materials setzen sich jeweils aus fünf annelierten Benzen-Ringen zusammen (siehe vereinfachte Darstellung der Grenzstruktur in Abbildung 3.10). Pentacen verfügt über eine trikline Kristallstruktur mit zwei Molekülen in der Einheitszelle [43]. Die Parameter der Einheitszelle sind in [43] mit  $a = 0,79\text{ nm}$ ,  $b = 0,606\text{ nm}$ ,  $c = 1,601\text{ nm}$ ,  $\alpha = 101,9^\circ$ ,  $\beta = 112,6^\circ$  und  $\gamma = 85,8^\circ$  angegeben. Das Volumen der Einheitszelle beträgt demnach  $0,692\text{ nm}^3$ . Nach [65] nimmt die Dichte des Pentacen-Kristalls einen Wert von  $1,3\text{ g/cm}^3$  an, die Anzahl der Elektronen pro Einheitszelle  $F(000)$  wird in [23] mit 292 beziffert. Das lineare Pentacen-Molekül weist diamagnetische Eigenschaften auf, sein Absorptionsmaximum liegt im sichtbaren Bereich bei  $580\text{ nm}$  [66]. Dementsprechend hat Pentacen eine blau-violette Farbe [67]. Die Permittivität des Pentacens wird in [43] mit  $\epsilon_{\text{max}} = 12,6$  angegeben.



**Abbildung 3.10:** Das Pentacen-Molekül ( $C_{22}H_{14}$ ) setzt sich aus fünf annelierten Benzen-Ringen zusammen. Hier wird das Molekül in Form einer der *Kekulé*-Strukturen dargestellt, um mögliche Reaktionsmechanismen leichter erkennen zu können.

Gemäß der *Hückel*-Regel lässt sich quantenmechanisch die Anzahl der  $(4n + 2)\pi$ -Elektronen aromatischer Systeme, zu denen das Pentacen gehört, berechnen [31]. Aromatische Systeme zeichnen sich dadurch aus, dass exakt so viele  $\pi$ -Elektronen, wie zur Besetzung der bindenden  $\pi$ -Molekülorbitale notwendig sind, zur Verfügung stehen. Daraus resultiert die hohe Stabilität der aromatischen Moleküle [38]. Folglich berechnet sich die Anzahl der  $\pi$ -Elektronen für das

Pentacen-Molekül mit  $n = 5$  Benzen-Ringen zu 22. Obwohl ein einzelner Benzen-Ring über eine hohe chemische Stabilität verfügt, nimmt diese mit der Anzahl der  $\pi$ -Elektronen pro Molekül ab, d. h. das Pentacen oxidiert schon ohne Energiezufuhr durch Licht an Umgebungsluft [42].

Bereits in Kapitel 3.2 wurde der Zusammenhang zwischen der Anzahl der Benzen-Ringe bei den Acenen und der Bandlücke erläutert. Beim Pentacen-Kristall resultiert aus den fünf Benzenringen eine Bandlücke von  $E_g = 2,2 \text{ eV}$  [56]. Die mittlere Ionisationsenergie  $I_c$  des Pentacens wird abhängig von der Kristallinität, der Reinheit und dem Substratmaterial zwischen 4,8 und 5,2 eV [42, 43, 49, 51] angegeben. Aus der Gleichung

$$A_c = I_c - E_g \quad (3.4)$$

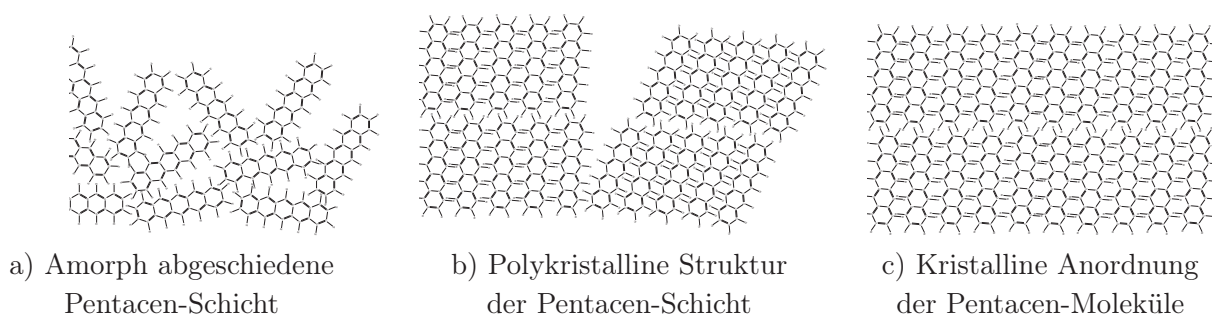
lässt sich die Elektronenaffinität berechnen. Mit  $I_c = 5,2 \text{ eV}$  auf Gold und  $E_g = 2,2 \text{ eV}$  ergibt sich  $A_c = 3 \text{ eV}$  [51]. Im Bericht von [49] wurde für einen auf Quarzsubstrat aufgedampften Pentacen-Film hoher kristalliner Ordnung die Anregungsenergie  $E_g$  zur Überwindung der Bandlücke experimentell zu 1,7 eV bestimmt. Zusammen mit der ermittelten Ionisationsenergie  $I_C = 4,8 \text{ eV}$  beläuft sich die Elektronenaffinität auf 3,1 eV und korrespondiert mit dem in [51] bestimmten Wert.

Der von der Kristallinität im Pentacen-Film abhängige Wert der Ionisationsenergie unterstreicht die Notwendigkeit einer hohen und homogenen molekularen Ordnung in der abgetrennten organischen Halbleiterschicht. Dies erfordert eine geringe Abscheiderate, da die unpolaren Pentacen-Moleküle mit schwachen Dispersionskräften und starker, aber kurzreichweitiger Abstoßung versuchen, bei der Bildung einer Kristallstruktur eine möglichst dichte Packung mit minimal erreichbarer Abstoßung einzunehmen. Dabei wird die Anordnung der Moleküle durch die Atom-Atom-Potenziale bestimmt, bei der die Gitterenergie klein wird, wenn die Anzahl der *Van der Waals*-Atom-Atom-Kontakte groß ist [37].

Zudem ist zu berücksichtigen, dass auch bei planaren Molekülen das Molekül selbst eine Oberflächenstruktur besitzt. In der Modellvorstellung ist an den Positionen, an denen sich ein Atom des Moleküls befindet, ein Potenzialhügel zu finden. Demgemäß bildet der Raum zwischen den Atomen ein Tal. Aus energetischen Gründen lagern sich bei der Kristallisation üblicherweise die Hügel des einen Moleküls bevorzugt über den Tälern des Nachbaratoms an [37]. Es resultiert eine dichte Packung, die bei Strukturanalysen des Pentacens als so genanntes Fischgrätenmuster zu beobachten ist [40, 68, 69].

Bei der Betrachtung der Leitfähigkeit ist zwischen einem einzelnen Pentacen-Molekül mit seiner hohen intramolekularen Leitfähigkeit entlang seiner Längsachse und einem Pentacen-Film mit intermolekularem Ladungstransport zu unterscheiden. Die Nutzung der Ladungsträgerbeweglichkeit auf einzelnen Molekülen in Bauelementen erfordert Geometrieabmessungen in der Größe der Längsachse des Moleküls. Im Hinblick auf die Applikation der intramolekularen Leitfähigkeit in einem Transistor darf die Kanallänge nicht mehr als 1,61 nm betragen. Außerdem sollte die Faustregel, dass die Dicke des Dielektrikums nicht mehr als ein zehntel der Kanallänge misst, eingehalten werden [70]. Selbst mit konventioneller Silizium-Halbleitertechnologie sind derzeit weder solch geringen Geometrieabmessungen technisch realisierbar, noch lassen sich die notwendigen dünnen Dielektrika herstellen. Zudem sind massive parasitäre Effekte der Transistoren bei derart kleinen Geometrieabmessungen zu erwarten. Daher kommt für den Ladungstransport in Pentacen-Schichten bislang der intermolekulare Ladungstransport zur Anwendung, wobei die Leitfähigkeit einer organischen Schicht stark von der Ordnung und der Kristallrichtung abhängt [71].

Für das Abscheiden eines Pentacen-Films erweist es sich als hilfreich, Daten wie den Schmelzpunkt oder die Sublimationstemperatur zu kennen. Der Schmelzpunkt wird in [43] mit  $300^{\circ}\text{C}$  und die Sublimationstemperatur im Vakuum zwischen  $220$  und  $240^{\circ}\text{C}$  angegeben. Demnach kann Pentacen im Vakuum oder Hochvakuum sublimiert werden. Dabei hängt das resultierende Strukturwachstum entscheidend von den verwendeten Materialien und der Prozessierung ab. Ein hoher Ordnungsgrad in der halbleitenden Schicht ist notwendig für eine hohe Ladungsträgerbeweglichkeit [72]. Der intermolekulare Ladungstransport kommt durch die  $\pi - \pi$ -Wechselwirkung zustande [73] und erreicht bei einkristallinem Pentacen, bei dem sich die Moleküle mit ihrer Längsachse unter einem Winkel von ca.  $85^{\circ}$  zur Substratoberfläche anordnen (siehe Abbildung 3.11 c), sein Maximum [15, 27].



**Abbildung 3.11:** Mögliche Struktur des thermisch aufgedampften Pentacen-Films, die z. B. durch die Prozessparameter Aufdampfrate und Substrattemperatur ebenso beeinflusst werden kann wie durch die materialspezifische Oberflächenbeschaffenheit des Gate-Dielektrikums (nach [15]).

In dem Pentacen-Film sind die Wechselwirkungen der Pentacen-Moleküle vertikal übereinander gestapelter Moleküllagen im Hinblick auf den Ladungstransport vernachlässigbar. Daher findet der Ladungstransport vorwiegend nahezu senkrecht zur Längsachse der Moleküle in lateraler Richtung der Schicht statt [74]. Dementsprechend ist die Leitfähigkeit im Pentacen-Film parallel zur Substratoberfläche größer als senkrecht dazu [49]. Die Abbildung 3.11 a zeigt eine amorphe Pentacen-Schicht, die aus einer hohen Aufdampfrate, aber auch bei niedriger Substrattemperatur während des Abscheidens resultieren kann. In ihr ist aufgrund der geringen  $\pi - \pi$ -Wechselwirkungen eine sehr schlechte Ladungsträgerbeweglichkeit zu erwarten [75].

Sind dagegen die Prozessparameter wie eine langsame Aufdampfrate und eine moderate Substrattemperatur (je nach Literaturquelle und zu bedampfendem Dielektrikum zwischen  $20^{\circ}\text{C}$  und  $70^{\circ}\text{C}$ ) geeignet gewählt, kann eine hochgeordnete Pentacen-Schicht aufgedampft werden [76, 77, 78], bei der sich die Moleküle selbstorganisierend [79] in Form einer kristallinen Phase mit ihrer Längsachse unter einem Winkel von  $85^{\circ}$  zur Substratoberfläche anordnen. Die ersten auf das Substrat auftreffenden Moleküle kondensieren auf der Grenzfläche und bilden Keime für das Wachstum des Pentacen-Films. Bei diesem Prozess findet jedoch keine chemische Reaktion mit dem Substrat statt, sondern die Moleküle wechselwirken mit dem Substrat und untereinander durch die *Van der Waals*-Kräfte.

Verfügen die nachfolgenden Moleküle während des langsamen Aufdampfprozesses über genügend Zeit und eine ausreichende kinetische Energie an der Oberfläche, beispielsweise durch eine leicht erhöhte Substrattemperatur, können sie sich an den Keimen seitlich anlagern, so dass die Schichten quasi Monolage für Monolage aufgedampft werden. Teilweise kommt es auch zum terrassenförmigen Wachstum, d. h. das Wachstum der aktuellen Monolage ist noch nicht abgeschlossen während die nächste bzw. übernächste Monolage bereits zu keimen beginnt [80, 81].

Gitterversetzungen, wie exemplarisch in Abbildung 3.11 b dargestellt, sind die Folge. Die Versetzungen reichen bis in die untersten Moleküllagen und behindern den Ladungstransport, der vorwiegend in den unteren Monolagen der Pentacen-Schicht stattfindet. Abweichend von der kristallinen Kondensation wird häufig eine so genannte Dünnschichtphase beobachtet, deren Moleküle einen Winkel kleiner als  $85^\circ$  zur Substratoberfläche, z. B. von etwa  $73^\circ$  einnehmen [49, 75]. Folglich ist aus der Divergenz zum einkristallinen Pentacen eine kleinere Ladungsträgerbeweglichkeit zu erwarten.

Neben der Morphologie des Pentacen-Films spielen noch weitere Faktoren eine Rolle für eine hohe Ladungsträgerbeweglichkeit. Die anfangs erwähnte hohe Reinheit des zu verdampfenden Pentacens ist notwendig, um Verunreinigungen in der halbleitenden Schicht zu verhindern. Sie würden ebenso wie die Gitterversetzungen zu Ladungsträgerfallen führen, die den Ladungstransport behindern oder unterbinden. Durch ionische Verunreinigungen könnte der Halbleiter unkontrolliert dotiert werden und sich auf die Schwellenspannung oder auch die Strommodulation der zu bauenden Transistoren auswirken. Einen vergleichbaren Einfluss kann reaktives Restgas im Rezipienten während des Verdampfungsprozesses ausüben. Daher ist für den Aufdampfprozess entweder ein ausreichendes Vakuum [82] oder eine Inertgasatmosphäre [83] in der Prozesskammer unumgänglich.

Des Weiteren kann die Beschaffenheit der Grenzfläche die Morphologie und die Performance der Transistoren wesentlich beeinflussen. Idealerweise sollte die Grenzfläche eben [84] und sauber sowie eine geeignete Oberflächenenergie aufweisen [85]. Lokale Unebenheiten oder Verunreinigungen wirken als Keimzentren für die kondensierenden Pentacen-Moleküle. Beides führt zu vielen Korngrenzen und Versetzungen in den unteren Monolagen des Films, deren kristalline Struktur entscheidend für den Ladungstransport ist. Als Konsequenz ergibt sich eine reduzierte Ladungsträgerbeweglichkeit.

Bei der Herstellung von organischen Transistoren ist das Abscheiden des Pentacens einer der kritischsten Prozessschritte. Bereits die Koexistenz der Dünnschichtphase (amorphe Pentacenschicht) und der Bulkphase (kristalline Phase) führt zum Absenken der Ladungsträgerbeweglichkeit durch geringe  $\pi - \pi$ -Wechselwirkungen und einer möglicherweise hohen Defektkonzentration [15]. Der Aufdampfprozess ist dementsprechend an die zu erwartenden Bedingungen der zu beschichtenden Oberfläche und die technischen Gegebenheiten sorgfältig anzupassen.

Ergänzend sei auf die Möglichkeit hingewiesen, Pentacen-Filme in flüssiger Form zu verarbeiten. Aufgrund der geringen Löslichkeit des eingesetzten Pentacens in vielen Lösungsmitteln kann es jedoch nur in Form eines *Precursors* – z. B. durch *Spin-Coating* – aufgetragen werden. Allerdings wird diese Option aufgrund der geringeren molekularen Ordnung der Schicht, einhergehend mit einer schlechteren Transistorperformance, hier nicht im Detail behandelt. Näher Informationen diesbezüglich sind beispielsweise in [86],[87],[88] oder [89] zu finden.

## 3.6 Das elektrische Verhalten von OFETs

Nach einer kurzen Funktionsbeschreibung der OFETs in Kapitel 2 unter Betrachtung der Funktionsweise des Feldeffekts werden im Folgenden derzeit übliche Verfahren zur näherungsweisen Beschreibung des elektrischen Verhaltens skizziert. Dabei sei darauf hingewiesen, dass trotz einer von verschiedenen Forschergruppen verfassten IEEE-Konvention [90] die elektrischen Charakteristika der organischen Transistoren sowie einige Vorgänge im Halbleitermaterial und



an den Grenzflächen noch nicht ausreichend erforscht und verstanden sind. Daraus resultieren in der Literatur teils kontrovers diskutierte Ansätze bezüglich der Modellbildung, denn unter Zuhilfenahme der aus der konventionellen MOS-Technologie bekannten *Shockley*-Gleichungen lassen sich längst nicht alle auftretenden Abweichungen erläutern [91]. Da zum Zeitpunkt des Verfassens dieser Arbeit in der Literatur noch keine umfassende Erklärung der Phänomene mit einem schlüssigen Ansatz zur optimierten Beschreibung der bei den OFETs auftretenden Vorgänge gefunden werden konnte, wird hier gemäß der IEEE-Konvention auf die *Shockley*-Gleichungen zurückgegriffen, deren prinzipielle Anwendbarkeit z. B. in [92] nachgewiesen wurde.

Mit Hilfe der *Shockley*-Gleichungen lässt sich der Stromfluss zwischen den Drain- und Source-Elektroden in Abhängigkeit von der Gate-Source-Spannung beschreiben. Im Allgemeinen wird zwischen drei Betriebsbereichen unterschieden, in denen die mathematischen Beschreibungen des Drain-Stromes  $I_D$  unter den üblichen Voraussetzungen gültig sind [24]. Von diesen Kriterien seien die konstante Ladungsträgerbeweglichkeit und die Relation einer sehr viel größeren Kanallänge  $L$  im Vergleich zur Schichtdicke  $t_i$  des Gate-Dielektrikums besonders hervorgehoben.

Aufgrund der Charakteristika hergestellter Pentacen-Transistoren beziehen sich die folgenden Ausführungen auf einen selbstsperrenden Transistor mit p-leitendem Kanal. Bei ihm fließt im Idealfall, d. h. unter Vernachlässigung des Leckstromes, bei einer Potenzialdifferenz zwischen Drain und Source (Drain-Source-Spannung  $V_{DS}$ ) kein Strom ( $I_D = 0$ ), wenn die Gate-Source-Spannung  $V_{GS}$  größer als die Schwellenspannung  $V_{th}$  ist ( $V_{GS} > V_{th}$ ). Dieser Betriebszustand des Transistors wird als Sperrbereich bezeichnet.

Werden die Bedingungen  $V_{GS} < V_{th}$  und  $V_{DS} > (V_{GS} - V_{th})$  erfüllt, arbeitet der Transistor im linearen Bereich (Triodenbereich). Der Drain-Strom  $I_D$  lässt sich durch

$$I_D = \frac{BW}{L} \cdot \left( V_{GS} - V_{th} - \frac{V_{DS}}{2} \right) \cdot V_{DS} \quad (3.5)$$

berechnen. Der Drain-Strom genügt dieser Gleichung bis zum Abschnürpunkt (*Pinch-off*), der durch die Bedingung

$$V_{DS} = V_{GS} - V_{th} \quad (3.6)$$

bestimmt wird. Danach geht der Transistor in Sättigung über und  $I_D$  ist unabhängig von  $V_{DS}$ . Oberhalb des Abschnürpunktes ( $V_{DS} \leq (V_{GS} - V_{th})$ ) lässt sich der Drain-Strom mittels

$$I_D = \frac{BW}{2L} \cdot (V_{GS} - V_{th})^2 \quad (3.7)$$

bestimmen.

In die obigen Gleichungen gehen die geometrischen Abmessungen des Transistorkanals mit der Kanallänge  $L$  und der Transistorweite  $W$  ein. Bei dem Parameter  $B$  handelt es sich um die Leitfähigkeitskonstante, die sich aus dem Produkt der als konstant angenommenen mittleren Ladungsträgerbeweglichkeit  $\mu_p$  [21] und spezifischen Daten des Gate-Dielektrikums, berücksichtigt durch den Kapazitätsbelag  $C_i$  des Dielektrikums, zusammensetzt. Werden die Parameter des Kapazitätsbelags eingesetzt, folgt für das Produkt der Leitfähigkeitskonstanten

$$B = \mu_p \cdot C_i = \mu_p \cdot \epsilon_0 \cdot \epsilon_r \cdot \frac{1}{t_i} \quad (3.8)$$

mit der Dielektrizitätskonstanten  $\epsilon_0 = 8,85 \cdot 10^{-12} \text{As/Vm}$ , der relativen Permittivität  $\epsilon_r$  (z. B.  $\epsilon_r = 3,9$  für  $\text{SiO}_2$ ) als materialspezifische Konstante des Gate-Dielektrikums und der material- und prozessabhängigen Dicke  $t_i$  des Dielektrikums.

Um die Qualität hergestellter Bauelemente beurteilen zu können, sind die Schlüsselparameter gemäß der IEEE-Konvention [90] zu ermitteln. Ein wesentlicher Parameter ist die Ladungsträgerbeweglichkeit, die nach Kapitel 3.2 stark von dem organischen Halbleitermaterial, dessen Morphologie, den Gegebenheiten an den Grenzflächen (Kontaktwiderstand, Ladungsträgerfallen, etc.) des organischen Halbleiters und den Parametern während der Messung abhängt. Z.B. hat die Umgebungstemperatur Einfluss auf den Hoppingtransport, das von der Gate-Elektrode ausgehende externe elektrische Feld kann Energiebarrieren absenken und einfallendes Licht kann zusätzliche Ladungsträger generieren.

Die meisten Einflussgrößen lassen sich nur begrenzt kontrollieren, besonders die Morphologie und die Vorgänge an den Grenzflächen sind lediglich beschränkt beeinflussbar, während die Kontrolle der Temperatur und das Abschotten gegenüber Lichteinstrahlung gut zu handhabende Größen sind. Zunächst sei ein idealer kristalliner organischer Halbleiter angenommen, bei dem von einer konstanten Ladungsträgerbeweglichkeit, die im linearen Bereich nicht von  $V_{GS}$  abhängt, ausgegangen werden kann. Im linearen Bereich lässt sich unter der Bedingung  $V_{DS} \gg (V_{GS} - V_{th})$  die Ladungsträgerbeweglichkeit im Transistorkanal mit Hilfe des Kanalleitwertes berechnen. Der Kanalleitwert

$$g_m = \left( \frac{\partial I_D}{\partial V_{GS}} \right)_{V_{DS}=\text{const}} = \mu_p C_i \frac{W}{L} V_{DS} \quad (3.9)$$

berechnet sich aus dem Differenzquotienten des Drain-Stromes (Gleichung 3.5) bei konstanter Drain-Source-Spannung. In diesem Kontext kommt für den Kanalleitwert häufig auch der Begriff der Steilheit zur Anwendung und lässt sich mit Hilfe der Steigung des Drain-Stromes aus der Transferkennlinie, auch Eingangskennlinie genannt, ermitteln. Das Umformen von Gleichung 3.9 liefert die gesuchte Ladungsträgerbeweglichkeit

$$\mu_p = \frac{\partial I_D}{\partial V_{GS}} \cdot \frac{L}{WC_i V_{DS}}, \quad (3.10)$$

wobei für den Wert der Steilheit die bereits oben genannte Bedingung  $V_{DS} \gg V_{GS} - V_{th}$  erfüllt sein muss. Sofern die Ladungsträgerbeweglichkeit eine Funktion der Gate-Spannung ist, folgt, dass sich bereits aus Gleichung 3.9 ein komplizierterer Ausdruck für den Kanalleitwert ergibt und Gleichung 3.10 den mathematischen Zusammenhang für die Beweglichkeit nicht mehr hinreichend beschreibt.

Um die Ladungsträgerbeweglichkeit für den Sättigungsbereich des Transistors zu bestimmen, lässt sich die Steilheit analog zu Gleichung 3.9 durch partielle Ableitung der Gleichung 3.7 nach der Gate-Source-Spannung bei konstanter Drain-Source-Spannung berechnen. Umformen nach der gesuchten Ladungsträgerbeweglichkeit ergibt

$$\mu_p = \frac{\partial I_D}{\partial V_{GS}} \cdot \frac{L}{WC_i (V_{GS} - V_{th})}. \quad (3.11)$$

Für das Abschätzen der Ladungsträgerbeweglichkeit mit Hilfe dieser Gleichung ist die Steilheit aus der Steigung der Kennlinie  $\sqrt{I_D}$ , aufgetragen gegen  $V_{GS}$  im Sättigungsbereich zu entnehmen, die sich unter Berücksichtigung der Bedingung  $V_{DS} \leq V_{GS} - V_{th}$  aus der aufgezeichneten Transferkennlinie berechnen lässt.

Ein geschickterer Ansatz zur Bestimmung der Ladungsträgerbeweglichkeit ergibt sich aus der Wurzelardarstellung der im Sättigungsbereich bei konstanter Drain-Source-Spannung aufgezeichneten Transferkennlinie. Durch mathematische Umformungen folgt aus Gleichung 3.7 der Term:

$$\sqrt{I_D} = \sqrt{\mu_p \frac{WC_i}{L} \frac{(V_{GS} - V_{th})}{\sqrt{2}}}. \quad (3.12)$$

Nach anschließender partieller Ableitung nach  $V_{GS}$  resultiert ein von der Gate-Source- und Schwellenspannung unabhängiger Ausdruck

$$\frac{\partial\sqrt{I_D}}{\partial V_{GS}} = \sqrt{\mu_p \frac{WC_i}{L} \frac{1}{\sqrt{2}}}, \quad (3.13)$$

der sich nach der Ladungsträgerbeweglichkeit umstellen lässt:

$$\mu_p = 2 \cdot \left( \frac{\partial\sqrt{I_D}}{\partial V_{GS}} \right)^2 \frac{L}{WC_i}. \quad (3.14)$$

Auf diese Weise lässt sich die Ladungsträgerbeweglichkeit unabhängig von der Schwellenspannung recht einfach bestimmen. Der zu quadrierende Quotient kann der Steigung der Wurzel-darstellung der Transferkennlinie entnommen werden.

Auf anorganischen Materialien basierende Dünnschicht-Transistoren (TFTs) erfordern aufgrund ihres polykristallinen Halbleiters, verbunden mit einer vergrößerten Oberflächenstreuung durch Barrieren zwischen den kristallinen Bereichen, eine modifizierte Gleichung für die Ladungsträgerbeweglichkeit [21]. Sie muss die im Vergleich zum kristallinen Halbleitermaterial verringerte Ladungsträgerbeweglichkeit, die durch die Grenzen zwischen den Kristalliten sowie die herstellungsbedingte *Trap*- und Oberflächenzustandsdichte verursacht wird, im statistischen Mittel berücksichtigen.

Im Hinblick auf die Morphologie des organischen Halbleiters sind deutliche Parallelen zu anorganischen amorphen Dünnschicht-Halbleiterschichten zu erkennen, da in der Praxis bei der Herstellung der Bauelemente vielfach keine idealen und defektfreien Halbleiterschichten abgeschieden werden können. Gerade bei Pentacen sind die im Halbleiterfilm vorhandenen Kristallite aufgrund des terrassenförmigen Wachstums häufig nur in den unteren Monolagen, d. h. an der Grenzfläche zum Gate-Dielektrikum, miteinander verbunden (siehe auch Kapitel 3.5). Während innerhalb der Kristallite von einer hohen Ladungsträgerbeweglichkeit ausgegangen werden kann, schränken Grenzflächen benachbarter Kristallite den Ladungstransport ein. Hinzu kommen, wie bei den anorganischen Transistoren, den Ladungstransport behindernde Ladungsträgerfallen, aus denen erst bei hohen Gate-Source-Spannungen Ladungsträger befreit werden können. Analog zu anorganischen TFTs wird daher auch von einer effektiven Ladungsträgerbeweglichkeit  $\mu_{\text{eff}}$  ausgegangen, bei der die durch die Gate-Source-Spannung influenzierten Ladungsträger  $Q_{\text{ind}}$  in frei bewegliche Ladungen  $Q_f$  und getrappte Ladungen  $Q_t$  unterteilt werden [93]. Demzufolge gilt

$$\mu_{\text{eff}} = \mu_{\text{frei}} \cdot \frac{Q_f}{Q_{\text{ind}}} = \mu_{\text{frei}} \cdot \frac{Q_f}{Q_f + Q_t}, \quad (3.15)$$

wobei  $Q_t = f(V_{GS})$  und  $\mu_{\text{frei}}$  die Beweglichkeit im idealen einkristallinen Halbleiter ohne Kristallitgrenzen und *Traps* ( $Q_t = 0$ ) bezeichnen.

Die Betrachtungen zur Bestimmung der Ladungsträgerbeweglichkeit setzen einen kleinen ohmschen Kontaktwiderstand zwischen dem organischen Halbleitermaterial und den Drain- und Source-Kontakten voraus, damit nicht der Metall/Halbleiterkontakt die Ladungsträgerinjektion limitiert. Reale Bauelemente dagegen verfügen oft über eine Potenzialbarriere an den Kontakten (siehe Kapitel 3.3), die allein durch den elektrischen Kontakt zwischen Metall und Halbleiter zustande kommt und in einer nichtlinearen Injektion resultiert. Die Barriere wird vielfach bei der *Inverted Coplanar* und *Noninverted Staggered* Struktur aufgrund einer ungünstigen Anlagerung der halbleitenden Moleküle an die Kontakte zusätzlich verstärkt [94] und variiert mit

$V_{GS}$ . Diese Beschränkung wirkt sich auch auf die Gleichungen 3.10 und 3.11 zur Bestimmung der Feldeffekt-Beweglichkeit aus, deren Betrag im halbleitenden Film durchaus größer sein kann als der mit Kontaktwiderstand ermittelte Wert.

In der Wissenschaft sind Verfahren zur Bestimmung der intrinsischen Ladungsträgerbeweglichkeit der Halbleiterschicht, wie beispielsweise die so genannte *Time of Flight* Messung bekannt, bei der die Beweglichkeit durch eine Laufzeitmessung eines durch einen kurzen Laserimpuls generierten Ladungsträgerpaars zu den Kontakten analysiert wird [41, 95]. Das erwähnte Verfahren findet vorwiegend bei systematischen Beweglichkeitsuntersuchungen von organischen Halbleiterkristallen Anwendung. Da für Bauelemente die Beweglichkeit einschließlich des Kontaktwiderstands relevant ist, werden in dieser Arbeit die Gleichungen 3.10 und 3.11 bzw. 3.14 eingesetzt.

Mit Hilfe der Eingangskennlinie, die den Drain-Stromverlauf in Abhängigkeit von der Gate-Source-Spannung und konstant vorgegebener Drain-Source-Spannung beschreibt, lassen sich weitere wichtige Transistorparameter ermitteln. Aus der Kennlinie kann unter Berücksichtigung der Bedingung  $V_{DS} \leq V_{GS} - V_{th}$  bei logarithmischer Darstellung recht einfach die Strommodulation abgelesen werden. Sie berechnet sich aus dem Quotienten von Einschaltstrom  $I_{on}$ , d. h. dem Maximum von  $I_D$ , und dem Sperrstrom  $I_{off}$ . Beim Minimum von  $I_D$  in der Kennlinie handelt es sich um den Sperrstrom  $I_{off}$ . Eine hohe Strommodulation ist in logischen Schaltungen erforderlich, um einen sicheren *High-* bzw. *Low-*Pegel für die über dem Transistor abfallende Spannung zu gewährleisten. Der Einsatz eines OFETs zur Adressierung eines Pixels in Matrixdisplays erfordert ebenfalls eine große Strommodulation [96].

Neben der Strommodulation lässt sich aus der Eingangskennlinie der Subschwelligenspannungsstromanstieg über die Gleichung

$$S = \frac{dV_{GS}}{d \log(I_D)} \quad (3.16)$$

ermitteln. Dieser charakterisiert den Spannungssanstieg pro Stromdekade im Subschwelligenspannungsbereich des Transistors. Analog zu den konventionellen MOSFETs, die im Allgemeinen über einen geringen und von der Gate-Source-Spannung unabhängigen Kontaktwiderstand verfügen, kann der Anstieg als Maß für die Qualität des sich an der Grenzfläche zum Gate-Dielektrikum ausbildenden Kanals interpretiert werden. Allerdings hemmen im Kanalbereich vorhandene *Traps* den Ladungstransport bei den OFETs und führen zu einem größeren Wert für den Subschwelligenspannungsstromanstieg [97]. Zudem bilden sich an den Drain- und Source-Kontakten – je nach Materialpaarung und Prozessbedingungen – häufig Schottky-Kontakte aus, resultierend in einem hohen Kontaktwiderstand, der nichtlinear mit der Gate-Source-Spannung verknüpft ist. Aus diesem Grund kommen die Autoren in [95] zu der Annahme, im Subschwelligenspannungsstromanstieg spiegele sich vielmehr die Qualität des Kontaktes als die Eigenschaften der Grenzfläche Gate-Dielektrikum/organischer Halbleiter wider.

Abschließend wird noch auf die Bedeutung der Schwellenspannung  $V_{th}$  als Bestandteil der *Shockley*-Gleichungen eingegangen und ein übliches Verfahren zur Bestimmung dieser Spannung aufgezeigt. Aus der MOS-Technologie ist sie als wichtiger Konstruktionsparameter bekannt, der sich gezielt beeinflussen lässt, um z. B. den Steuerungstyp festzulegen [24]. Die Zuordnung der Steuerungsmodi erfolgt über das Vorzeichen der Schwellenspannung. Ein p-leitender Transistor mit  $V_{th} > 0$  verfügt bereits ohne angelegte Gate-Source-Spannung über einen leitfähigen Kanal. Damit zählt er zur Gruppe der selbstleitenden Feldeffekt-Transistoren. Um den leitenden Kanal eines derartigen Transistors zu sperren, muss eine positive Gate-Source-Spannung angelegt werden, die die Ladungsträger aus dem Kanal verdrängt. Dagegen weisen selbst-

sperrende p-Kanal-Transistoren eine negative Schwellenspannung auf. Zur Ausbildung eines leitenden Kanals müssen bei diesen Transistoren durch eine negative Gate-Source-Spannung Ladungsträger an der Grenzfläche zum Dielektrikum angesammelt werden.

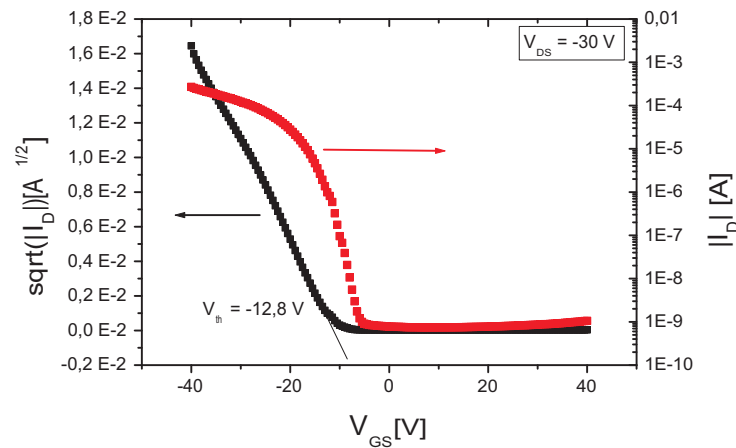
Das Anlegen einer negativen Gate-Source-Spannung bei den selbstsperrenden Transistoren induziert Ladungsträger im Kanal, die im Subschwelligensbereich zunächst die den Ladungstransport behindernden *Traps* absättigen. Der Spannungswert, ab der sich ein elektrisch leitfähiger Kanal an der Grenzfläche ausbildet, wird als Schwellenspannung bezeichnet und dient dabei als Maß für die Anzahl der Ladungsträger, die dazu elektrostatisch induziert werden müssen [95]. In [95] wird über eine Abhängigkeit der Schwellenspannung vom Gate-Dielektrikum, der *Trap*-Dichte im organischen Halbleiter an der Grenzfläche zum Dielektrikum und der Qualität des Kontaktes organischer Halbleiter/Drain- und Source-Elektroden berichtet. Zudem beeinflusst das organische Halbleitermaterial durch seine Lage von HOMO und LUMO sowie durch die Morphologie der abgeschiedenen Schicht die Schwellenspannung. Deren Wert erhöht sich, wenn zusätzlich zu den *Traps* noch Potenzialbarrieren (siehe z. B. Abbildung 3.5) durch eine für den Ladungstransport ungünstige Anordnung benachbarter Kristallite entstanden sind.

Aus der MOS-Technologie sind eine Reihe von Verfahren zur Bestimmung der Schwellenspannung bekannt. Beispielsweise werden in [98] unter anderem folgende Möglichkeiten aufgezählt:

- Vorgabe eines kleinen Einsatzstromes  $I_D = 10 \mu\text{A}$  bei kleiner Drain-Source-Spannung. Die Schwellenspannung wird durch die Gate-Source-Spannung definiert, wenn  $I_D$  den vorgegebenen Wert erreicht hat.
- Auftragen von  $\sqrt{I_D} = f(V_{GS})$  im Abschnürbereich, die anschließende Extrapolation auf die Abszisse führt zur gesuchten Schwellenspannung.
- Nach der Theorie verschwindet im Abschnürpunkt die Steigung  $dI_D/dV_{DS}$ . In der Praxis ist diese Aussage allerdings nur begrenzt gültig. Das Auftragen der Steigung bei kleinen  $V_{DS}$  gegenüber  $V_{GS}$  und anschließende Extrapolation auf die Abszisse liefert  $V_{th}$ .

Die mit Hilfe der genannten Verfahren ermittelten Werte unterscheiden sich voneinander. Dabei werden die Ergebnisse einiger Verfahren in der Literatur bezüglich ihrer Aussagekraft angezweifelt [99], da je nach Verfahren nicht der korrekte Absolutwert der Schwellenspannung bestimmt und/oder die physikalischen Zusammenhänge nicht ausreichend berücksichtigt werden. Lediglich unter Beachtung der Messbedingung  $V_{DS} = V_{GS}$ , bei welcher der Kanal in der Mitte abgeschnürt ist, resultieren der korrekte Absolutwert und die richtigen physikalischen Zusammenhänge [99].

Zur Bestimmung der Schwellenspannung bei den OFETs wird gemäß der IEEE-Konvention [90] die Transferkennlinie herangezogen. Bei diesem physikalischen Verfahren wird die Wurzel des Drain-Stromes  $\sqrt{I_D}$  auf der Abszisse gegen die Gate-Source-Spannung auf der Ordinate aufgetragen. Anschließend lässt sich durch Extrapolation im Punkt der maximalen Steigung eine Gerade bestimmen (siehe Abbildung 3.12). Die Nullstelle der entstehenden Geraden legt den Wert für die gesuchte Schwellenspannung fest. Trotz dieser Konvention sind detaillierte Angaben zur Aufnahme der Transferkennlinie und die Bestimmung von  $V_{th}$  im Hinblick auf die Einstufung der Ergebnisse unumgänglich, da bei den OFETs im Gegensatz zu den MOSFETs die Eingangskennlinie häufig bei einer festen Drain-Source-Spannung im Sättigungsbereich



**Abbildung 3.12:** Transferkennlinie, auf deren Ordinate  $\sqrt{I_D}$  gegen die Gate-Source-Spannung aufgetragen ist. Durch Extrapolation im Punkt der größten Steigung wird eine Gerade ermittelt, deren Nullstelle dem Wert der Schwellenspannung entspricht.

(siehe z. B. [18, 100, 101, 102]) und nicht unter Berücksichtigung von  $V_{DS} = V_{GS}$  aufgezeichnet wird. In Analogie zu den zuletzt genannten Literaturquellen kommt im Rahmen dieser Arbeit die Messung der Transferkennlinie bei konstanter Drain-Source-Spannung im Sättigungsbereich des Transistors zum Einsatz, wobei die Bestimmung der Schwellenspannung konform zur IEEE-Konvention erfolgt.

## 4 Substratauswahl

Eine wesentliche Voraussetzung für eine weite Verbreitung organischer Elektronik im Bereich von *low cost-low performance*-Anwendungen ist die Verfügbarkeit eines geeigneten Substrates. An das Substrat werden eine Reihe von Anforderungen gestellt, die auch von der geplanten Applikation abhängen. Es ist beispielsweise leicht vorstellbar, dass das Trägermaterial für ein aufrollbares Display als Bestandteil eines Mobiltelefons [103] andere Pflichten zu erfüllen hat, als ein kostengünstiges Display in der Logistik-Branche. Ersteres erfordert ein ausreichend mechanisch elastisches und optisch transparentes Substratmaterial. Demgegenüber sollte das Display, wenn es kombiniert mit einem *Radio Frequency Identification-Tag (RFID-Tag)* [104] an einer Transportpalette befestigt wird, äußerst robust gegenüber äußeren mechanischen Einwirkungen sein.

Ein großes Marktpotenzial für elektronische Schaltungen in Form von *RFID*-Etiketten wird in der Substitution des Strichkodes auf den Waren des Einzelhandels und der Supermärkte gesehen. Eine Vielzahl der Waren werden in Verpackungen vertrieben respektive mit Preisetiketten ausgezeichnet, die mit Hilfe von sehr kostengünstigen *Rolle-zu-Rolle*-Verfahren hergestellt und bedruckt worden sind. Dementsprechend sollten sich organische Schaltungen ebenfalls mit adäquaten Verfahren produzieren lassen. Dazu kommen die als Endlosware auf Rollen erhältlichen Substrate aus Papier oder Kunststofffolien in Frage, wobei letztere in der Regel gegenüber prozessbedingten Chemikalieneinwirkungen und Umwelteinflüssen unempfindlicher sind. Daher wird in dieser Arbeit bei der Substratauswahl der Fokus auf flexible Substrate aus Kunststoffolie gelegt, die sich im *Rolle-zu-Rolle*-Verfahren herstellen und veredeln lassen.

Im Kapitel 4.1 werden einige Folien exemplarisch hinsichtlich ihrer Verwendbarkeit als Trägermaterial für organische Schaltungen analysiert. Dazu werden mechanische Eigenschaften wie Zugfestigkeit oder Reißfestigkeit ebenso beleuchtet wie die Oberflächenbeschaffenheit, die für organische Schaltungen mit Pentacen eben und möglichst defektfrei sein sollte. Während sich Störungen des Folienfilms bis in den Mikrometer-Bereich durch optische Verfahren (ein Beispiel wird in Kapitel 4.2 vorgestellt) direkt bei der Herstellung detektieren lassen, sind feinere Oberflächenunebenheiten bis in den Nanometer-Bereich mit hoch auflösenden Messmethoden – z. B. einer AFM-Untersuchung (*Atomic Force Microscopy*-Untersuchung) – zu bestimmen.

Analog zur konventionellen Silizium-Halbleitertechnologie sollte der Produktionsprozess für organische Schaltungen einer stetigen Qualitätsüberwachung unterworfen sein, um eine hohe Ausbeute an funktionsfähigen Schaltungen zu erhalten. Dazu ist eine kontinuierliche Überwachung der Produktionsschritte während der Herstellung notwendig (*In-Line*-Überwachung). Anhand einer optischen *In-Line*-Qualitätsüberwachung am Beispiel einer durch Blasfolienextrusion hergestellten Verpackungsfolie wird eine kostengünstige Möglichkeit der kontinuierlichen Qualitätskontrolle des Substrates im Kapitel 4.2 skizziert, mit der sich Defekte im Mikrometer-Maßstab detektieren und in Form einer statistischen Auswertung durch die Angabe der Fehler pro Quadratmeter dokumentieren lassen.

## 4.1 Substrate

Bereits in der Einführung dieses Kapitels wurde die Abhängigkeit der Substratanforderungen im Hinblick auf die geplante Elektronikapplikation angeführt. Im Wesentlichen charakterisieren sich die Substrate durch die für die organische Elektronik relevanten Schlüsselparameter:

- Oberflächenrauigkeit
- Verarbeitungstemperatur
- Sperrschichtverhalten
- Dimensionsstabilität
- optische Transparenz
- Resistenz gegenüber den Fertigungstechniken (z. B. Lösungsmitteln, Säuren und Basen)
- Reinheit der Oberfläche

Zu große Unebenheiten auf der Substratoberfläche sind zu vermeiden, da sie die Funktionsfähigkeit der darauf zu bauenden Elektronik erheblich beeinträchtigen können. Beispielsweise entstehen während des Extrusionsprozesses unter ungünstigen Prozessbedingungen so genannte Gel-Partikel (nur teilweise aufgeschmolzenes Material), die mit in den Folienfilm eingebaut werden und aus der Oberfläche wie eine Erhebung herausragen können. Stellenweise kann es dazu kommen, dass über den zufällig verteilten Gel-Partikeln die Gate-Metallisierung abgedrückt wird. Anschließend wird ein fließfähiges Gate-Dielektrikum für einen Transistor im *Inverted Coplanar*-Aufbau (vergleiche Abbildung 2.1 a) aufgetragen, welches die Oberfläche homogen benetzt und Unebenheiten ausgleicht. An der metallisierten Erhebung kann sich bei angelegter Gate-Source-Spannung eine Feldstärkespitze ausbilden, die zusätzlich mit dem dünneren Dielektrikum an dieser Position zum elektrischen Durchbruch und somit zum Ausfall des Transistors führen kann.

Bei homogener Bedeckung des Hügels setzen sich die Unebenheiten bis in die organische Halbleiterschicht fort und rufen dort zusätzliche Gitterversetzungen hervor, die sich negativ auf die Performance der Transistoren auswirken (siehe auch Kapitel 3.6). Darüber hinaus können die Gel-Partikel bei Substraten, die als Trägermaterial für mechanisch flexible Displays eingesetzt werden sollen, zu inakzeptablen optischen Störungen führen. Trotz der aufgezeigten negativen Folgen einer zu großen Rauigkeit muss die Folie über eine gewisse Reustraigkeit verfügen, damit die aufzutragenden Schichten ausreichend anhaften können. Die maximal zu billigenden Erhebungen sollten sehr viel kleiner als die kleinste abgeschiedene Funktionsschicht sein, die zumeist nur wenige zehn Nanometer dick ist.

Ein wichtiger Punkt bei der Auswahl des Substrates ist der Schlüsselparameter Verarbeitungstemperatur, die durch die Temperaturstabilität des Substrates definiert wird. Damit ist die höchste zulässige thermische Belastung für Prozessschritte, z. B. das Dehydrieren vor verschiedenen Beschichtungsschritten, das Aushärten lösungsmittelhaltiger polymerer Schichten sowie die Vakuumbeschichtung (physikalische und chemische Gasphasenabscheidung) festgelegt. Neben der Verarbeitungstemperatur wirkt sich die Resistenz des Foliensubstrates gegenüber Lösungsmitteln, Säuren und Basen auf die einsetzbaren, aus der Mikrosystem-, Beschichtungs- und Drucktechnologie bekannten Fertigungstechniken, aus. Optimal sind Substrate, die von



einigen typischen Lösungsmitteln und ebenso von verdünnten Säuren und Laugen nicht oder kaum angegriffen werden.

Die Barriereigenschaften eines Substrates geben Auskunft über seine Durchlässigkeit für ausgewählte Gase und Wasserdampf. Vielfach sollen die Schaltungen z. B. gegenüber Wasserdampf und Sauerstoff hermetisch gekapselt sein, weil diese Gase die Degradation der organischen Halbleiterschicht fördern. Aufgrund der Architektur der Schaltungen kann in vielen Fällen die substratseitige Oberfläche der Bauelemente und Schaltungen bereits durch das Substrat selbst gekapselt werden, sofern die Gas- und Wasserdampfdiffusion definierte Grenzwerte nicht überschreitet. In [105] wird über einen maximal tolerierbaren Grenzwert von  $10^{-6}$  g/m<sup>2</sup> Wasserdampf pro Tag und  $10^{-5}$  cm<sup>3</sup>/m<sup>2</sup> Sauerstoff pro Tag berichtet. Andernfalls müsste das Substrat mit einer geeigneten, bei Displayanwendungen transparenten Sperrschicht versehen werden, die zusätzlichen Prozess- und Kostenaufwand verursacht.

Angaben zur optischen Transparenz von Foliensubstraten sind vornehmlich für den Einsatz in Displays relevant, da die OLEDs meist durch das Substrat das Licht emittieren. Ein optimales Substrat muss daher das von den OLEDs ausgesandte Licht möglichst verlustarm transmittieren lassen. Eine typische Anforderung ist dabei eine Lichttransmission von mindestens 85% im Wellenlängenbereich zwischen 400 und 800 nm bei einer Dämpfung von weniger als 0,7% [106]. Darüber hinaus sollte das Substrat keinerlei Defekte (siehe Kapitel 4.2) enthalten, an denen Licht absorbiert oder gestreut wird, um seitens des Substrates Fehlereinflüsse zu reduzieren.

Nicht zuletzt zeichnet sich ein für die gedruckte Elektronik ideales Substrat durch seine weitgehende Dimensionsstabilität aus. Diese Stabilität beschränkt sich nicht nur auf die geometrischen Abmessungen in  $x$ - und  $y$ -Richtung, die für das Justieren hochaufgelöster Strukturen zwingend erforderlich ist. Ein Schrumpfen oder Ausdehnen des Substrates aufgrund prozesstechnischer thermischer Belastungen während der Fertigung würde das Ausrichten mehrerer übereinander liegender Schichten zueinander verhindern. Auch Dimensionsänderungen, ausgelöst durch Absorption von Wasser oder den Kontakt mit Lösungsmitteln während der Prozessierung, infolge dessen bereits aufgebrachte Schichten beeinträchtigt und im Extremfall abgelöst werden könnten, sind zu vermeiden.

Eine mangelhafte Reinheit der Folie kann ähnliche Auswirkungen wie die Oberflächenrauigkeit haben, exemplarisch seien Staub- und Schmutzpartikel erwähnt. Des Weiteren sind chemische Verunreinigungen hinderlich, sie können im Kontakt mit dem organischen Halbleiter die Degradation fördern, als unkontrollierte Dotierung wirken oder bei Transistoren mit *Bottom-Gate* die Schwellenspannung zufällig beeinflussen. Deshalb sollten nur hinreichend saubere bzw. gereinigte Substrate verwendet werden.

Ein Substrat, das alle Eigenschaften perfekt erfüllt, existiert derzeit nicht. Je nach Anwendung lässt sich eine Gewichtung der Größen vornehmen, bei der nicht unbedingt alle der aufgezeigten Parameter mit maximaler Priorität erfüllt sein müssen. Beispielsweise wird in [106] über eine mittlere Prioritätsstufe für eine niedrige Oberflächenrauigkeit und über eine geringe Vorrangigkeit für die Verarbeitungstemperatur, die Dimensionsstabilität und die Barriereigenschaften für „einfache“, auf Organik basierende gedruckte Elektronik berichtet. Demgegenüber sollten alle vier Parameter für OLED-Displays mit höchster Priorität vom Substrat erfüllt werden. Ähnlich verhält es sich mit der optischen Transparenz, der in erster Linie für Displayanwendungen große Bedeutung zuzumessen ist. Wirtschaftliche Aspekte dürfen ebenfalls nicht außer acht gelassen werden, da ein gedrucktes *RFID*-Etikett nur wenige Cent, am besten nur einen

Bruchteil eines Cents kosten darf, um den Strichkode auf Verkaufsverpackungen ablösen zu können.

Die in großem Maßstab kommerziell erhältlichen Foliensubstrate Polyethylenterephthalat (PET) und Polyethylenaphthalat (PEN) erfüllen die erläuterten Eigenschaften weitgehend und werden daher im Folgenden näher betrachtet (Kapitel 4.1.1 und 4.1.2). Es sei hinzugefügt, dass für eine durchschnittliche PEN-Folie gegenüber der PET-Folie derzeit etwa 10% Mehrkosten zu berücksichtigen sind [107]. Zum Vergleich sind in Kapitel 4.1.3 die Daten einer Polypropylen-Folie (PP-Folie) aufgeführt, deren Durchschnittspreis je Kilogramm zurzeit um etwa 17% [107] unterhalb des Preises von PET liegt. Umgerechnet auf den Preis je Quadratmeter ergibt sich bei gleicher Folienstärke und Qualität eine noch größere Differenz, da die Dichte von PP um rund 35% kleiner als die von PET ist. Ergänzend werden die Charakteristika einer Polyimid-Folie beleuchtet (siehe Kapitel 4.1.4), die sich auch bei höheren Prozesstemperaturen einsetzen lässt und in dieser Arbeit ebenfalls als Substratmaterial Anwendung findet. Allerdings kostet die Polyimid-Folie ca. 90 – 110 mal mehr als eine Standard PET-Folie [108].

Um einen Vergleich zwischen den einzelnen Folientypen zu ermöglichen, sind exemplarisch einige typische Eigenschaften der Folien in Zahlenwerte gefasst. Diese Angaben sind der Literatur entnommen und dienen lediglich dazu, eine grobe Vorstellung zu den ausgewählten Kenndaten zu vermitteln. Es sei darauf hingewiesen, dass bei ein und derselben Materialart (z. B. PET) durch eine ausgefeilte Prozesstechnologie, minimale Änderungen an der Rezeptur oder durch eine geeignete Nachbehandlung sich die Charakteristika von Produkt zu Produkt, nicht zuletzt auch im Einkaufspreis, erheblich unterscheiden können.

### 4.1.1 Polyethylenterephthalat (PET)

Polyethylenterephthalat (PET) zählt zur Gruppe der Polyester. Bei der Folienextrusion resultiert ein transparenter Film mit erheblicher Zug- und Einreißfestigkeit, dessen Oberfläche einen hohen Glanz aufweist. Aufgrund seiner kristallinen Struktur besitzt PET eine sehr geringe Spannungsrissempfindlichkeit [109]. Zudem verfügt es über eine ausgezeichnete Maßhaltigkeit sowie Wärme- und Kälteempfindlichkeit, ist schwer entflammbar und in hohem Maße aroma-, gas- und wasserdampfdicht. Seine Beständigkeit gegenüber organischen Lösungsmitteln, Ölen, Fetten, verdünnten Säuren und Basen [110] korrespondieren gut mit den Anforderungen an Substrate für gedruckte Elektronik. Anwendungen oder Prozessschritte, bei denen die Folie mit Phenolen, Kresolen, Chloroform oder Nitrobenzol in Kontakt kommt, sind aufgrund mangelnder Resistenz zu vermeiden [111]. Die PET-Folien sind witterungsfest und geruchsfrei, außerdem enthalten sie keine Weichmacher, die in ungünstigen Fällen die organischen Schaltungen beeinträchtigen könnten. Darüber hinaus ist eine Betrachtung dieser Folienart von Interesse, weil sie als physiologisch unbedenklich eingestuft wird und vielfach als Lebensmittelverpackung zum Einsatz kommt.

#### Mechanische/thermische Eigenschaften

Bei Standard PET-Folie beträgt die Dichte  $1,395 \text{ g/cm}^3$ , die Zugfestigkeit wird in [110] mit  $200 \text{ N/mm}^2$  in Längs- und Querrichtung angegeben. PET-Folien können kurzzeitig Temperaturen von bis zu  $150^\circ\text{C}$  ausgesetzt werden. Permanent sollte jedoch  $80^\circ\text{C}$  Gebrauchstemperatur nicht überschritten werden [106]. Eine temporäre thermische Belastung der Standard-Folie für 15 min bei  $150^\circ\text{C}$  hat eine Schrumpfung der Folie von 2% zur Folge [110]. Aus diesem Grund

werden die Folien in Abhängigkeit von der Applikation thermisch vorbehandelt, um ein weiteres Schrumpfen während der Veredelung zu verhindern. Für den lineare Ausdehnungskoeffizienten sind Angaben von etwa  $17 \cdot 10^{-6} \text{ K}^{-1}$  zu finden [109], die Glasübergangstemperatur beträgt ca.  $80^\circ\text{C}$ .

### Elektrische Eigenschaften

Zu den elektrisch relevanten Eigenschaften gehört die Durchschlagfestigkeit, die bei Raumtemperatur bei einer  $6 \mu\text{m}$  dicken Folie  $410 \text{ kV/mm}$ , einer  $25 \mu\text{m}$  dicken Folie  $320 \text{ kV/mm}$  und bei  $190 \mu\text{m}$  Dicke noch  $150 \text{ kV/mm}$  beträgt [110]. Aufgrund der polaren chemischen Struktur lassen sich die Dipole im PET polarisieren, verbunden mit dielektrischen Verlusten im elektrischen Wechselfeld. In [110] beziffern die Autoren die Dielektrizitätskonstante mit 3,3 sowohl bei  $50 \text{ Hz}$  als auch bei  $1 \text{ kHz}$ , eine Steigerung der Frequenz auf  $1 \text{ MHz}$  führt zu einem Wert von 3,2. Der dielektrische Verlustfaktor steigt von 0,002 bei  $50 \text{ Hz}$  auf 0,021 bei  $1 \text{ MHz}$ . Für die organische Elektronik sind auch der spezifische Durchgangswiderstand mit  $10^{18} \Omega\text{cm}$  und der Oberflächenwiderstand von mehr als  $5 \cdot 10^{14} \Omega$  interessant. Diese Werte reichen aus, um benachbarte Bauelemente auf dem Substrat hinreichend voneinander zu isolieren.

### Barriereigenschaften

PET zeichnet sich durch seine gute Barrierewirkung aus. Trotzdem können noch Gase in geringen Mengen durch die Folie hindurch diffundieren, wodurch die Lebenszeit für organische Schaltungen nach oben begrenzt wird, sofern das Substrat eine Oberfläche der Schaltungen kapseln soll. In [110] sind Werte für die Gasdurchlässigkeit ausgewählter Gase einer  $100 \mu\text{m}$ -Folie bei Raumtemperatur zusammengestellt. Exemplarisch sind hier die Durchlässigkeit für Sauerstoff mit  $12 \text{ cm}^3/\text{m}^2$ , für Luft mit  $5 \text{ cm}^3/\text{m}^2$ , für Wasserstoff mit ca.  $330 \text{ cm}^3/\text{m}^2$  und für Stickstoff mit  $2,6 \text{ cm}^3/\text{m}^2$  pro bar Druck innerhalb von 24 Stunden aufgeführt. Bei Raumtemperatur diffundieren  $2 \text{ g}/\text{m}^2$  Wasserdampf innerhalb von 24 Stunden durch die Folie, dieser Wert ist als Sperrschicht in der organischen Elektronik nicht ausreichend. Basieren beispielsweise OFETs mit Pentacen auf einem derartigen Substrat, kann die Diffusion des Wasserdampfes eine Verschiebung der Schwellenspannung in negative Richtung verursachen [112].

### Verarbeitungseigenschaften

Neben hervorragenden chemischen und physikalischen Eigenschaften lässt sich PET recht gut verarbeiten, beispielsweise kann es ohne weitere Vorbehandlung im Vakuum metallisiert werden. Allerdings erschwert die hohe Chemikalienbeständigkeit die Lackhaftung auf den PET-Folien [109]. Eine Vorbehandlung des Substrates ist in diesem Fall unumgänglich. Zu den typischen Anwendungen in der Elektroindustrie zählen der Einsatz als Phasenisolierung und Nutauskleidung bei Motoren, Kern- und Lagenisolierung bei Transformatoren, Kabelisolierung, Magnettonträger und Kondensatorfolie [110]. Obwohl die Folie bezüglich der Wasserdampfdurchlässigkeit ein Defizit aufweist, sollen auf ihr als kommerziell erhältliches und kostengünstiges Substrat organische Transistoren gebaut werden. Eine Kapselung der Schaltungen kommt im Rahmen dieser Arbeit nicht in Betracht. Das Defizit ließe sich jedoch unkompliziert z. B. durch eine mit Polyethylen (PE) koextrudierte Folie beheben. Das PE ist für seine außerordentliche Wasserundurchlässigkeit bekannt [109], die elektrischen Schaltungen sind dabei auf der PET-Seite zu fertigen.

**Tabelle 4.1:** Übersicht über ausgewählte mechanische/thermische, elektrische und Barriereigenschaften sowie die Oberflächenrauigkeit von PET. Die Angaben sind teilweise aus [106], [109], [110] oder [111] entnommen.

mechanische/thermische Eigenschaften	
Dichte	1,395 g/cm <sup>3</sup>
Zugfestigkeit	200 N/mm <sup>2</sup>
maximale Dauergebrauchstemperatur	80°C
kurzzeitig maximal zulässige Temperatur	150°C
Ausdehnungskoeffizient	17·10 <sup>-6</sup> K <sup>-1</sup>
Glasübergangstemperatur	80°C
elektrische Eigenschaften	
Durchschlagfestigkeit bei 25 µm	320 kV/mm
Dielektrizitätskonstante bei 1 kHz	3,3
Dielektrizitätskonstante bei 1 MHz	3,2
dielektrischer Verlustfaktor bei 1 MHz	0,021
spezifischer Durchgangswiderstand	10 <sup>18</sup> Ωcm
Oberflächenwiderstand	5·10 <sup>14</sup> Ω
Barriereigenschaften einer 100 µm Folie [ $\frac{1}{\text{bar}\cdot 24\text{h}}$ ]	
Sauerstoff	12 cm <sup>3</sup> /m <sup>2</sup>
Luft	5 cm <sup>3</sup> /m <sup>2</sup>
Wasserdampf	2 g/m <sup>2</sup>
Oberflächenrauigkeit	
einfacher Mittelwert (Weißlicht-Interferometrie)	< 1 nm
quadratischer Mittelwert (Weißlicht-Interferometrie)	< 1 nm
mittlere Rauigkeit (verwendetes Substrat)(AFM)	2,5 nm
<i>Peak-to-Peak</i> -Rauigkeit (AFM-Messung)	75 nm

## Oberflächenrauigkeit

Unter optimalen Bedingungen hergestellte PET-Folie verfügt über eine hervorragende Oberflächenrauigkeit, deren einfacher und quadratischer Mittelwert mit Weißlicht-Interferometrie zu weniger als 1 nm bestimmt wurde [106]. Um die Werte für die in dieser Arbeit eingesetzten PET-Folie (23 µm) zu verifizieren, ist die Oberflächenrauigkeit mit einem hochauflösenden AFM im maximalen Arbeitsbereich des AFMs von 10 µm × 10 µm analysiert worden. Dabei konnte die mittlere Rauigkeit zu 2,5 nm und die Standardabweichung zu 3,8 nm bestimmt werden. Der Mittelwert weicht von den idealen Daten aus der Literatur ab, weil abhängig vom Extrusionsprozess beispielsweise nicht vollständig aufgelöstes Material oder Einschlüsse mit in die Folie eingebaut werden, in deren Folge eine weitaus größere Rauigkeit von bis zu mehreren 100 nm resultieren kann. Im untersuchten Ausschnitt ist das nicht der Fall, aus den Messwerten ergibt sich eine *Peak-to-Peak*-Rauigkeit von 75 nm. Um die Rauigkeit der Oberfläche zu beeinflussen, sollten bereits während der Extrusion der Folie die Polymerrezeptur und die Prozesseinstellungen optimiert werden.

Positiv wirkt sich auch eine Vermeidung von äußeren Verschmutzungen der zumeist nicht unter Reinraumbedingungen produzierten Folien aus. Trotzdem auftretende Verunreinigungen lassen sich häufig durch Reinigungsschritte weitgehend entfernen. Vielfach wird die Folie un-

ter Reinraumbedingungen mit einer zusätzlichen Beschichtung versehen, um ihre Oberfläche einzuebnen. Sie überdeckt die meisten Verunreinigungen und Unebenheiten und kann bei entsprechender Härte die Oberfläche vor Kratzern während der nachfolgenden Prozessierung schützen [106].

## Übersicht PET-Folie

In der Tabelle 4.1 sind einige Eigenschaften von PET-Folien nochmals zusammengefasst. Für die gegebene Resistenz von PET gegenüber Lösungsmitteln, verdünnten Säuren oder Laugen können keine Zahlenwerte vorgelegt werden. Die Resistenz dieses Substrates gegenüber dem Lösungsmittel Aceton sowie verdünnter Natriumhydroxid-Lösung ist für die Herstellung von Transistorstrukturen hinreichend gewährleistet (siehe Kapitel 6).

### 4.1.2 Polyethylenphthalat (PEN)

Eine Sonderform des Polyesters stellt das biaxial orientierte semikristalline Polyethylenphthalat (PEN) dar, das im Vergleich zu PET eine höhere Wasserdampfdichtigkeit und eine höhere Wärmebeständigkeit aufweist. Zudem verfügt es mit  $T_g=120^\circ\text{C}$  über eine größere Glasübergangstemperatur. Die Festigkeit des PEN ist um 35%, das Biege-Elastizitätsmodul sogar um 50% größer als die Werte von PET [113]. Darüber hinaus sind derzeit speziell konfigurierte PEN-Filme kommerziell erhältlich, deren Eigenschaften mit Blick auf die Applikation als Substratmaterial für die organische Elektronik weiter verbessert wurden.

#### Speziell konfigurierte PEN-Folie (*Teonex Q65*)

Als Beispiel sei eine PEN-Folie mit der Bezeichnung *Teonex Q65* der Firma *DuPont* mit einer Dichte von  $1,36\text{ g/cm}^3$  genannt, die speziell für optische Anwendungen ausgelegt ist. Einige ausgewählte Charakteristika des  $25\text{ }\mu\text{m}$  dicken Films aus [114] sind zu Vergleichszwecken aufgeführt. So verfügt *Teonex* über eine Zugfestigkeit von  $230\text{ N/mm}^2$ , die Glasübergangstemperatur beträgt  $155^\circ\text{C}$ . Eine Temperaturbelastung von  $150^\circ\text{C}$  für 30 min lässt die Folie um 0,5% schrumpfen, eine Beanspruchung oberhalb der Glasübergangstemperatur bei  $200^\circ\text{C}$  für 10 min verursacht eine Verkleinerung um 0,9%. Den Koeffizient für die thermische Ausdehnung beziffert der Folienhersteller mit  $17\cdot 10^{-6}\text{ K}^{-1}$ . Dauerhaft sind Gebrauchstemperaturen oberhalb von  $160^\circ\text{C}$  zu vermeiden. Das Substratmaterial bietet gegenüber PET aufgrund seiner höheren thermischen Belastbarkeit entscheidende Vorteile, da das Substrat auch Prozessschritten zur Fertigung organischer Elektronik mit leicht erhöhter thermischer Belastung standhalten kann, ohne sofort irreversiblen Schaden anzunehmen.

#### Elektrische Eigenschaften von *Teonex Q65*

Im Datenblatt [114] ist die Spannungsfestigkeit eines  $25\text{ }\mu\text{m}$  dicken *Teonex*-Films mit  $300\text{ kV/mm}$  angegeben, bei Raumtemperatur hat die Permittivität im elektrischen Wechselfeld (60 Hz) mit 3,0 einen kleineren Wert als die des PET mit 3,2. Bei Frequenzen zwischen 1 kHz und 11,5 GHz ist ein reduzierter Wert von 2,9 ermittelt worden. Der dielektrische Verlustfaktor wird mit 0,003 bei 60 Hz und 0,005 bei 1 GHz angegeben. Für den spezifischen Durchgangswiderstand kann dem Datenblatt ein Wert von  $1\cdot 10^{18}\text{ }\Omega\text{cm}$  entnommen werden, der Oberflächenwiderstand beträgt  $2\cdot 10^{17}\text{ }\Omega$ .

## Optische Eigenschaften von *Teonex Q65*

Bezüglich der optischen Parameter einer 100  $\mu\text{m}$  dicken *Teonex Q65*-Folie sind die Lichtundurchlässigkeit für UV-Licht (kleiner 360 nm) und die Lichttransmission des sichtbaren Spektrums von 87% angegeben. Im Hinblick auf die Barrierewirkung des Films wird über die Sauerstoffdurchlässigkeit mit  $21,3 \text{ cm}^3/\text{m}^2$  pro bar Druck innerhalb von 24 h berichtet [114]. Die reduzierte Wasserdampfdurchlässigkeit beläuft sich im gleichen Zeitraum auf  $1,4 \text{ g}/\text{m}^2$ . Des Weiteren verfügt diese spezielle PEN-Folie mit 1,1 nm auf der Vorderseite und 3,6 nm auf der Rückseite über eine ausgezeichnete mittlere Oberflächenrauigkeit [114]. Die Daten basieren auf der AFM-Untersuchung eines  $10 \mu\text{m} \times 10 \mu\text{m}$  großen abgetasteten Abschnittes. Obwohl die vorgestellte PEN-Folie durch ihr spezielles Design bessere Randbedingungen als Substratmaterial für die organische Elektronik bietet, kommt in dieser Arbeit aus der Gruppe der Polyester-Substrat nur die PET-Folie zum Einsatz.

## Übersicht *Teonex Q65*

In der Tabelle 4.2 sind einige Eigenschaften der PEN-Folie der Übersicht halber dargestellt. Die chemischen Eigenschaften bezüglich der Resistenz gegenüber Lösungsmitteln, verdünnten Säuren und Laugen sind aufgrund der engen Verwandtschaft mit den PET-Substraten vergleichbar zu diesen.

**Tabelle 4.2:** Übersicht über ausgewählte Eigenschaften von PEN-Folie am Beispiel einer *Teonex Q65* Folie, die Angaben sind hauptsächlich aus [114] entnommen.

mechanische/thermische Eigenschaften	
Dichte	$1,36 \text{ g}/\text{cm}^3$
Zugfestigkeit	$230 \text{ N}/\text{mm}^2$
maximale Dauergebrauchstemperatur	$160^\circ\text{C}$
kurzzeitig maximal zulässige Temperatur	$200^\circ\text{C}$
Ausdehnungskoeffizient	$17 \cdot 10^{-6} \text{ K}^{-1}$
Glasübergangstemperatur	$155^\circ\text{C}$
elektrische Eigenschaften	
Durchschlagfestigkeit bei 25 $\mu\text{m}$	$300 \text{ kV}/\text{mm}$
Dielektrizitätskonstante bei 11,5 GHz	2,9
dielektrischer Verlustfaktor bei 1 GHz	0,005
spezifischer Durchgangswiderstand	$10^{18} \Omega\text{cm}$
Oberflächenwiderstand	$2 \cdot 10^{17} \Omega$
Barriereigenschaften einer 100 $\mu\text{m}$ Folie $[\frac{1}{\text{bar} \cdot 24\text{h}}]$	
Sauerstoff	$21,3 \text{ cm}^3/\text{m}^2$
Wasserdampf	$1,4 \text{ g}/\text{m}^2$
Oberflächenrauigkeit	
mittlere Rauigkeit Vorderseite (AFM)	1,1 nm
mittlere Rauigkeit Rückseite	3,6 nm
Optische Eigenschaften	
Lichttransmission sichtbares Spektrum	87%

### 4.1.3 Polypropylen (PP)

Beim Polypropylen handelt es sich um den Kunststoff mit der geringsten Dichte. Die Dichte extrudierter Folien liegt zwischen  $0,91 - 0,92 \text{ g/cm}^3$  [110]. Durch ein mechanisches Verstrecken der Folie in Längs- und in Querrichtung lässt sich eine deutlich größere mechanische Stabilität erzielen, die zu einer Reißfestigkeit von  $120 - 180 \text{ N/mm}^2$  führt. Gleichzeitig werden die Wasserdampfdurchlässigkeit und die optische Transparenz verbessert. Nachteilig wirkt sich die Verstreckung in Form einer abnehmenden Dehnfähigkeit sowie in der abnehmenden Siegfähigkeit und Bedruckbarkeit aus [115]. Außerdem sinkt die Barrierewirkung gegenüber Sauerstoff. Die Glasübergangstemperatur kann zwischen  $0$  und  $10^\circ\text{C}$ , der zulässige Temperaturbereich zwischen  $-20$  und  $105^\circ\text{C}$  liegen. Kurzzeitig sind auch Temperaturen bis  $140^\circ\text{C}$  erlaubt [110]. Eine thermische Belastung von mehr als  $80^\circ\text{C}$  bei unverstreckter Folie bzw. von mehr als  $120^\circ\text{C}$  bei verstreckter Folie führt zum Schrumpfen. Dabei fällt das Schrumpfen der unbearbeiteten Folie mit  $0-0,2\%$  sehr gering aus, jedoch steigt dieser Wert auf  $6\%$  in Längs- und  $4\%$  in Querrichtung bei verstrecktem Film [110]. In [109] wird für den Temperaturbereich zwischen  $20$  und  $90^\circ\text{C}$  über einen linearen Ausdehnungskoeffizienten der modifizierten Folie von  $100 - 200 \cdot 10^{-6} \text{ K}^{-1}$  berichtet.

#### Chemische Eigenschaften

Aus chemischer Sicht weist Polypropylen eine gute Resistenz gegenüber Alkohol, Lösungsmitteln, Fetten, Laugen und Säuren auf. Jedoch wird es von Benzin, Benzol und Kohlenwasserstoffen angelöst. Bei höheren Temperaturen lässt es sich gut in Xylol, Tetralin oder auch Decalin lösen. PP ist geruchlos, frei von Weichmachern und physiologisch unbedenklich.

#### Barriereigenschaften

Innerhalb von 24 Stunden können  $0,5 - 0,6 \text{ g/m}^2$  Wasser durch eine unverstreckte  $100 \mu\text{m}$  dicke PP-Folie hindurch diffundieren. Dieser Wert liegt damit deutlich unter den Angaben für die Polyester-Folien, jedoch immer noch deutlich oberhalb des für Sperrschichten geforderten Grenzwertes (siehe Kapitel 4.1). Allerdings stellt die PP-Folie eine wesentlich schlechtere Gasbarriere als die PET-/PEN-Folie dar. Durch das  $100 \mu\text{m}$  dicke PP-Substrat diffundieren beispielsweise im Zeitraum von 24 Stunden je bar Druck  $230 - 260 \text{ cm}^3/\text{m}^2$  Luft, ca.  $5000 \text{ cm}^3/\text{m}^2$  Wasserstoff und  $520 - 650 \text{ cm}^3/\text{m}^2$  Sauerstoff [110]. Für eine biaxial verstreckte Folie ist laut den Autoren etwa die Hälfte der angegebenen Werte anzunehmen.

#### Elektrische Eigenschaften

Die Spannungsfestigkeit einer  $40 \mu\text{m}$  dicken unverstreckten Folie wird mit mehr als  $200 \text{ kV/mm}$ , bei biaxial verstreckter Folie mit  $300 \text{ kV/mm}$  beziffert. Der spezifische Durchgangswiderstand beläuft sich auf mehr als  $10^{16} \Omega\text{cm}$ , der von der Reinheit abhängige Oberflächenwiderstand auf mehr als  $10^{13} \Omega$  [109]. Für die Permittivität wird in [109] ein Wert von  $2,25$  angegeben, der weitgehend frequenzunabhängig ist. Die annähernde Frequenzunabhängigkeit gilt auch für den dielektrischen Verlustfaktor, der bei  $50 \text{ Hz}$   $2,4 \cdot 10^{-4}$  und bei  $10^5 \text{ Hz}$   $3,8 \cdot 10^{-4}$  beträgt.

## Besondere Merkmale

Zu den besonderen Merkmalen des Polypropylens zählen die hohe Transparenz, die gegenüber PE verbesserte Steifigkeit, die geringe Wasserdampfdurchlässigkeit und die hervorragenden elektrischen Isolationseigenschaften. Aufgrund der Isolationseigenschaften kommt PP vielfach in der Elektro- und Kabelindustrie zum Einsatz, aber auch im Folienkondensatorbau. Des Weiteren wird Polypropylen-Folie als Verbund- oder Verpackungsfolie eingesetzt [110]. Neben wirtschaftlichen Aspekten sind die guten Isolationseigenschaften sowie die Chemikalienbeständigkeit wesentliche Faktoren, um diese Folie als Substratmaterial für den Bau von organischen Transistoren zu testen. Aufgrund seiner Barrierewirkung könnte PP gut zur Kapselung gegenüber Wasser eingesetzt werden, die hohe Gasdurchlässigkeit verhindert jedoch die Kapselung z. B. gegenüber Sauerstoff.

**Tabelle 4.3:** Zusammenfassung einiger Eigenschaften von PP-Folien [109, 110, 115].

mechanische/thermische Eigenschaften	
Dichte	0,91 – 0,92 g/cm <sup>3</sup>
Reißfestigkeit	120 – 180 N/mm <sup>2</sup>
zulässiger Temperaturbereich	–20 – 105°C
kurzzeitig maximal zulässige Temperatur	140°C
Ausdehnungskoeffizient	[100 – 200] · 10 <sup>–6</sup> K <sup>–1</sup>
Glasübergangstemperatur	0 – 10°C
elektrische Eigenschaften	
Durchschlagfestigkeit bei 40 µm, biaxial verstreckt	300 kV/mm
Dielektrizitätskonstante	2,25
dielektrischer Verlustfaktor bei 10 kHz	3,8 · 10 <sup>–4</sup>
spezifischer Durchgangswiderstand	10 <sup>16</sup> Ωcm
Oberflächenwiderstand	10 <sup>13</sup> Ω
Barriereigenschaften einer 100 µm Folie $\left[\frac{1}{\text{bar} \cdot 24 \text{ h}}\right]$	
Sauerstoff	520 – 650 cm <sup>3</sup> /m <sup>2</sup>
Luft	230 – 260 cm <sup>3</sup> /m <sup>2</sup>
Wasserdampf	0,5 – 0,6 g/m <sup>2</sup>
Oberflächenrauigkeit	
mittlere Rauigkeit (AFM)	7,2 nm
<i>Peak-to-Peak</i> -Rauigkeit	83 nm

## Oberflächenrauigkeit

Im Rahmen dieser Arbeit wird eine einfach, nur in Längsrichtung verstreckte Polypropylen-Folie (OPP) eingesetzt. Exemplarisch wurde auch bei diesem Substrat die Oberfläche in einem 10 µm × 10 µm großen Folienabschnitt mit einem AFM untersucht. Dabei konnte eine mittlere Rauigkeit von 7,2 nm bei einer Standardabweichung von 9,5 nm ermittelt werden. Gegenüber der PET-Folie ist hier eine größere Rauigkeit vorzufinden, die sich ebenfalls in einer etwas größeren *Peak-to-Peak*-Rauigkeit mit 83 nm widerspiegelt. Daher wäre ähnlich wie beim PET der Einsatz einer polymeren Schicht zum Ausgleich der Oberflächenunebenheiten von Vorteil, die im Idealfall eine zusätzliche Barrierewirkung gegenüber Sauerstoff und Wasser zu Kapselungszwecken aufweisen sollte.



## Übersicht PP-Folie

In Tabelle 4.3 sind ausgewählte Eigenschaften einer PP-Folie zusammengefasst. Die chemische Resistenz des Substrates reicht als Trägermaterial für die Prozessierung von organischen Transistoren aus (siehe auch Kapitel 6).

### 4.1.4 Polyimid-Folie

#### Mechanische/thermische Eigenschaften

Ein weiteres mögliches Substratmaterial ist die Polyimid-Folie (PI-Folie), deren Eigenschaften im Weiteren vorgestellt werden. Die Autoren in [110] berichten über eine Dichte der Polyimid-Folien von  $1,42 \text{ g/cm}^3$ . Die im Rahmen dieser Arbeit zur Anwendung kommende Folie verfügt über eine Zugfestigkeit von  $250 \text{ N/m}^2$  [116] und eine Glasübergangstemperatur im Bereich von  $320 - 360^\circ\text{C}$ . Der zulässige Temperaturbereich der Polyimid-Folien beträgt  $-280 - 300^\circ\text{C}$ , kurzzeitig ist auch eine thermische Belastung bis  $400^\circ\text{C}$  erlaubt [113], wobei mit einem Schrumpf der Geometrieabmessungen von  $0,1\%$  bei  $150^\circ\text{C}$  und  $0,15\%$  bei  $300^\circ\text{C}$  sowie  $0,35\%$  bei  $400^\circ\text{C}$  zu rechnen ist [110]. Bezüglich der thermischen Ausdehnung geben die Folienhersteller einen Wert von  $20 - 30 \cdot 10^{-6} \text{ K}^{-1}$  an. Im Vergleich zu den bisher vorgestellten polymeren Substraten zeichnet sich die PI-Folie durch ihr hervorragendes Verhalten unter thermischer Belastung aus.

#### Elektrische Eigenschaften

Eine entscheidende elektrische Eigenschaft der Folie ist die spezifische Durchschlagfestigkeit von  $275 \text{ kV/mm}$  [110]. In der selben Literaturquelle sind für PI-Folie ein spezifischer Durchgangswiderstand von  $5 \cdot 10^{17} \Omega\text{cm}$  und ein Oberflächenwiderstand von  $1 \cdot 10^{16} \Omega$  angegeben. Die Dielektrizitätskonstante beträgt bei Raumtemperatur und einer Frequenz von  $1 \text{ kHz}$   $3,0$ . Bei einer Substrattemperatur von  $200^\circ\text{C}$  sinkt der Wert auf  $2,5$ . Analog dazu fällt der dielektrische Verlustfaktor bei  $1 \text{ kHz}$  und Raumtemperatur von  $0,0021$  auf  $0,0013$  bei  $200^\circ\text{C}$ .

#### Chemische Eigenschaften

Durch die hohe zulässige Prozesstemperatur ist dieses Substratmaterial geradezu prädestiniert für gedruckte Schaltungen, obgleich es sich aufgrund seiner gelb-braunen Farbe nicht gut für OLED-Anwendungen, bei denen das emittierte Licht durch die Folie transmittieren muss, eignet. Zudem zeichnet es sich durch seine gute Chemikalienresistenz, z. B. gegen aliphatische und aromatische Lösungsmittel, Ether, Alkohole, verdünnte Säuren und Laugen, aus [113]. Wird die Konzentration der Säuren und Laugen zu groß, verliert das PI seine Beständigkeit. Des Weiteren wird PI beispielsweise von wässriger Ammoniaklösung angegriffen, es ist nicht witterungsbeständig und nicht beständig gegen heißes Wasser.

#### Barriereigenschaften

In [109] wurde die Gasdurchlässigkeit einer  $25 \mu\text{m}$  dicken PI-Folie für Sauerstoff mit  $40000 \text{ cm}^3/\text{m}^2$  und für Kohlendioxid mit  $67000 \text{ cm}^3/\text{m}^2$  jeweils pro bar Druck innerhalb von 24 Stunden gemessen. Daher genügt die Folie nicht der Anforderung an eine Sauerstoffbarriere, für die in [105] ein maximal zulässiger Wert von  $1 \cdot 10^{-5} \text{ cm}^3/\text{m}^2$  pro Tag angegeben wird.

Nachteilig für gedruckte Elektronik kann sich die Aufnahme von Wasser auswirken, die bei Raumtemperatur in Sättigung 3,5% betragen kann [117].

## Anwendungen und Oberflächenrauigkeit

Zu den bevorzugten Anwendungsgebieten dieses Folientyps zählt der Einsatz als Elektroisierfolie, Draht- und Kabelisolation, Spulenisolation, Umhüllung von Transformatoren und Kondensatoren, aber auch die Anwendung für flexible gedruckte Elektronik wird immer wieder in der Literatur genannt [110]. Im Rahmen dieser Arbeit soll die PI-Folie ebenfalls als Substratmaterial eingesetzt werden. Zur Untersuchung der Oberflächenrauigkeit wurde auf der sehr ebenen Vorderseite der Folie mit dem AFM ein  $6\ \mu\text{m} \times 6\ \mu\text{m}$  großer Ausschnitt abgetastet. Anhand der Messung konnte eine mittlere Rauigkeit von 0,41 nm mit einer Standardabweichung von 0,55 nm ermittelt werden. Der *Peak-to-Peak*-Wert der Rauigkeit wurde in diesem Kontext zu 8,4 nm bestimmt, damit handelt es sich um die glatteste der hier untersuchten Substratoberflächen.

## Übersicht Polyimid-Folie

Die Polyimid-Folie zeichnet sich durch ihre herausragende Temperaturbeständigkeit, ihre Chemikalienbeständigkeit und ihre glatte Oberfläche aus. Aufgrund ihrer bernsteinfarbenen Färbung genügt ihre Transparenz nicht für OLED-Anwendungen, bei denen das Licht durch das Foliensubstrat transmittieren soll. Die strengen Barriereanforderungen für organische Elektronik kann sie ebenfalls nicht erfüllen. Einige technische Daten dieser Folie sind nochmals in Tabelle 4.4 zusammengefasst.

**Tabelle 4.4:** Zusammenstellung ausgewählter Eigenschaften der PI-Folie [105, 109, 110, 113, 116, 117].

mechanische/thermische Eigenschaften	
Dichte	1,42 g/cm <sup>3</sup>
Zugfestigkeit	250 N/mm <sup>2</sup>
zulässiger Temperaturbereich	-280 – 300°C
kurzzeitig maximal zulässige Temperatur	400°C
Ausdehnungskoeffizient	20 – 30 · 10 <sup>-6</sup> K <sup>-1</sup>
Glasübergangstemperatur	320 – 360°C
elektrische Eigenschaften	
Durchschlagfestigkeit	275 kV/mm
Dielektrizitätskonstante (bei 200°C)	3,0 (2,5)
dielektrischer Verlustfaktor bei 1 kHz (bei 200°C)	0,0021 (0,0013)
spezifischer Durchgangswiderstand	5 · 10 <sup>17</sup> Ωcm
Oberflächenwiderstand	10 <sup>16</sup> Ω
Barriereigenschaften einer 100 μm Folie [ $\frac{1}{\text{bar} \cdot 24 \text{ h}}$ ]	
Sauerstoff	400 cm <sup>3</sup> /dm <sup>2</sup>
Wasseraufnahme	1 · 10 <sup>-5</sup> cm <sup>3</sup> /m <sup>2</sup>
Oberflächenrauigkeit	
mittlere Rauigkeit (AFM)	0,41 nm
<i>Peak-to-Peak</i> -Rauigkeit	8,4 nm

## Zusammenfassung

Abschließend seien einige Eigenschaften der unterschiedlichen Substrate gegenübergestellt und im Hinblick auf den Einsatz als Substratmaterial für organische Elektronik bewertet. Dabei ist die maximale Verarbeitungstemperatur der Wert für die maximale kurzzeitige thermische Belastung. Die Dimensionsstabilität wird bezüglich des thermischen Ausdehnungskoeffizienten und der Übereinstimmung mit möglichen Metallbeschichtungen, beispielsweise aus Aluminium oder Kupfer, eingeschätzt, deren Koeffizient im Bereich um  $10 \cdot 10^{-6} \text{ K}^{-1}$  liegt [118]. Ergänzt wird die Übersicht durch Informationen zur Wasserabsorption, die aus [106] entnommen wurden. Außerdem wurden die Folien nach ihrem Rohstoffpreis bewertet [119], um die Substratkosten im Sinne preiswerter Elektronik nicht außer Acht zu lassen.

**Tabelle 4.5:** Zusammenfassung und Bewertung der Substrateigenschaften bezüglich ihrer Eignung als Substrat für organische Elektronik. (Bewertung: ++ sehr gut, + gut, o befriedigend, – schlecht, – – sehr schlecht)

	PET	PEN	OPP	PI
max. Verarbeitungstemperatur	o	+	o	++
Dimensionsstabilität	+	+	o	+
chemische Resistenz	+	+	+	+
Sperrschichtverhalten	–	–	–	– –
Wasserabsorption	+	+	+	– –
Oberflächenrauigkeit	o	o	o	+
optische Transparenz	+	+	+	– –
Rohstoffpreis	+	+	++	– –

In dieser Arbeit können unter Berücksichtigung der maximal zulässigen Verarbeitungstemperatur und Chemikalienresistenz auf allen vier Substraten Transistorstrukturen hergestellt werden. Da PET und PEN laut Literatur, abgesehen von der zulässigen Verarbeitungstemperatur, vergleichbare Eigenschaften aufweisen, kommt lediglich das preiswertere PET-Substrat zum Einsatz. Des Weiteren wird die kostengünstige Polypropylen-Folie als Substrat eingesetzt. Zudem werden OFETs auf PI-Folie gebaut, um zu überprüfen, ob sich in den Experimenten die höhere Substratqualität in einer verbesserten Charakteristik der Transistoren widerspiegelt.

## 4.2 Optische Qualitätsüberwachung bei der Substratherstellung

Für die industrielle Fertigung von organischer Elektronik auf polymeren Substraten ist es von Vorteil, über Informationen zur Qualität und damit auch zur Rauigkeit des Trägermaterials zu verfügen. Um diesem Anspruch gerecht zu werden, kann ein Kamerasystem eingesetzt werden, mit dem das Substrat optisch überwacht und die makroskopische Rauigkeit ermittelt werden kann. Die folgenden Ausführungen stellen exemplarisch ein System zur optischen Qualitätsüberwachung vor, welches in der Blasfolienextrusion zum Einsatz kommt. Zum Ende des Kapitels wird auf Einsatzmöglichkeiten für die Polymerelektronik hingewiesen.

## Vorteile und Anforderungen an ein Überwachungssystem in der Folienextrusion

Ein optisches Überwachungssystem kann in der Industrie dazu beitragen, die derzeit stetig wachsenden Erwartungen an die Produktqualität zu erfüllen, da im Rahmen der Produkthaftung eine hohe homogene Produktqualität gewährleistet werden muss. Qualitätskontrollen während des laufenden Produktionsprozesses verhindern die kostenintensive Weiterverarbeitung fehlerhafter Produkte und reduzieren die Anzahl begründeter Reklamationen. Gleichzeitig können Prozessparameter rechtzeitig geändert und die Auswirkungen auf die Produktqualität beobachtet werden. Folglich sind viele Unternehmen bestrebt, die bisherige manuelle, stichprobenartig durchgeführte Qualitätsüberprüfung durch eine kontinuierliche *In-Line*-Überwachung zu ersetzen. Bei dieser Substitution zeichnet sich ein deutlicher Trend zum Einsatz von bildverarbeitenden Systemen ab.

Gerade im Bereich der digitalen Bildverarbeitung konnten in den vergangenen Jahren entscheidende Fortschritte hinsichtlich der Schnelligkeit der Datenaufnahme und -verarbeitung durch die deutliche Steigerung der Rechenleistung moderner Prozessoren erzielt werden. Dies ermöglicht den Einsatz einer kontinuierlichen optischen Qualitätssicherung, z. B. in der Folien- oder Glasproduktion.

Entsprechend der vielfältigen unterschiedlichen Anforderungen an Kunststofffolien, abhängig von der jeweiligen beabsichtigten Anwendung, variieren die Materialzusammensetzung, der Aufbau und damit auch die chemischen, physikalischen und optischen Eigenschaften der Folie. Im Hinblick auf die Auswahl eines optischen Qualitätsüberwachungssystems sind eine Vielzahl von Faktoren zu berücksichtigen. Zunächst muss bekannt sein, welche Inhomogenitäten in und auf der Folie als Fehler detektiert werden sollen und wie sich diese hinsichtlich der Transmission bzw. Reflexion des Lichts von der für ein Überwachungssystem notwendigen Beleuchtung verhalten. Typische Fehler, die bei der Folienextrusion auftreten können, sind etwa:

- Löcher (*Pinholes*)
- Fehlernester
- Insekten
- Fremdkörper
- Glasfasern
- Stippen (*black spots*)
- im Extruder nicht ausreichend aufgeschmolzenes Material (Gel) [120, 121]

Die minimal zu detektierende Fehlergröße ist applikationsspezifisch. Häufig soll das System die Fehler erkennen, die mit dem menschlichen Auge zu sehen sein würden. Nach den Aussagen aus [122] haben sich in der Praxis daher Auflösungen (Fehlergröße, die einen Bildpunkt komplett ausleuchtet [123]) zwischen 0,15 und 0,5 mm als zufriedenstellend erwiesen, obgleich höhere Auflösungen technisch gut umsetzbar sind.

Ebenfalls zu berücksichtigen sind die optischen Eigenschaften des Folienmaterials, die sowohl durch die Materialzusammensetzung<sup>1</sup> als auch durch die Schichtdicke, z. B. hinsichtlich der

---

<sup>1</sup>z. B. Additive zum Einfärben der Folie

Opazität<sup>2</sup>, wesentlich beeinflusst werden. Die Position, an der das Überwachungssystem auf dem Extruder installiert wird, muss bei der Auswahl der Komponenten mit einbezogen werden. Wird bei Blasfolien der zusammengelegte Folienschlauch überwacht, ist der technische Aufwand für das Überwachungssystem weitaus geringer als bei der Inspektion des geteilten Folienschlauchs direkt vor dem Aufwickeln. Weitere Randbedingungen werden durch die Bahngeschwindigkeit (Abzugsgeschwindigkeit) der Folie und die zu überwachende Bahnbreite (Bildbereich) definiert.

### 4.2.1 Bildsensor

Für die industrielle Qualitätsüberwachung stehen derzeit zwei unterschiedliche Arten von digitalen Bildsensoren zur Verfügung. Zu unterscheiden sind Matrixsensoren, die aus mehreren Zeilen und Spalten aus Bildaufnehmern (Pixeln) bestehen, und Zeilensensoren, die lediglich aus einer Zeile von Bildaufnehmern gebildet werden. Dabei reicht für die Inspektion von Folien meist ein monochromer Sensor aus. Die Farberkennung würde bei gleicher Auflösung die Anzahl der benötigten Bildaufnehmer und den damit verbundenen technischen Aufwand zum Auslesen und Auswerten erhöhen, die zusätzlichen Informationen vereinfachen die Fehlererkennung jedoch nicht wesentlich. Als Halbleiter-Bildaufnehmer kommen derzeit am häufigsten die CCD-Sensoren (*Charge Coupled Device*-Sensoren) zum Einsatz.

#### CCD-Sensor

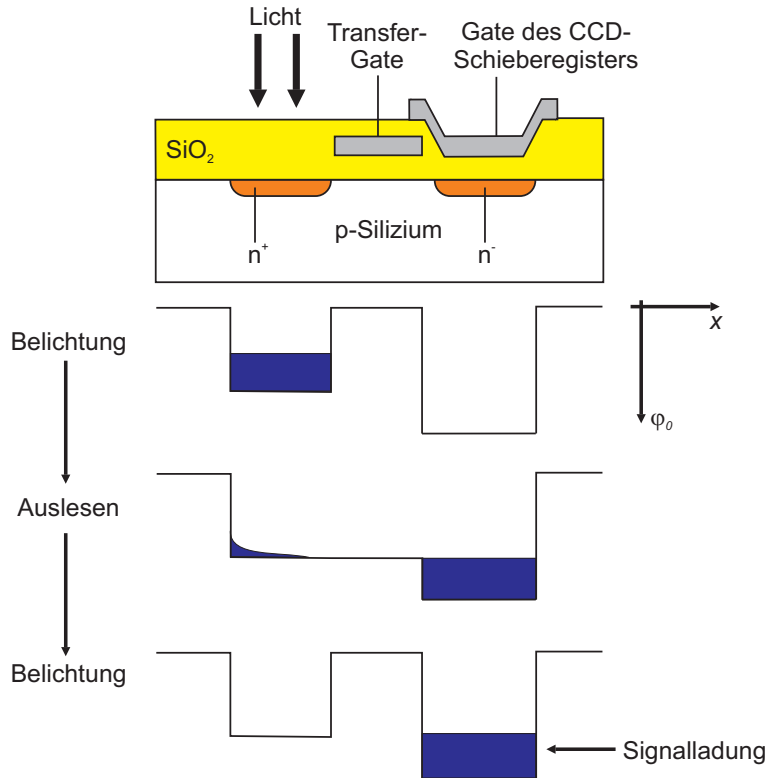
Ein CCD-Sensorelement setzt sich aus einem fotoelektrischen Element, einem Ladungsspeicher und einem Ladungstransportelement [124] zusammen (siehe Abbildung 4.1). Während einer Belichtungsphase (Integrationszeit) werden elektrische Ladungen durch absorbierte Photonen proportional zum einfallenden Licht in der Fotodiode generiert und im Ladungsspeicher darunter gesammelt. Diese werden anschließend durch geeignetes Takten der Transfer-Gates nacheinander von Sensorelement zu Sensorelement über den Chip in das CCD-Schieberegister ausgelesen und in eine elektrische Spannung umgewandelt [125]. CCD-Sensoren weisen eine hohe Empfindlichkeit, eine hohe Auflösung und ein geringes Rauschen auf, zudem hat sich die Technologie in den vergangenen Jahren bewährt [126]. Nachteilig können sich der hohe Leistungsverbrauch und die fehlende Möglichkeit zur Logikintegration auswirken [127]. Für weiterführende Informationen sei beispielsweise auf [128], [129], [130] oder [131] verwiesen.

#### CMOS-Bildaufnehmer

In jüngster Zeit haben die CMOS-Bildaufnehmer immer mehr an Bedeutung gewonnen. Eine Fotodiode dient hier als Bildwandler, die zusammen mit drei MOS-Transistoren und einer MOS-Kapazität zu einem Bildaufnehmer verschaltet wird [127]. Im Vergleich zum CCD-Element zeichnen sich CMOS-Sensoren beispielsweise durch einen geringen Leistungsverbrauch und die freie Ansteuerung von einzelnen Pixeln aus [134]. Darüber hinaus lassen sich diese Sensoren mit weiteren Schaltkreisen zur Bildvorverarbeitung und Signalumwandlung auf einem Substrat integrieren [125, 135]. Während die CMOS-Bildaufnehmer eine ganze Reihe von Vorteilen gegenüber den CCD-Bildaufnehmern aufweisen, so erreichen sie noch nicht die

---

<sup>2</sup>Maß für Lichtundurchlässigkeit



**Abbildung 4.1:** Schematischer Aufbau eines CCD-Detektorelementes mit einer Fotodiode als fotoelektrisches Element. Mit Hilfe des Transfer-Gates lässt sich die unterhalb der Diode angesammelte Ladung in das CCD-Schieberegister übertragen (nach [132] und [133]).

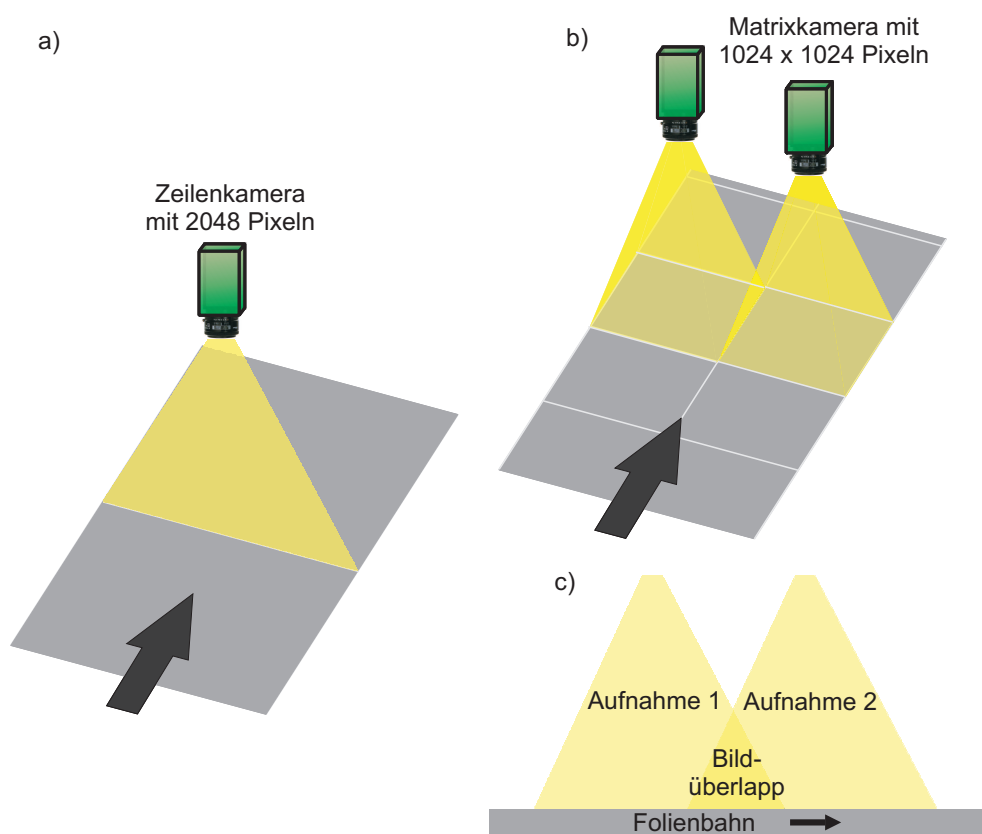
Empfindlichkeit der CCD-Elemente bei geringen Bestrahlungsstärken. Zudem ist eine Rauschkorrektur zum Ausgleich des hohen Pixelrauschens erforderlich.

Die weiteren Betrachtungen zur Qualitätsüberwachung setzen den Einsatz eines monochromen CCD-Bildsensors voraus, weil dieser bei geeigneter Beleuchtung und Auswertung der Bilddaten der Aufgabenstellung gerecht wird und zudem in Kameras für die industrielle Bildverarbeitung kommerziell erhältlich ist. In Analogie zum eingesetzten Bildsensor werden entsprechende Kameras auch als CCD-Matrix- bzw. CCD-Zeilenkameras bezeichnet. Es bleibt abzuwägen, ob für die Überwachungsaufgabe eine Kamera mit Zeilen- oder Matrixsensor (vergleiche Abbildung 4.2 a und b) eingesetzt werden soll. Dazu müssen die technischen Möglichkeiten der beiden Sensoren betrachtet werden.

## Matrixkamera

Die im Bereich der industriellen Bildverarbeitung kommerziell angebotenen Matrixkameras zeichnen sich durch ein einfaches Handling und eine hohe Präzision vor allem bei Vermessungsaufgaben aus. Als problematisch erweist sich häufig das notwendige homogene Ausleuchten des Bildbereichs mit hoher Intensität [136]. Zudem sind Einschränkungen bezüglich der Bildwiederholfrequenzen hinzunehmen, da die Matrix der Bildaufnehmer nach der Belichtung zeilenweise in ein horizontales Register ausgelesen wird. Für den Zeitraum des Auslesens der Bildinformationen muss der Sensor durch einen Shutter dunkel getastet werden, damit wäh-

rend der Auslese- und Umladevorgänge keine weiteren Ladungsträger durch absorbiertes Licht in den Sensorelementen generiert werden, die die vorhandenen Bildinformationen überlagern und dadurch unbrauchbar werden lassen. Dieser systembedingte Vorgang führt zwischen zwei Aufnahmezyklen bei hoher Bahngeschwindigkeit und einer nicht ausreichend an die Bahngeschwindigkeit adaptierbaren Bildwiederholfrequenz zu einem in Laufrichtung der Folie nicht überwachten Folienabschnitt und verhindert dadurch eine kontinuierliche Inspektion. Ebenso wenig ist ein Bildüberlapp zweier aufeinander folgender Aufnahmen, wie in Abbildung 4.2 c dargestellt, bedingt durch eine nicht ausreichend auf die Transportgeschwindigkeit abstimmbare Abtastrate des zu prüfenden Mediums, gewünscht. Die Folge wären redundante Informationen, die die zu übertragenden und auszuwertenden Bilddaten erhöhen und eine aufwändige Differenzierung zwischen neuen Informationen und bereits ausgewerteten Daten erfordern.



**Abbildung 4.2:** Zeilenkamera (a) und Matrixkamera (b) bei der Bahninspektion. Ist bei der Matrixkamera die Bildwiederholfrequenz im Vergleich zur Bahngeschwindigkeit zu groß eingestellt, kommt es zum Bildüberlapp (c) (nach [137]).

### Zeilenkamera

Aufgrund ihrer Bauart können Zeilenkameras nur ein eindimensionales Bild aufnehmen, die Anzahl der Bildaufnehmer legt die Auflösung senkrecht zur Bewegungsrichtung des Prüfobjektes fest (siehe Abbildung 4.2 a). Die zweite Dimension kommt erst durch die Relativbewegung zwischen Kamera und dem zu überwachenden Objekt hinzu. Für die identische Auflösung in Bewegungsrichtung muss die Zeilenfrequenz der Kamera fest mit der Bahngeschwindigkeit der Folie gekoppelt sein. Realisiert wird diese Anforderung in der Regel durch einen Inkre-

mentalwertgeber, der derart positioniert sein sollte, dass er schlupfarm der lastabhängigen und wechselnden Abzugsgeschwindigkeit der Bahnware folgen und die Kamera zur lückenlosen Abtastung steuern kann. Die Bildwiederholffrequenz von Zeilenkameras lässt sich flexibel an die Abzugsgeschwindigkeit anpassen, da Zeilensensoren nicht wie CCD-Matrixsensoren dem Einfluss von TV-Normen unterliegen [138]. Dadurch entfallen bei wechselnder Bahngeschwindigkeit Streckungen und Stauchungen in aufgezeichneten Bildausschnitten, die die Bildinformationen verfälschen. Darüber hinaus werden ein Überlapp aufeinander folgender Aufnahmen mit redundanten Informationen und in Transportrichtung nicht überwachte Folienabschnitte unterbunden. Eine identische Belichtung der Aufnahmen bei variierender Bahngeschwindigkeit wird durch eine fest eingestellte Integrationszeit erzielt. Dabei begrenzt bei einer Überwachung der Kehrwert der maximal auftretenden Zeilenwiederholffrequenz den Wert für die maximale Integrationszeit, für die ein mechanischer Shutter den Zeilensensor zur Belichtung freigibt. Bei sehr intensiver Beleuchtung der Sensorzeile oder geringer Bildwiederholffrequenz muss die Integrationszeit deutlich kleiner als der Grenzwert sein, damit es nicht zur Überbelichtung kommt.

### Kommerzielle Kamerasysteme

Derzeit sind kommerzielle Kameras mit Zeilensensoren zwischen 64 und 12888 Pixeln [139] bei einer maximalen Abtastrate von bis zu 125.000 Scans/s erhältlich [140]. Die Kantenlängen eines Pixels variieren abhängig vom Sensor zwischen 14, 10 und 7  $\mu\text{m}$ . Die Kantenlänge der Pixel bestimmt zugleich die lichtempfindliche Fläche der Sensorelemente und die Sensitivität. Größere Pixelflächen werden bei kontrastarmen Anwendungen bevorzugt eingesetzt, wobei hier ein Kompromiss zwischen Sensitivität und den geometrischen Abmessungen des Zeilensensors im Hinblick auf die Auswahl einer geeigneten Optik zu finden ist. Kleinere Kantenlängen werden vorwiegend bei Sensoren mit mehreren 1000 Pixeln eingesetzt, um die Kosten für das Objektiv zu begrenzen [138, 139].

Für eine verzerrungsfreie Abbildung des Bildbereichs auf dem Zeilensensor muss der Durchmesser des Objektivs mindestens so groß wie die Breite des Zeilensensors sein. Bis zu einer Sensorbreite von 36 mm können kostengünstige Kleinbildobjektive eingesetzt werden, wobei der Bereich über 36 mm durch Mittelformatobjektive abgedeckt wird. Ab 8000 Pixel sind kostenintensive Sonderobjektive notwendig [138], deren Durchmesser beispielsweise bei einem 8000 Pixel Sensor und einer Kantenlänge von 10  $\mu\text{m}$  je Pixel mindestens 80 mm betragen muss. Ebenfalls zu berücksichtigen ist der natürliche Randlichtabfall, der von der Beleuchtung und dem Bildwinkel  $w$  abhängt. Trotz des Einsatzes einer homogenen Zeilenbeleuchtung nimmt die Signalamplitude mit wachsender Entfernung von der optischen Achse zu den Randbereichen des Zeilensensors ab und verhält sich proportional zu  $\cos^4(w/2)$  [141]. Der Bildwinkel berechnet sich aus der Sensorlänge  $s$ , der Objektivbrennweite  $f$  und dem Abbildungsmaßstab  $\beta$  zu

$$w = \arctan \left( \frac{s}{2 \cdot f \cdot \left(1 + \frac{1}{\beta}\right)} \right) \quad (4.1)$$

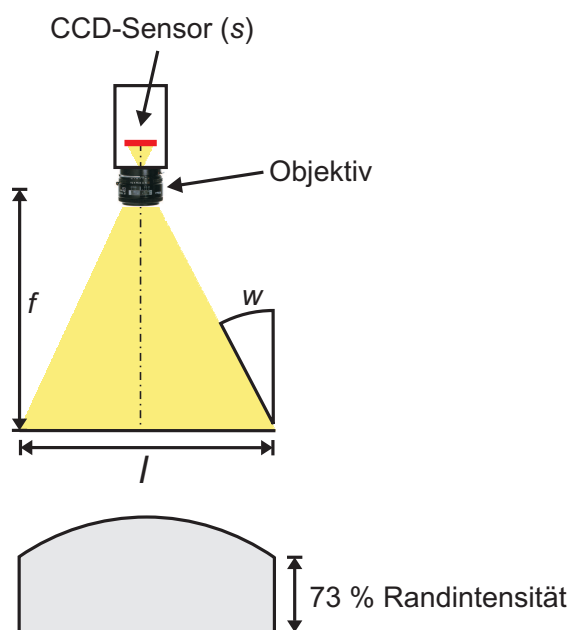
(siehe auch Abbildung 4.3). Als Ursache für dieses Verhalten werden in [142] die Reduzierung der photometrischen Lichtstärke und die Reduzierung des Raumwinkels für Bildpunkte, die nicht auf der optischen Achse liegen, angeführt. In [141] wird als Faustregel ein Wert für die Objektivbrennweite größer oder gleich der Sensorlänge vorgegeben, damit eine Randlichtintensität von mehr als 70% erreicht wird. Folglich ist aus technischer Sicht ein Zeilensensor, dessen



Bildaufnehmer möglichst nahe der optischen Achse positioniert sind, ideal. Für Überwachungsaufgaben wären demnach beispielsweise zwei Zeilensensoren mit 2048 Pixeln gegenüber einem Zeilensensor mit 4096 Pixeln zu bevorzugen. Mit dieser Wahl geht gleichzeitig eine erhöhte Sensitivität einher, die besonders bei lichtarmen Anwendungen zum Tragen kommt: Zwei Zeilensensoren mit je 2048 Pixeln und einer Pixelfläche von

$$14 \mu\text{m} \times 14 \mu\text{m}/\text{Pixel} \cdot 2 \cdot 2048 \text{ Pixel} \approx 0,8 \mu\text{m}^2 \quad (4.2)$$

verfügen über eine doppelt so große sensitive Fläche wie ein Zeilensensor mit 4096 Pixel. Bedingt durch die kleinere Kantenlänge von  $10 \mu\text{m}$  je Pixel beträgt seine sensitive Fläche lediglich etwa  $0,4 \mu\text{m}^2$ .



**Abbildung 4.3:** Relativer Verlauf der Intensität  $I$  auf einer CCD-Zeile mit abnehmender Randintensität. Dabei ist  $s$  die Sensorlänge,  $f$  die Brennweite des Objektivs,  $l$  der Messbereich und  $w$  der Bildwinkel (nach [141]).

Bei der Auswahl des Zeilensensors und der Optik ist ebenfalls die erzielbare Tiefenschärfe zu berücksichtigen. Durch das Objektiv ist der Abstand, auch Arbeitsabstand genannt, zwischen dem Objektiv und der zu inspizierenden Folie festgelegt. Die Tiefenschärfe  $2z$  beschreibt den Toleranzbereich, innerhalb der sich die Folie vertikal zur Abzugsrichtung, z. B. bedingt durch Lastwechsel, bewegen darf und trotzdem noch scharfe Bilder auf dem Zeilensensor abgebildet werden können. Sie kann mit

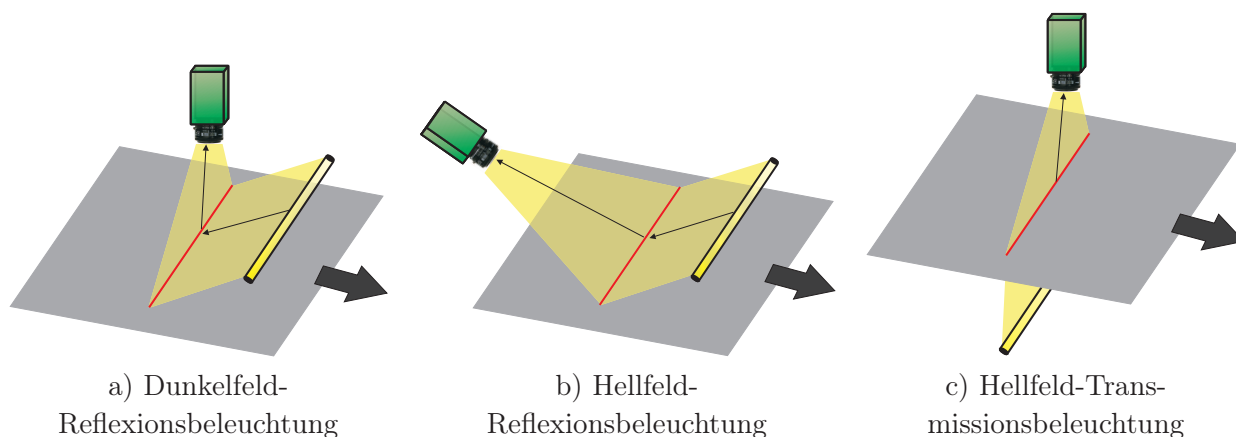
$$2z = 2 \cdot \Delta y \cdot k \cdot \beta \cdot (1 + \beta) \quad (4.3)$$

berechnet werden, wobei  $\Delta y$  dem Pixelabstand,  $k$  der Blendenzahl und  $\beta$  dem Abbildungsmaßstab entspricht. Folglich lässt sich die Tiefenschärfe durch eine größere Blendenzahl steigern. Allerdings ist eine quadratische Abnahme der Signalamplitude mit steigender Blendenzahl zu berücksichtigen [141]. Die Blendenzahl wird durch den Quotient der Brennweite, dividiert durch den Durchmesser der Eintrittspupille, bestimmt.

## 4.2.2 Beleuchtung

Neben der Auswahl einer geeigneten Kamera spielt die Beleuchtung des Bildbereichs eine entscheidende Rolle. Aufgrund der Lichtabsorption in teiltransparenten Schichten wird zum Ausleuchten des Bildbereichs eine homogene intensive Beleuchtung benötigt, wobei sich die Untersuchung im Hinblick auf die Applikation einer Zeilenkamera auf Zeilenbeleuchtungen beschränkt. Allgemein werden Zeilenbeleuchtungen aus aneinandergereihten Leuchtdioden oder aber speziellen Leuchtstoffröhren in Verbindung mit elektronischen Vorschaltgeräten eingesetzt. Die Verwendung von Leuchtdioden ermöglicht eine kontinuierliche oder synchron zur Belichtung des Zeilensensors getaktete Beleuchtung, erfordert gleichzeitig aber den Einsatz eines Diffusors, einhergehend mit einer Reduzierung der Beleuchtungsintensität, um einen gleichmäßig ausgeleuchteten Bildbereich zu erzielen. Zu unterscheiden sind drei grundlegende Beleuchtungsarten [143, 144]:

- Dunkelfeld-Reflexionsbeleuchtung (siehe Abbildung 4.4 a) zur Detektion von Höhenfehlern und Partikeln auf dem Material;
- Hellfeld-Reflexionsbeleuchtung (siehe Abbildung 4.4 b) für die Überwachung der Oberflächen- und Reflexionseigenschaften sowie Fehlern auf dem Prüfobjekt;
- Hellfeld-Transmissionsbeleuchtung (siehe Abbildung 4.4 c) für die Prüfung der Ware auf Fehler und Partikel, die auch in dem Prüfmaterial liegen dürfen. Das Verfahren findet auch bei der Positions- und Breitenmessung Anwendung. Voraussetzung ist, dass ein Teil des Lichtes das Prüfobjekt durchdringen kann.



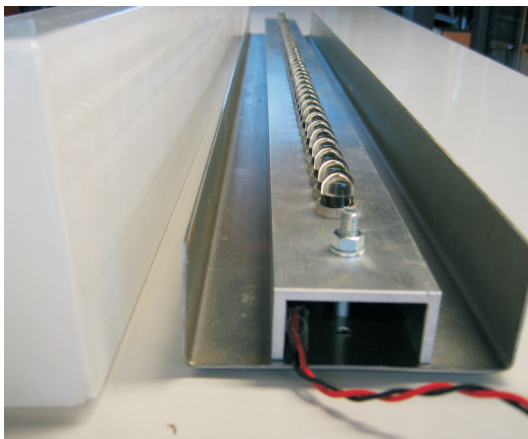
**Abbildung 4.4:** Anordnung von Kamera und Zeilenbeleuchtung für drei verschiedene Beleuchtungsarten.

Je nach Überwachungsaufgabe muss ein geeignetes Beleuchtungsverfahren eingesetzt werden, wobei durchaus Kombinationen aus zwei Beleuchtungsarten denkbar sind. Für die hoch auflösende Überwachung von transparenten und teiltransparenten Schichten wird häufig das Hellfeld-Transmissionsverfahren eingesetzt, weil damit in und auf dem Prüfobjekt Partikel und Fehler erkannt werden.

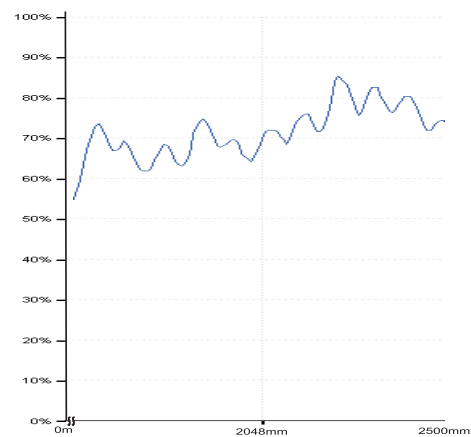
Im Rahmen von Transmissionsuntersuchungen an opaken Folien hat sich eine geringere Absorption von Licht im nahen Infrarot-Bereich im Vergleich zu Licht des sichtbaren Bereichs gezeigt. Eine Applikation der Infrarot-Beleuchtung würde neben der besseren Lichttransmission auch

den Einsatz eines Tageslichtfilters erlauben und dadurch den Einfluss der veränderlichen Umgebungsbeleuchtung minimieren. Daher wurden für die Hellfeld-Transmissionsbeleuchtung der Folie einige kommerziell angebotene Infrarot-Zeilenbeleuchtungen getestet, die nach Herstellerangaben die zu überwachende Folie ausreichend homogen und intensiv durchleuchten können sollten. Die zur Beleuchtung des Bildbereichs notwendigen Kriterien konnte allerdings keine der zur Verfügung gestellten Beleuchtungen aus Infrarot-Dioden erfüllen. Auch eigens angefertigte Zeilenbeleuchtungen mit Infrarotdioden unterschiedlicher Öffnungswinkel und optischer Leistungen konnten den Anforderungen der Beleuchtung unter Anwendung von Diffusoren nicht gerecht werden (siehe Abbildung 4.5 a).

Bei den durchgeführten Untersuchungen zeichnete sich durch die Lichtemission der IR-Dioden häufig ein inhomogen ausgeleuchteter Bildbereich ab. Daraus resultierten große Intensitätsänderungen im Bildbereich der Kamera. Die Abbildung 4.5 b zeigt einen Ausschnitt eines aufgezeichneten Intensitätsverlaufs, bei dem die IR-Dioden für die deutlichen lokalen Intensitätsmaxima bzw. Intensitätsgradienten verantwortlich sind und dadurch die Partikel- und Fehlererkennung verhindern. Ein weiteres Angleichen der Beleuchtungsintensität durch Variation des Abstandes zwischen der Zeilenbeleuchtung und der Folie schwächt die Beleuchtungsintensität derart, dass sie zur Partikel- und Fehlererkennung an eingefärbten Folien nicht mehr ausreicht.



a) Zeilen mit IR-Dioden (ELJ880)



b) Ausschnitt eines zugehörigen Intensitätsverlaufs

**Abbildung 4.5:** a) Aufbau einer Zeilenbeleuchtung mit IR-Dioden, links im Bild ist ein opaker PMMA-Körper zu sehen, der als Diffusor getestet wurde. b) Ausschnitt eines aufgezeichneten Intensitätsverlaufs der Kamera beim Einsatz der IR-Dioden als Beleuchtung.

Aus diesem Grund wurde auf eine spezielle Leuchtstofflampe, die die Leuchtdichte mit einer Reflexionsschicht um den Faktor fünf im Vergleich zu einer baugleichen Lampe ohne Reflexionsschicht steigert und aus einem Öffnungswinkel von  $30^\circ$  austreten lässt [145], zurückgegriffen. Allerdings muss die Leuchtstofflampe mit einem elektronischen Vorschaltgerät betrieben werden. Gewöhnliche konventionelle Vorschaltgeräte reichen mit ihrer Arbeitsfrequenz von 50 Hz besonders bei kurzen Belichtungszeiten des Zeilensensors nicht aus. Sie verursachen Schwabungen, weil die Kamera den Bildbereich mit hoher Abtastfrequenz überwacht und dadurch Intensitätsverläufe aufgezeichnet werden, in denen sich die Leuchtstoffröhre im ausgeschalteten Zustand befindet. Elektronische Vorschaltgeräte sollten im Sinne einer homogenen Beleuch-

tungsintensität aufeinander folgender Intensitätsverläufe mit einer Arbeitsfrequenz arbeiten, die ein Vielfaches der maximalen Bildwiederholfrequenz der Zeilenkamera beträgt.

Reicht die Beleuchtungsintensität für die Überwachung opaker Folien nicht aus, lässt sich die Intensität durch eine Optik, die das Licht der Leuchtstoffröhre nochmals fokussiert, steigern. Bei den verwendeten Optiken handelt es sich häufig um Zylinderlinsen, die in den einfachsten und preisgünstigsten Fällen aus Plexiglas-Halbrundstäben gebildet werden können. Teilweise sind auch applikationsspezifisch angefertigte, hochwertige Zylinderlinsen aus Glas erforderlich.

### 4.2.3 System und Verfahren zur Partikeldetektion

Einige der entscheidenden Argumente, die einer Zeilenkamera den Vorzug für die Folieninspektion gegenüber einer Matrixkamera einräumen, sind die Handhabung, die Flexibilität der Abtaststrategie, die einfache Kopplung der Bildwiederholfrequenz an die Bahngeschwindigkeit und die Verwendung einer homogenen Zeilenbeleuchtung hoher Leuchtintensität. Es bleibt noch zu wählen, ob eine konventionelle oder eine intelligente Zeilenkamera verwendet wird.

#### Konventionelle Zeilenkamera

Die konventionelle Zeilenkamera überträgt die gesamten Bilddaten an einen leistungsfähigen Auswerterechner, dieser muss mit einem so genannten Framegrabber – auch Bildspeicher genannt [125] – ausgestattet sein. Der Framegrabber übernimmt die Umwandlung der analogen Bildinformationen in ein digitales Bild, das im Rechner gespeichert und anschließend mit Hilfe einer Bildverarbeitungssoftware bearbeitet bzw. ausgewertet werden kann. Bei einem Zeilensensor mit 2048 Pixeln, einer Codierung von 8 Bit/Pixel und einer Bildwiederholfrequenz von 20 kHz entsteht eine Datenmenge von rund 41 MB/s, die in Echtzeit zu übertragen und anhand applikationsspezifischer Algorithmen auszuwerten ist. Eine Abschätzung der minimal notwendigen Rechenoperationen wird in [123] vorgestellt. Unter der Annahme von mindestens 10 Rechenoperationen pro Bildpunkt ist für das obige Beispiel eine Rechenleistung von mehr als 410 Millionen Rechenoperationen pro Sekunde erforderlich. Daher wird bei einem derartigen Überwachungssystem häufig für jede Kamera ein Auswerterechner eingesetzt, wobei in der Regel ein weiterer Rechner die Ergebnisdarstellung übernimmt.

Das obige System ermöglicht unter hohem Hardware- und Kostenaufwand eine flexible Datenverarbeitung, die jederzeit an weitere Applikationen angepasst werden kann. Genügt dem Anwender dagegen eine Erfassung bestimmter Ereignisse bzw. eine statistische Auswertung der Anzahl der Fehler und Partikel oder sollen nur von bestimmten Ereignissen Bilddaten gespeichert werden, bietet sich der Einsatz einer intelligenten Zeilenkamera in Verbindung mit einem einfachen PC an.

#### Intelligente Zeilenkamera

Die intelligente Zeilenkamera mit ihrem integrierten Prozessor wertet die Videodaten anhand spezieller Bildverarbeitungsalgorithmen aus und sendet nur Ergebnisdaten über einen Datenbus an den PC. Die Übertragung von Informationen, die für die Überwachungsaufgabe redundant sind, entfällt. Eine nachträgliche Erweiterung derartiger Systeme ist meist ohne größeren Aufwand möglich.

Die Applikation einer intelligenten Zeilenkamera kann eine preiswertere Lösung zur Partikelerkennung in teiltransparenten Folien sein. Im Folgenden sollen zwei Verfahren für die Auswertung der Videodaten in der Kamera vorgestellt werden. Bei vielen Überwachungsaufgaben mit intelligenten Zeilenkameras findet ein so genanntes Schwellwertverfahren Anwendung. Bei diesem Verfahren werden die Intensitätswerte einzelner Bildaufnehmer mit zuvor für jedes Pixel individuell fest definierten Intensitätsschwellen verglichen. Das Überschreiten der oberen oder unteren Intensitätsschwelle veranlasst die Kamera zu einer Ausgabe der Pixelposition sowie der Angabe, welche Schwelle verlassen wurde, auf den Datenbus. Ein PC überwacht den Datenbus und übernimmt die Ergebnisdarstellung. Alternativ kann auch ein digitaler Ausgang der Kamera beim Verletzen der Schwellwertvorgabe gesetzt werden. Das Verfahren ist allerdings für die Folienüberwachung nicht geeignet, da eine sich ändernde Beleuchtungsintensität, Lastwechsel oder leichte Falten in der opaken Folienbahn häufig eine größere Intensitätsänderung als auftretende Fehler oder Partikel in und auf der Folie bewirken.

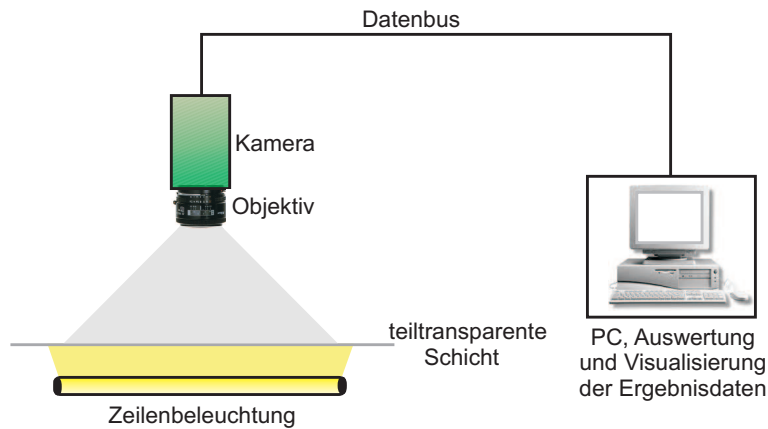
Eine Alternative zur Auswertung der Videodaten stellt das so genannte Differenzenverfahren dar, welches in Zusammenarbeit mit dem Kamerahersteller für die intelligente Kamera realisiert wurde, um die im vorherigen Absatz genannten Schwierigkeiten zu umgehen. Das Funktionsprinzip basiert auf dem Vergleich von Intensitätswerten benachbarter Pixel bzw. Pixeln mit einem als Parameter einstellbaren Abstand von mehreren Pixeln, ähnlich dem Ausdruck

$$p(m) = \frac{I_m - I_{m-a}}{m - (m - a)}. \quad (4.4)$$

Dabei ist  $I_m$  der Intensitätswert des  $m$ -ten Pixels, entsprechend  $I_{m-a}$  der Intensitätswert des  $(m - a)$ -ten Pixels,  $a$  der Abstand zwischen den zu vergleichenden Pixeln wobei  $1 < a \leq b$ ,  $m$  das jeweilige Pixel aus dem Intervall  $[b, n]$ ,  $n$  das letzte Pixel in der Sensorzeile und  $b$  der maximal zulässige Abstand. (Prinzip: Bestimmung der Steigung durch Approximation mittels Differenzenquotient). Dadurch ist auch die Detektion von Partikeln, die keine scharfkantige Intensitätsänderung verursachen, weitgehend gewährleistet. Überschreitet die Differenz der benachbarten Intensitätswerte einen zuvor definierten Grenzwert bedingt durch einen Partikel im Bildverlauf, so wird das Maximum der Differenzen bestimmt. Die Maximumposition wird als Kantenposition einschließlich der Information über einen positiven oder negativen Anstieg gespeichert und über den Datenbus an den PC gesendet. Der Datenbus wird von einem PC mit einer speziell für die Überwachungsaufgabe programmierten Software überwacht. An den Bus gesendete Ergebnisdaten werden von der Software eingelesen, die die aufgetretenen Partikel entsprechend ihrer Größe klassifiziert und die Überwachungsergebnisse grafisch darstellt. Eine Bilddatenübertragung detektierter Fehler und Partikel für eine umfangreichere Dokumentation ist hier nicht vorgesehen. Der folgende Abschnitt gibt einen kleinen Überblick über das System und stellt Ergebnisse einer Folieninspektion vor.

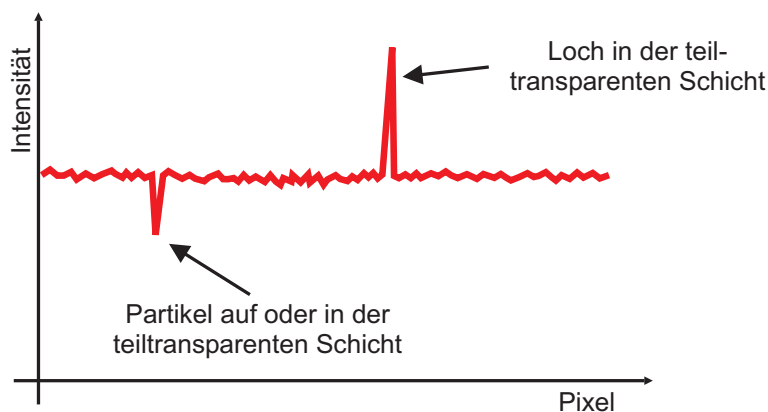
#### 4.2.4 Anwendungsbeispiel zur Qualitätsüberwachung in der Blasfolienextrusion

In diesem Abschnitt wird eine kostengünstige Möglichkeit zur Partikelerkennung in teiltransparenten Folien mit einer Zeilenkamera vorgestellt. Die Rotation der Folienblase ermöglicht für die statistische Erfassung und Klassifizierung die Inspektion eines Teilbereichs der flachgelegten Folienbahn vor dem Wickler. Dabei kommt eine intelligente Zeilenkamera in Verbindung mit einem PC zum Einsatz. Die Hellfeld-Transmissionsbeleuchtung zur Erkennung von Fehlern und Partikeln auf und in der Folie wird mittels einer, mit einem elektronischen Vorschaltgerät bei



**Abbildung 4.6:** Blockschaltbild des Partikelüberwachungssystems zur statistischen Detektion von Partikeln in transparenten und teiltransparenten Folien mit intelligenter Zeilenkamera. Bei dieser Anordnung wird eine Hellfeld-Transmissionsbeleuchtung eingesetzt.

etwa 35 kHz [146] getakteten, speziellen Leuchtstoffröhre (vergleiche Kapitel 4.2.2) realisiert. Auf der einen Seite der Folie wird die Zeilenbeleuchtung montiert, während die Zeilenkamera, wie im Blockschaltbild des Partikelüberwachungssystems in Abbildung 4.6 skizziert, auf der gegenüber liegenden Folienseite auf die Zeilenbeleuchtung ausgerichtet wird. Diese Anordnung führt bei absorbierenden Partikeln zu einer lokal verminderten Intensität im Videosignal der Kamera. Hingegen wirken sich in der Folie vorhandene Löcher in Form eines lokalen Intensitätsanstiegs im Videosignal aus. Die Abbildung 4.7 veranschaulicht die Auswirkungen der angesprochenen Fehler auf den idealisiert gezeichneten Intensitätsverlauf.



**Abbildung 4.7:** Ausschnitt eines idealisierten Intensitätsverlaufs mit einem Partikel und einem Loch in der opaken Folie.

Exemplarisch soll die Auslegung der Kamera bzw. mehrerer Kameras für die Überwachung eines 800 mm breiten Abschnittes eines Folienschlauchs während der Blasfolienextrusion bei einer Auflösung von 200  $\mu\text{m}$  je Pixel und einer maximalen Bahngeschwindigkeit von 80 m/min betrachtet werden. Mit Hilfe der Gleichung

$$\text{Pixelanzahl} = \frac{\text{Sichtbereich [mm]}}{\text{Auflösung [mm/Pixel]}} = \frac{800 \text{ mm}}{0,2 \text{ mm/Pixel}} = 4000 \text{ Pixel} \quad (4.5)$$

lässt sich die Anzahl der Pixel berechnen, die nach [123] für die Inspektion erforderlich sind. Daher könnten zwei Kameras mit einer Auflösung von 2048 Pixeln oder eine Kamera mit

4096 Pixeln zum Einsatz kommen. Um in Bewegungsrichtung die gleiche Auflösung wie senkrecht zur Bewegungsrichtung zu erzielen, muss sich eine Zeilenwiederholfrequenz ( $f_z = \text{Bahngeschwindigkeit}/\text{Auflösung}$ ) von mindestens 6667 Hz einstellen lassen. Die zur Auswahl stehenden intelligenten Zeilenkameras mit 2048 Pixeln ermöglichen Scanraten von bis zu 18 kHz, demgegenüber steht eine Bildwiederholfrequenz von bis zu 9,5 kHz bei den Kameras mit 4096 Pixeln. Bei beiden Kameratypen beträgt die Kantenlänge der Pixel jeweils 10  $\mu\text{m}$ , so dass die sensitive Fläche je Pixel gleich groß ist. Eine Inspektion diverser Folienmuster hat gezeigt, dass mit beiden Kameratypen die zu detektierenden Partikel auch im Randbereich des Zeilensensors erkannt werden können. Ein System mit zwei Kameras weist eine bessere Randintensität auf und ist auch für deutlich größere Bahngeschwindigkeiten geeignet. Unter den vorgegebenen Randbedingungen wird jedoch die Kamera mit dem größeren Zeilensensor ausgewählt, weil sie die Inspektionsanforderungen erfüllt und zudem die Kamerakosten um etwa 50% niedriger sind als bei der Verwendung von zwei Kameras mit einem halb so großen Sensor.

### Datenaufbereitung

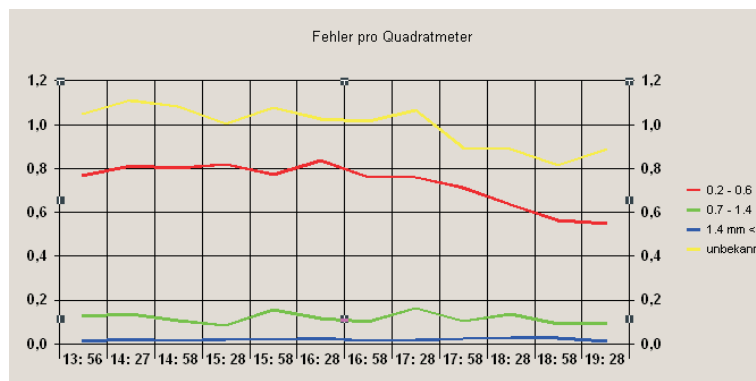
Die ausgewählte intelligente Zeilenkamera wertet die eingelesenen Videodaten anhand des in Kapitel 4.2.3 beschriebenen Differenzenverfahrens aus und sendet die Ergebnisdaten über die serielle Schnittstelle (RS422) mit einer maximalen Datenübertragungsrate von 115 kBaud an einen PC. Die geringe Datenrate entspricht im Mittel etwa zwei Fehlern pro Scan oder – anders ausgedrückt – etwa 10.000 Fehlern pro Quadratmeter. Eine derart schlechte Folienqualität wird von Folienherstellern nicht toleriert und dürfte damit während der Produktion nur im Ausnahmefall auftreten. Daher kann mit der geringen Datenrate der RS422-Schnittstelle durchaus gearbeitet werden, die dafür Leitungslängen von mehreren 100 Metern zulässt [147].

### Grafische Benutzeroberfläche

Eine eigens programmierte Windows-basierte Benutzeroberfläche ermöglicht dem Anwender die Eingabe folienspezifischer Daten, z. B. die maximale Abzugsgeschwindigkeit oder die zu erwartende Opazität der Folie. Über die Software startet das Bedienpersonal den Inspektionsvorgang. Das Programm konfiguriert anhand der eingegebenen Daten automatisch die intelligente Zeilenkamera für die Inspektion der Folie. Außerdem überwacht es den Datenbus, um die Ergebnisdaten der Kamera kontinuierlich einzulesen und auszuwerten. Aus dem Datenstrom der seriellen Übertragung werden die Kantenpositionen und Informationen über steigende oder fallende Flanken herausgefiltert und ausgewertet. Es erfolgt eine statistische Klassifizierung der Partikel nach der Größe und eine grafische Aufbereitung der Daten in Form eines Trendverlaufs über ein Zeitintervall, in dem die Fehler pro Quadratmeter für die einzelnen Klassen aufgeschlüsselt werden. In definierten Zeitabständen speichert die Software die Datensätze speicherplatzsparend in einer automatisch erstellten Textdatei.

In Abbildung 4.8 werden die Ergebnisse einer über ein Zeitfenster von sechs Stunden inspeziierten Folie dargestellt. Die detektierten und klassifizierten Partikel sind als Fehler pro Quadratmeter gegen eine Zeitachse mit der Uhrzeit skaliert aufgetragen. Der Trendverlauf soll dem Maschinenpersonal die Auswirkungen auf die Partikelbildung durch geänderte Prozesseinstellungen visualisieren. In der Abbildung 4.8 ist etwa der zeitliche Verlauf der detektierten Fehler pro Quadratmeter mit einer Größe zwischen 0,2 und 0,6 mm durch die rote Kurve dargestellt. Zu Beginn des gezeigten Ausschnitts zum Zeitpunkt 13:56 Uhr sind bei der Folie in

dieser Fehlerklasse etwas weniger als 0,8 Fehler pro Quadratmeter vorhanden, der Wert nimmt prozessbedingt innerhalb von 5,5 Stunden auf ca. 0,55 Fehler pro Quadratmeter zum Zeitpunkt 19:28 Uhr ab. Der Mittelwert aller innerhalb des Zeitfensters von sechs Stunden erkannten Fehler beträgt 1,84 Fehler pro Quadratmeter bei einer Standardabweichung von 0,35 Fehler pro Quadratmeter. Die Differenzierung der Fehler erfolgt in drei Fehlerklassen, abhängig von den geometrischen Abmessungen. In einer vierten Fehlerklasse werden die Fehler eingeordnet, deren Fehlerklasse beim doppellagigen opaken Folienschlauch wegen der geringen Intensitätsdifferenz der ausgewerteten Pixelwerte nicht bestimmt werden konnte. Dies Problem tritt vorwiegend bei den Fehlern aus der unteren Folienlage auf, da für diese Fehler die obere Folienlage als Dif-fusor wirkt. Als Folge werden dadurch die deutlichen Intensitätsunterschiede der auftretenden Fehler abgemildert und die einwandfreie Detektion erschwert.



**Abbildung 4.8:** Trendverlauf der detektierten und klassifizierten Partikel als Angabe von Fehlern pro Quadratmeter über ein Zeitfenster von 5,5 Stunden

## Messgenauigkeit

Bezüglich der Bestimmung der Fehlergröße sei darauf hingewiesen, dass mit einer Auflösung von  $200\ \mu\text{m}$  je Pixel gearbeitet wird. Die Bestimmung der ungefähren Größe ist auf diese Weise möglich und ein bei der Folieninspektion durchaus übliches Verfahren [122, 123, 139]. Für eine gesicherte Aussage über die Größe müsste aber das Abtasttheorem von Shannon eingehalten werden [148]. D. h. es sind mindestens zwei oder mehr Pixel notwendig, um einen Fehler in der Größe der bisherigen Auflösung zu vermessen. Dies gilt auch für die Bildwiederholfrequenz. Um die Leistungsfähigkeit des vorgestellten Überwachungssystems mit dem Differenzenverfahren bezüglich der Bestimmung der geometrischen Abmessungen von Fehlern zu überprüfen, werden Untersuchungen an Testmustern, bestehend aus mit einem Laserdrucker auf eine Folie aufgedruckte Streifen mit einer Breite zwischen 0,8 und 6,0 mm, durchgeführt. Die Kamera erkennt die Streifen, allerdings wird deren Breite von der Kamerasoftware systematisch um  $200\ \mu\text{m}$  größer bestimmt, als die reale Breite des Testmusters beträgt. Dieses Verhalten beruht ursächlich in der Ausgabe der Pixelposition auf dem Zeilensensor, bei dem die vorgegebene Differenzschwelle überschritten wird. Da die Intensitätswerte benachbarter Pixel verglichen werden, die in diesem Fall den Pixelabstand  $a = 2$  aufweisen, wird der Mittelwert der Pixelposition zwischen den gegenübergestellten Werten als Fehlerposition herangezogen. Die Abweichung lässt sich aber während der Auswertung der Ergebnisdaten auf dem PC problemlos korrigieren, so dass die Klassifizierung recht zuverlässig erfolgen kann.



### Praxistauglichkeit

Das vorgestellte System hat sich seit mehreren Jahren Inspektionsbetrieb ohne nennenswerte Zwischenfälle bewährt. Für die Erfassung und statistische Auswertung von Partikeln und Fehlern ist das vorgestellte System ausreichend und preiswert. Wünscht der Anwender die Überwachung der gesamten Folienbreite, lässt sich das System einfach erweitern. Ist eine umfassendere Dokumentation der erkannten Fehler notwendig, könnte das System auf eine andere intelligente Kamera umgestellt werden, die für die detektierten Fehler auch Bildinformationen über eine 100 MBit Ethernetschnittstelle zur Rekonstruktion und Darstellung am PC sendet [149]. Auf diese Weise lassen sich die detektierten Fehler und Partikel einschließlich der Bildinformationen dokumentieren.

### Weitere Einsatzmöglichkeiten

Der Einsatz des Inspektionssystems ist nicht nur auf die statistische Erfassung von Fehlern pro Quadratmeter bei der Blasfolienextrusion beschränkt. Es kann auch vor weiteren Veredelungsschritten wie dem Kaschieren oder auf einem Rollenschneider eingesetzt werden. Im Hinblick auf die Herstellung gedruckter Elektronik ist eine Applikation des Systems zur Oberflächeninspektion des Foliensubstrates in abgewandelter Form denkbar. Der Einsatz eines Objektivs mit kleinerem Abbildungsmaßstab würde die Auflösung weiter verbessern, so dass sich auch Partikel deutlich unter 100  $\mu\text{m}$  detektieren lassen. Ein Betrieb des Systems mit einer Dunkelfeld-Reflexionsbeleuchtung ermöglicht das Erkennen von Fehlern und Partikeln auf der Substratoberfläche. Somit kann die Verarbeitung ungeeigneter Substratqualitäten und der dadurch bedingte Ausschuss reduziert werden. Einen weiteren Vorteil bietet diese Inspektionsvariante, wenn sie direkt vor der Herstellung von elektronischen Schaltungen auch auf nicht ideal glatten Substraten eingesetzt wird. Unter der Voraussetzung, dass mit einem flüssigen Isolator als erste aufzutragende Schicht auf das Substrat als Funktionsschicht die Oberflächenunebenheiten und Fehler eingeebnet werden [150], könnte mit den Informationen des Überwachungssystems unmittelbar in die Steuerung einer Beschichtungsanlage eingegriffen werden, um z. B. die aufzutragende Menge des Isolators in Abhängigkeit von der makroskopischen Oberflächenrauigkeit zu steuern.

Damit steht ein Bewertungssystem zur Qualitätsüberwachung der mit organischen Dielektrika und Halbleitern zu beschichtenden Folie zur Verfügung.



## 5 Polymere Gate-Dielektrika

Organische Feldeffekt-Transistoren auf mechanisch flexiblen Substraten erfordern, ähnlich dem Siliziumdioxid in der Silizium-Halbleitertechnologie, ein adäquates Gate-Dielektrikum. Daher beschäftigen sich in jüngster Zeit viele Forschergruppen mit der Untersuchung geeigneter Dielektrika für den Einsatz auf polymeren Substraten [5, 28, 151, 152]. An das Gate-Dielektrikum werden eine Reihe von Forderungen gestellt, die weit über die Eigenschaften der elektrischen Isolation des Gates vom Kanal hinausgehen. Grund dafür sind komplexe Wechselwirkungen zwischen dem organischen Halbleiter und dem Dielektrikum. Aufgrund dessen zählt die Auswahl des Dielektrikums zu einem der wichtigsten Schlüsselparameter, der die Eigenschaften der OFETs beträchtlich beeinflussen kann [13]. Beispielsweise wirken sich die Schichtdicke und die Permittivität des Dielektrikums auf die Betriebsspannung des Transistors aus. Des Weiteren sind je nach eingesetztem Transistoraufbau unterschiedliche chemische Charakteristika erforderlich. Als Beispiel lässt sich der Prozessschritt zum Abscheiden des Dielektrikums beim *Non-inverted Staggered*-Aufbau (vergleiche Abbildung 2.1 c) anführen, der den organischen Halbleiter nicht beeinträchtigen darf.

Beim *Inverted Coplanar*-Aufbau sollte das Dielektrikum durch seine Eigenschaften an der Oberfläche während der Abscheidung des organischen Halbleiters die molekulare Ordnung der halbleitenden Schicht fördern. Dazu darf das Dielektrikum mit dem Pentacen keine chemische Bindung eingehen. Verfügt das Dielektrikum über eine geringe Polarität an seiner Grenzfläche, können sich die unpolaren Pentacen-Moleküle besser anlagern und die Menge der sich dort anlagernden Luftfeuchtigkeit, die die Schwellenspannung der Transistoren zu undefinierten negativen Werten verschieben kann, ist geringer. Zudem sollte der Isolator eine möglichst ebene und glatte Oberfläche aufweisen. Seine Oberflächenrauigkeit führt zu einer Mischschicht mit dem organischen Halbleiter, die ähnlich wie ionische Verunreinigungen an der Grenzfläche in zusätzlichen *Trap*-Zuständen im Transistorkanal resultieren [153].

Neben den bereits genannten Aspekten muss das Gate-Dielektrikum organischer Feldeffekt-Transistoren robust gegenüber weiteren Verarbeitungsschritten und seine Prozessierbarkeit an die Eigenschaften des Substrates angepasst sein. Es gilt dabei die maximal zulässige thermische Belastung ebenso zu berücksichtigen wie die chemische Verträglichkeit mit dem Substratmaterial. Das auf dieses Substratmaterial aufgetragene Dielektrikum muss zudem ausreichend haften und mechanisch flexibel sein.

In [13] wurden die Dielektrika für OFETs in vier verschiedene Klassen unterteilt:

- anorganische Dielektrika
- organische Dielektrika
- SAM (*Self Assembled Monolayer*)-Dielektrika
- Multikomponenten-Dielektrika

## Anorganische Dielektrika

In der ersten Klasse sind die bereits zu Beginn der Forschungsarbeiten auf dem Gebiet der OFETs verwendeten anorganischen Dielektrika Siliziumdioxid ( $\text{SiO}_2$ ) [18, 154], Siliziumnitrid ( $\text{Si}_3\text{N}_4$ ) [41], Tantalpentoxid ( $\text{Ta}_2\text{O}_5$ ) [41], Titandioxid ( $\text{TiO}_2$ ), BZN ( $\text{Bi}_{1.5}\text{Zn}_{1.0}\text{Nb}_{1.5}\text{O}_7$ ) [155] und Aluminiumoxid ( $\text{Al}_2\text{O}_3$ ) [156] zu finden, die teilweise auch auf polymeren Substraten zum Einsatz kommen [28, 157]. Vielfach ist das Abscheiden der dielektrischen Schichten, die wie z. B.  $\text{Ta}_2\text{O}_5$  mit  $\epsilon_r = 23$  zum Teil über eine große Permittivität verfügen, sehr zeitaufwändig und kostspielig. Zudem reicht die elektrische Stabilität des bei geringen Temperaturen abgeschiedenen anorganischen Isolators erst bei größerer Schichtdicke aus, allerdings nur bei gleichzeitig geringer mechanischer Flexibilität.

In eigenen Experimenten wurde eine Siliziumdioxid-Schicht von etwa 100 nm Dicke durch reaktives Sputtern (Kathodenstrahlzerstäubung) auf eine PET-Folie abgeschieden. Die mechanischen Eigenschaften dieser Schicht waren derart schlecht, dass die Schicht bereits nach 48 Stunden Lagerung in Umgebungsatmosphäre zerborsten ist. Daher steht die Verwendung eines der oben genannten anorganischen Dielektrika im Rahmen dieser Arbeit nicht zur Diskussion.

## Organische Dielektrika

Zu den organischen Dielektrika zählen isolierende Polymere, die vorwiegend aus der Lösung durch *Spin Coating* (Aufschleudern), *Spray Coating* (Sprühtechnik) oder mit Hilfe von Drucktechniken aufgetragen werden können. In seltenen Fällen ist auch eine Vakuumbeschichtung möglich. Die gelösten Materialien werden nach dem Beschichten der Substratoberfläche thermisch behandelt, um enthaltene Lösungsmittel auszutreiben. Teilweise muss der verbleibende Film noch einer zusätzlichen thermischen Behandlung oder einer Elektronen- oder UV-Bestrahlung unterzogen werden, damit durch eine katalytische Reaktion die Schicht vernetzt wird.

In diese Stoffgruppe sind unter anderem Polyimide, Lacke, Poly(4-vinyl Phenol) (PVP), Polyvinylalkohol (PVA), Polymethylmethacrylat (PMMA) einzuordnen. Aus der Gasphase lässt sich das Polymer Parylen als Gate-Dielektrikum abscheiden [158, 159]. In dieser Arbeit werden einige aus der Flüssigphase applizierte Isolatoren verwendet, die sich der Gruppe der organischen Dielektrika zuordnen lassen.

## SAM-Dielektrika

Als dritte Stoffklasse wurden die SAM-Dielektrika genannt. In diese Gruppe sind kleine isolierende Moleküle einzugliedern, die sich in Lösung oder aus der Gasphase aufgebracht, selbstjustierend anordnen. Ein Ende der Molekülkette ist derart gestaltet, dass es sich sehr viel besser mit der Substratoberfläche als mit anderen gleichartigen Molekülen verbindet. Dadurch ordnen sich die Moleküle senkrecht zur Substratoberfläche zu einem Film hoher Qualität an. Die Schichtdicke des Dielektrikums wird durch die Länge der Moleküle definiert, die jedoch nicht beliebig lang synthetisiert werden können. Eine *Pinhole*-freie Schicht homogener Dichte ist Voraussetzung für eine Widerstandsfähigkeit gegenüber hohen Feldstärken von bis zu 16 MV/cm [13]. Allerdings lassen sich OFETs mit SAM-Dielektrika nur bei kleinen Betriebsspannungen bis etwa 2 V betreiben (Schichtdicke: 2,5 nm) [160, 161]. Als Beispiel für ein SAM-

Dielektrikum wird in [162] das Molekül (18-Phenoxyoctadecyl)Trichlorsilan (PhO-OTS) mit einer aromatischen Endgruppe genannt. Im Rahmen dieser Arbeit wurden wegen der geringen Spannungsfestigkeit keine SAM als Dielektrika eingesetzt.

### Multikomponenten-Dielektrika

Eine weitere wesentliche Gruppe der Gate-Dielektrika bilden die Multikomponenten-Isolatoren. Dabei kann es sich um Multilayer-Dielektrika [101] handeln, bei denen die Vorteile zweier oder mehrerer Dielektrika anorganischen/organischen Ursprungs miteinander gepaart werden. Eines der bekanntesten Multikomponenten-Dielektrika ist die Kombination von Siliziumdioxid und OTS als SAM [163], wobei das OTS vorwiegend die Oberflächenenergie an der Grenzfläche des Dielektrikums zum organischen Halbleiter hinsichtlich einer verbesserten Anordnung der Pentacen-Moleküle, einhergehend mit optimierten Transistoreigenschaften, modifiziert. In diesem Fall ist von einem vernachlässigbaren Effekt des OTS auf die Permittivität der isolierenden Schicht auszugehen [13]. Zusätzlich zum verbesserten Wachstum wurde in [164] eine Verschiebung der Schwellenspannung aufgrund der SAM beobachtet. Die Ursache für die Verschiebung wurde über die Ordnung der molekularen Dipole der SAM begründet, die ein eingepprägtes elektrisches Feld hervorrufen, das sich mit der extern angelegten elektrischen Gate-Spannung überlagert.

Darüber hinaus sind auch Materialpaarungen vorstellbar, bei denen wie in [165] anorganische Nanopartikel in einen Lack gemischt werden, um beispielsweise die Permittivität der dielektrischen Schicht gezielt zu gestalten. Teilweise kann dadurch die Strukturierung der polymeren/anorganischen Schicht beeinträchtigt werden, wenn sich die Nanopartikel im Gegensatz zum Polymer nicht im Sauerstoffplasma ätzen lassen. Im Kapitel 5.3 werden entsprechende polymere Dielektrika, welche mit einer anorganischen Komponente zur Anpassung der Permittivität versetzt wurden, vorgestellt.

### Einfluss des Dielektrikums auf die elektrischen Eigenschaften des OFETs

Über die chemischen Eigenschaften des Dielektrikums hinaus sind bei der Auswahl des Isolators die intrinsischen Materialparameter zu berücksichtigen. Gemäß der *Shockley*-Gleichungen (siehe Gleichungen 3.5 und 3.7) verhält sich der Drain-Strom proportional zum spezifischen Kapazitätsbelag  $C_i$ . Dementsprechend lässt sich die erforderliche Betriebsspannung durch ein Dielektrikum mit großer Permittivität und bzw. oder einer dünneren Schichtdicke absenken. Da polymere Dielektrika im Vergleich zu thermisch aufgewachsenem  $\text{SiO}_2$  eine schlechtere Qualität aufweisen, ist für eine hinreichende elektrische Isolation zumeist eine höhere Schichtdicke erforderlich. Deshalb sollte bei der Auswahl des Dielektrikums ein Material mit hoher intrinsischer Permittivität im Hinblick auf geringe Betriebsspannungen ausgewählt werden.

Auch wenn bei polymeren Dielektrika für eine hinreichende elektrische Stabilität eine größere Schichtdicke erforderlich ist, darf das Gate-Dielektrikum nicht zu dick werden. Dies kann insbesondere bei Transistoren mit kleinen Geometrieabmessungen, auch als Kurzkanaltransistoren bekannt, problematisch werden. Im Fall einer im Verhältnis zu den Geometrieabmessungen des Transistors zu großen Dicke des Polymerfilms reicht das vom Gate ausgehende elektrische Feld nicht mehr aus, um den Ladungstransport im Halbleiter zu steuern. Der Ladungstransport würde dann maßgeblich durch das elektrische Feld zwischen Drain und Source bestimmt.

Um dieses Problem von vornherein bei der Herstellung der Bauelemente zu unterbinden, sollte daher die Dicke des Isolators nicht  $1/10$  der Kanallänge  $L$  überschreiten [70].

Des Weiteren sollte der proportionale Zusammenhang zwischen dem Drain-Strom und der Ladungsträgerbeweglichkeit mit in die Betrachtungen zur Absenkung der Betriebsspannung und damit in die Auswahl des Dielektrikums einfließen. Für Pentacen muss das Dielektrikum eine reine und glatte Oberfläche mit ausreichender Oberflächenenergie aufweisen, damit sich die Moleküle zu einem halbleitenden Film hoher Kristallinität anordnen können. Dass eine hohe Permittivität nicht zwangsläufig zu einer geringeren Betriebsspannung führen muss, wurde in [13] bei Untersuchungen diverser Dielektrika an organischen Transistoren mit einkristallinem Rubren als Halbleitermaterial nachgewiesen. Im Verlauf der Untersuchungen konnte die Ladungsträgerbeweglichkeit für den selben Halbleiter um mehr als eine Größenordnung durch den Einsatz von Dielektrika mit geringerer Dielektrizitätskonstante gesteigert werden. Basierend auf den Analyseergebnissen, wird ein annähernd antiproportionaler Zusammenhang zwischen Ladungsträgerbeweglichkeit und Permittivität vermutet.

Im Rahmen dieser Arbeit wurden mehrere polymere Materialien als Gate-Dielektrika untersucht. Ziel dieser Untersuchungen war es, ein geeignetes Dielektrikum zu finden, auf dem OFETs, basierend auf Pentacen, mit hoher elektrischer Leistungsfähigkeit hergestellt werden können. Da sich die bislang vorliegenden Erfahrungen mit Pentacen-OFETs auf Siliziumsubstrat mit Siliziumdioxid als Dielektrikum stützen, wird auf dem Weg zu OFETs auf Folien substraten zunächst mit dem Siliziumsubstrat als Trägermaterial und Steuerelektrode weiter gearbeitet und nur das Gate-Dielektrikum ersetzt. Sofern sich vielversprechende Ergebnisse erzielen lassen und die Prozessierbarkeit gegeben ist, werden die Isolatoren auch auf polymeren Substraten eingesetzt.

Als erstes polymeres Dielektrikum kommt in dieser Arbeit ein Polyimid zum Einsatz, das sich in der Mikrosystemtechnik und Halbleitertechnologie als Isolationsschicht etabliert hat (Kapitel 5.1). Aufgrund der erforderlichen Prozesstemperaturen kann es allerdings nicht auf Kunststoffsubstraten eingesetzt werden. Daher wird als weiterer Isolator ein kommerziell erhältlicher Isolationslack getestet, der aus der Anwendung zur Kupferdraht-Isolierung bekannt ist (Kapitel 5.2). Dieses Material verfügt über eine hervorragende elektrische Isolation bei Schichtdicken oberhalb von  $1\ \mu\text{m}$ . Für geringe Betriebsspannungen bei OFETs und kleine Geometrieabmessungen sind derartige Schichtdicken jedoch nicht zu tolerieren. Aus diesem Grund wird als drittes Dielektrikum ein Lack getestet, der mit einer Titan- bzw. Zirkonoxidkomponente angereichert ist (Kapitel 5.3). Durch den anorganischen Zusatz kann die Permittivität des Lacks deutlich erhöht werden, zudem lassen sich mit diesem Material auch Transistoren auf polymeren Substraten herstellen. Darüber hinaus kommen zwei Acrylate als Gate-Dielektrikum zum Einsatz, die sich ebenfalls auf Folien auftragen und durch zwei unterschiedliche Verfahren der Strahlenhärtung polymerisieren lassen (siehe Kapitel 5.4 und 5.5).

## 5.1 Polyimid als Dielektrikum

Beim *PI2545* der Firma *HD Microsystems GmbH* handelt es sich um ein Hochtemperaturpolyimid, das in einer Vielzahl mikroelektronischer Anwendungen als Zwischen- und Passivierungsschicht zum Einsatz kommt. Es lässt sich als Polyamidsäure-*Precursor* mit hohem Molekulargewicht, gelöst in einem auf N-Methyl-2-Pyrrolidon (NMP) basierenden Lösungsmittelsystem durch *Spin Coating* auftragen und in Verknüpfung mit einer Positiv-Lacktechnik

im nicht ausgehärteten Zustand mit einer basischen Entwicklerlösung strukturieren. Nach dem thermischen Härten bildet sich ein hartnäckiger, temperaturstabiler Polyimid-Film aus [166]. In dem Datenblatt des Herstellers wird über die Verwendung hochreiner Monomere berichtet, um die ionischen Bestandteile der sich ergebenden Schichten minimal zu halten und eine hohe Filmqualität zu erzielen. Ionen im Dielektrikum würden die Isolationseigenschaften herabsetzen und die Schwellenspannung der Transistoren unkontrolliert beeinflussen.

Die Schichtdicke des aufzuschleudernden Polyimid-Films lässt sich über die Viskosität und die Schleuderdrehzahl am *Spin Coater* einstellen. Ohne weitere Anpassung der Viskosität des *Precursors* resultiert beim Aufschleudern beispielsweise eine 1,5 µm dicke Schicht bei einer Drehzahl von 5000 U/min für 30 – 60 s [166]. Für den Einsatz als Gate-Dielektrikum in OFETs sind dünnere Filme erforderlich, dementsprechend muss die Viskosität des *Precursors* abgesenkt werden. Dies lässt sich durch eine Steigerung des Lösungsmittelanteils realisieren. Eine zusätzliche Verdünnung des *PI2545* mit dem Lösungsmittelsystem *T9039* im Verhältnis 1:1 ergibt bei einer Schleuderdrehzahl von 2000 U/min eine Schichtdicke von ca. 0,5 µm [167]. Zur Verbesserung der Haftung zwischen der zu beschichtenden Oberfläche bzw. dem Substrat und dem Polyimid wird der Haftvermittler *VM651* (ebenfalls *HD Microsystems GmbH*) angewendet. Er basiert auf Organosilanen und wird unter einem Zusatz von 99,9% vollständig deionisiertem Wasser in verdünnter Form aufgeschleudert [168].

Der thermisch gehärtete Polyimid-Film hat eine Glasübergangstemperatur von 400°C. Das Polyimid ist thermisch stabil bis 500°C und lässt sich mittels Laserablation oder Trockenätzen strukturieren. Gehärtete Filme weisen eine Dielektrizitätskonstante von 3,3 bei 1 kHz und einer relativen Luftfeuchtigkeit von 50% auf. Mit einem dielektrischen Durchbruch ist bei einer Feldstärke von mehr als 200 kV/mm zu rechnen. Die thermische Expansion einer 1 µm dicken Polyimid-Schicht beträgt 13 ppm. Der gehärtete Film ist mechanisch dehnbar und resistent gegenüber einigen nass- und trockenchemischen Ätzprozessen. Außerdem wird er nicht von Lösungsmitteln, z. B. Aceton, Toluene oder IPA, angegriffen. Allerdings führen 49-prozentige Flußsäure (HF) sowie starke Säuren und Laugen zum Abtragen des Polyimid-Films. Die Wasseraufnahme bei 35% Luftfeuchtigkeit beträgt 1,2% und bei 85% Feuchtigkeit liegt sie bei 3,1%. Weitere technische Daten sind in [166] aufgeführt.

In [166] wird eine Prozessschrittreihenfolge für das Aufbringen einer Polyimid-Schicht beschrieben. Der folgende Prozess spiegelt die Abfolge der Schritte wider, die in dieser Arbeit zum Auftragen der Polyimid-Schicht auf gereinigte Siliziumsubstrate verwendet wurde:

- Haftvermittler *VM651*
  - Homogenes Beschichten des statischen Substrates mit dem wässrigen Haftvermittler innerhalb von 3 s
  - 20 s einwirken lassen
  - Trocken schleudern für 30 s bei 3500 U/min
  - Tempern auf der *Hotplate* für 1 min bei 120°C
- Beschichtung mit Polyimid *PI2545*
  - *Precursor* auf statisches Substrat zentriert auftragen (Verdünnter *Precursor PI2545* mit *T9039* im Verhältnis 1:2, 3 ml je Substrat)
  - Schleudern für 5 s bei 500 U/min

- Schleudern für 60 s bei 2000 U/min
- *Soft Bake* im Konvektionsofen für 30 min bei 120°C
- Härten des Polyimides
  - Substrat im Temperofen unter Stickstoffatmosphäre mit einer Rate von 4°C/min von Raumtemperatur auf 200°C aufheizen
  - Tempern für 30 min bei 200°C unter Stickstoffatmosphäre
  - Temperatur mit einer Rate von 5°C/min weiter bis auf 350°C in N<sub>2</sub>-Atmosphäre erhöhen
  - Für 60 min bei 350°C in N<sub>2</sub>-Atmosphäre lagern
  - Langsames Abkühlen der Substrate mit einer Rate von weniger als 4°C/min bis mindestens unter 90°C

Seitens der elektrischen Eigenschaften zeichnet sich das Polyimid als interessantes Gate-Dielektrikum aus. Allerdings gilt es zu berücksichtigen, dass die elektrischen Isolationseigenschaften bei dünneren Schichten tendenziell abnehmen, da der Feststoffanteil des unverdünnten *Pre-cursors* mit etwa 14% durch das Verdünnen weiter reduziert wird [166]. Vorteilhaft wirkt sich die Resistenz gegenüber Lösungsmitteln sowie verdünnten Säuren und Laugen aus. Aufgrund dieser Eigenschaft können Metallkontakte für die Drain- und Source-Kontakte der Transistoren fotolithografisch strukturiert werden.

Der Härtungsprozess gestaltet sich mit einer Gesamtdauer von etwa vier Stunden sehr zeitaufwändig und wäre für einen *Rolle-zu-Rolle*-Prozess nicht geeignet. Außerdem kann das Polyimid aufgrund seiner hohen Temperaturen zum Aushärten des Films nicht auf PET-, PEN- oder PP-Substraten eingesetzt werden. Ein weiterer Nachteil ist die Wasserabsorption der Polyimide, in deren Folge die Permittivität ansteigt [169]. Gleichzeitig beeinträchtigt die Wasserabsorption die Eigenschaften des organischen Halbleiters, die sich bei den OFETs beispielsweise in Form einer Verschiebung der Schwellenspannung widerspiegeln kann [41].

## 5.2 Bectron-Lack

Beim Lack *Bectron PL 4122-40 E BLF FLZ* handelt es sich um einen transparenten, fluoreszierenden Überzugslack, basierend auf modifizierter Alkyd-Chemie, der der Gruppe der polymeren Dielektrika zuzuordnen ist. Er enthält weder Blei noch aromatische Komponenten im Lösungsmittel und wurde ursprünglich für die Drahtbeschichtung, aber auch als Schutzfilm für Elektronik – beispielsweise SMD-Bausteine oder diskrete Bauelemente – entwickelt [170]. Neben der hervorragenden elektrischen Isolation soll die Beschichtung vor leichten mechanischen Spannungen, Verunreinigungen, Feuchtigkeit, Staub und korrosiven Gasen schützen. Darüber hinaus weist der Lack eine ausgezeichnete Resistenz gegenüber schwachen Säuren und Laugen auf.

Der Lack mit einer Dichte von 0,87 g/cm<sup>3</sup> kann durch Tauchbeschichtung, Aufstreichen, Aufsprühen oder auch durch Aufschleudern aufgetragen werden. Reicht die Viskosität des Lacks nicht aus, um hinreichend dünne Schichten herstellen zu können, lässt sie sich durch Zugabe eines Lösungsmittels (*Thinner 239*, siehe [170]) anpassen. Einschränkend sei hinzugefügt, dass die elektrische Isolation bei einer Verdünnung aufgrund des geringeren Anteils an nicht



flüchtigen Inhaltsstoffen, der beim unverdünnten Lack bei 40% liegt, abnimmt [170]. Bis zum vollständigen Durchtrocknen der Filme ist eine Lagerung von 16 Stunden bei Raumtemperatur oder ein Ausheizen für 30 min bei 80°C erforderlich.

Ein gehärteter Film mit einer Schichtdicke von 60 µm lässt sich unter einem Radius von 3 mm um mehr als 180° biegen, ohne zu brechen. Der zulässige Temperaturbereich für trockene Schichten liegt zwischen -40 und 130°C [170].

Die elektrische Spannungsfestigkeit beläuft sich auf 112 kV/mm und der Durchgangswiderstand beträgt  $1 \cdot 10^{16} \Omega \text{cm}$ . Der Hersteller gibt eine Permittivität von 3,5 bei Raumtemperatur und einer Frequenz von 10 kHz an, der dielektrische Verlustfaktor wurde zu 0,023 ermittelt [170]. Hinsichtlich der Wasserabsorption sind je nach Testmethode Werte von 1,5 – 2,5% zu finden.

Bei den im Rahmen dieser Arbeit durchgeführten Experimenten wurde der Lack auf ein Siliziumsubstrat für 30 s bei 4000 U/min aufgeschleudert. Das Vernetzen des Lacks erfolgte im Konvektionsofen für 30 min bei 100°C. Die Schichtdicke des Films wurde mit einem *Tencor Alpha Step* zu 1 – 1,5 µm bestimmt.

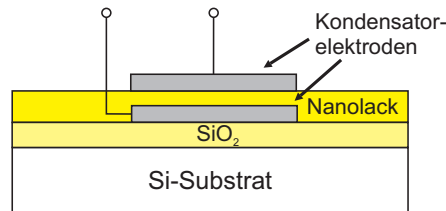
Der Lack könnte, bedingt durch seine geringe Prozesstemperatur bis maximal 80°C zum Vernetzen des Films, auch auf Foliensubstraten eingesetzt werden. Seine elektrischen Isolationseigenschaften bewirken bei einer großen Schichtdicke um 1 µm sehr geringe Leckströme in den gefertigten Transistoren. Die hohe Schichtdicke erfordert aber auch größere Betriebsspannungen. Nachteilig wirkt sich zudem die mangelnde Resistenz gegenüber Lösungsmitteln aus, die eine fotolithografische Strukturierung von Drain- und Source-Kontakten für den *Inverted Coplanar*-Aufbau (vergleiche Abbildung 2.1 a) mit einem lösungsmittelhaltigen Fotolack verhindert. Daher konnten nur Transistoren in *Inverted Staggered*-Architektur realisiert werden, bei denen die Elektroden durch eine Schattenmaske mit einer Kanallänge größer als 100 µm auf die Pentacen-Schicht aufgedampft wurden.

## 5.3 Organische-anorganische Nanokompositmaterialien

Neben polymeren Dielektrika sind in dieser Arbeit drei Multikomponenten-Dielektrika getestet worden. Dabei handelt es sich um organische-anorganische Nanokompositmaterialien (Nanokompositlack) auf der Basis eines acrylatfunktionalisierten Silans. Mit Hilfe einer Kondensation lassen sich über die Silankomponente anorganische lösliche Titan- oder Zirkonat-Komponenten homogen in die Matrix einbauen und in Titandioxid bzw. Zirkoniumoxid überführen, um die Permittivität des Systems anzupassen. Die Lacksysteme mit den Bezeichnungen *inoflex T3*, *inoflex T5* und *inoflex Z5* unterscheiden sich in der Art und dem Gehalt der eingebauten anorganischen Dielektrika [171]. Zusätzlich wurden diese Nanokompositmaterialien zu einem Gewichtsprozentanteil von etwa 0,1% mit einem Fotoinitiator [172] versetzt, der den Film unter intensiver UV-Bestrahlung bei Raumtemperatur polymerisieren lässt.

Bei den Systemen *inoflex T3* und *inoflex T5* wurde Titandioxid mit einem Anteil von 9,6 wt.% bzw. 6,0 wt.% in das acrylatfunktionalisierte Silan eingebaut. Mit Hilfe des Titandioxides mit einer Permittivität zwischen 40–86 in dünnen Schichten [173], sollte sich die Dielektrizitätskonstante der Beschichtung variieren lassen. Um die Auswirkungen der anorganischen Komponente auf die Eigenschaften der Kompositbeschichtung zu untersuchen, enthält der Lack *inoflex Z5* als anorganische Komponente Zirkoniumoxid ( $\text{ZrO}_2$ ) zu einem Gewichtsprozentanteil von 9,3 [171]. Die Dielektrizitätskonstante von  $\text{ZrO}_2$  beträgt 22 – 25 [174, 175]. Analog zu den in den

vorherigen Abschnitten vorgestellten Materialien, lässt sich die Schichtdicke des aufzuschleudernden Lacks über seine Viskosität bzw. die Schleuderdrehzahl des *Spin Coaters* einstellen. Als Lösungsmittel kann 1-Butanol eingesetzt werden, mit dem sich der Lack homogen verdünnen lässt. Um eine Schichtdicke des Lacks von etwa 200 nm zu erzielen, werden Lack und 1-Butanol im Verhältnis 1:7 gemischt.



**Abbildung 5.1:** Querschnitt durch eine Kondensatorstruktur, die zur Bestimmung der Permittivität des Nanokompositlacks verwendet wurde.

Zur Untersuchung der resultierenden Permittivität des speziell konfigurierten organischen-anorganischen Nanokompositmaterials wurden auf einem mit Siliziumdioxid beschichteten Siliziumsubstrat Kondensatorelektroden aus Aluminium hergestellt (siehe Abbildung 5.1). Darüber wurden die im Verhältnis 1:7 verdünnten Lacke, wie sie später zur Herstellung von Transistorstrukturen eingesetzt werden sollen, unter folgender Prozessschrittreihenfolge aufgetragen und gehärtet:

- Auftragen (mit Hilfe des *Spin Coaters*)
  - 2 – 3 ml verdünnten Lack auf statisches Substrat auftragen
  - 20 s schleudern bei 2000 U/min
- Trocknen
  - Trocknen des Lacks im Konvektionsofen für 10 min bei 80°C zum Austreiben der Lösungsmittel
- Härten
  - Polymerisieren des Lacks unter einer UV-Lampe für  $2 \times 40$  s (spezifische Leistung der Lampe: 200 W/cm<sup>2</sup> [176])

Im Anschluss daran sind die Gegenelektroden für die Kondensatoren fotolithografisch strukturiert worden. An den fertig gestellten Testmustern wurde die Kapazität mit einem *Boonton Capacitance Meter (Model 72B)* gemessen, wobei die planaren Kondensatorelektroden mit Hilfe eines Spitzenmessplatzes kontaktiert wurden. Aus den Messwerten konnte mit Hilfe von

$$\epsilon_i = \frac{C \cdot t_i}{\epsilon_0 \cdot A} \quad (5.1)$$

die Dielektrizitätskonstante des Nanokompositlacks berechnet werden. In der Gleichung 5.1 ist  $C$  die gemessene Kapazität,  $\epsilon_0 = 8,85 \cdot 10^{-12}$  Vs/Am,  $A$  die Fläche der Kondensatorelektrode und  $t_i$  die Dicke des Dielektrikums. Für  $t_i$  wurde bei den Berechnungen von einer homogenen

Schichtdicke von 200 nm ausgegangen. Vergleichsmessungen an Filmen des acrylatfunktionalisierten Silans zur Bestimmung der Permittivität des Lacks ohne anorganischen Zusatz konnten nicht durchgeführt werden. Der Grund liegt in der Konzipierung des Kompositmaterials, das den Titan- bzw. Zirkoniumzusatz zum ausreichenden Aushärten des Lackfilms benötigt.

In Tabelle 5.1 sind die ermittelten Permittivitäten der drei Lacksysteme und die berechneten Mittelwerte gegenübergestellt. Trotz sorgfältiger Durchführung der Messungen handelt es sich nur um eine grobe Einstufung der Dielektrika. Neben zufälligen Messfehlern beim Ablesen der Messinstrumente bzw. dem Vermessen der Fläche der Kondensatorelektroden kommt als systematische Fehlerquelle die Annahme einer homogenen Lackschichtdicke von 200 nm hinzu. Zur Messung der Schichtdicke mit einem *Tencor Alpha Step* musste der Lack strukturiert werden. Aus diesem Grund konnte nur die Dicke am Rand des Substrates und nicht direkt in der Kondensatorstruktur, wo sie möglicherweise vom ermittelten Wert abweicht, gemessen werden.

**Tabelle 5.1:** Berechnete Permittivitäten für die drei unterschiedlichen Lacksysteme bei einer Schichtdicke von 200 nm

Messwert	$\epsilon_{\text{inoflex Z5}}$	$\epsilon_{\text{inoflex T3}}$	$\epsilon_{\text{inoflex T5}}$
1	8,6	12,1	9
2	9	12,1	8,75
3	9	12,1	9
4	8,8	12,3	10
5	9	11,7	10
6	-	11,5	10
Mittelwert	8,9	12	9,5

Die gehärteten Filme sind resistent gegenüber Lösungsmitteln und Säuren. Dagegen ist der Lack laut Literatur nicht resistent gegen basische Lösungen, die demgemäß zum Strukturieren bzw. zum Ablösen des Lacks verwendet werden können. Gut geeignet ist etwa eine 10-prozentige KOH- (Kaliumhydroxid-)Lösung, die im Verhältnis 1:1 mit Isopropylalkohol (IPA) gemischt wird [171]. Allerdings greift die KOH-Lösung auch die in der Planartechnologie zur Maskierung und Strukturierung verwendeten Fotolacke an (siehe auch Kapitel 6). Daher ist zur Herstellung von OFETs mit frei ansteuerbarem Gate ein trockenchemischer Ätzprozess zur Strukturierung des Lacks entwickelt worden, der in Kapitel 6.3 beschrieben wird.

Um fotolithografisch Drain- und Source-Elektroden zu strukturieren, wird auf den Nanokompositlack ein fotosensitiver Lack aufgeschleudert. Nach dem Belichten durch eine Quarzglasmaske werden die belichteten Bereiche des Fotolacks mit Hilfe einer Entwicklerlösung – beispielsweise verdünnte Natriumhydroxid-Lösung (NaOH-Lösung; 5 g NaOH:1 l H<sub>2</sub>O) – entfernt (Details siehe z. B. Kapitel 6.6.1). Obwohl in der Literatur (siehe vorheriger Abschnitt) von einer mangelnden Resistenz des Nanokompositlacks gegenüber Laugen berichtet wurde, konnte bei eigenen Experimenten durch die Verwendung der Entwicklerlösung keine nennenswerte Beeinträchtigung des Nanokompositlacks festgestellt werden. Dies kann zwei Gründe haben, zum einen ist die Prozesszeit beim Entwickeln mit 15 – 60 s recht kurz. Während dieser Entwicklungszeit ist der Nanokompositlack der basischen Lösung erst zum Ende des Prozesses ausgesetzt. Zum anderen handelt es sich bei der Entwicklerlösung um eine stark verdünnte Lauge, die das acrylatfunktionalisierte Silan möglicherweise nur mit geringer Ätzrate abträgt.

Der Nanokompositlack lässt sich bei Temperaturen zwischen  $-20^{\circ}\text{C}$  und bis maximal  $200^{\circ}\text{C}$  einsetzen, bei höheren Temperaturen wird die Zersetzung der Acrylatkomponente des Lacksystems erwartet [171]. Die Barriereigenschaften des Lacks sind nicht näher untersucht worden. Es ist jedoch bekannt, dass das acrylatfunktionalisierte Silan gute Barriereigenschaften gegenüber Wasser, Sauerstoff und Kohlenstoff aufweist, entsprechende Zahlenwerte für die eingesetzten Kompositlacke liegen aber nicht vor. Zudem müssen bei den Lacksystemen die hydrophilen Eigenschaften des Titandioxides berücksichtigt werden, die erwartungsgemäß zu einer Abnahme der Barriereigenschaften, zumindest gegenüber Wasser, führen.

Messwerte zu den mechanischen Eigenschaften des Nanokompositlacks im Hinblick auf Dehnbarkeit und Festigkeit liegen ebenfalls nicht vor. Allerdings lässt sich das acrylatfunktionalisierte Silan erfolgreich auf PET und PP einsetzen, das nach dem Beschichten noch einer Tiefziehverformung (Umformprozess in der Kunststoffverarbeitung) unterzogen wird [171]. Der thermische Ausdehnungskoeffizient soll sich im Intervall zwischen den Werten von Polymethylmethacrylat und Quarzglas bewegen und wird somit zwischen  $0,7 \cdot 10^{-4} \text{ K}^{-1}$  [177] und  $0,54 \cdot 10^{-6} \text{ K}^{-1}$  [178] erwartet.

## 5.4 Acrylatmonomer

Als weiteres Dielektrikum wird in dieser Arbeit ein Acrylsäureester untersucht, der üblicherweise als Reaktivverdünner in strahlungshärtenden Lacken zur Anwendung kommt. Niederviskose Acrylatmonomere werden als nichtflüchtige und geruchsarme Verdünnungsmittel für höherviskose Bindemittel eingesetzt. Der Vorteil dieser Materialien liegt in der guten Verarbeitbarkeit, auch auf polymeren Substraten. Zudem können sie auch als alleiniges Lacksystem eingesetzt werden, das sich ohne den weiteren Zusatz eines Initiators mittels Elektronenstrahl härten lässt. Zu diesen Substanzen zählen beispielsweise Tripropylenglycoldiacrylat (TPGDA), Hexandioldiacrylat (HDDA) und Dipropylenglycoldiacrylat (DPGDA), wobei das erst genannte Material im Bereich der strahlungshärtbaren Produkte mit 80% das am meisten verarbeitete Diacrylat ist [179].

Bei Beschichtungen werden die gut abmischbaren Monomere bzw. Reaktivverdünner als Ersatz für Lösungsmittel eingesetzt. Auf diese Weise sind flüssige 100% Festkörpersysteme herstellbar [179]. Die Viskosität der Reaktivverdünner steigt mit dem Molekulargewicht, der Polarität, der Molekülsteifigkeit und der Funktionalität an. Gleichzeitig sinkt die Verdünnerwirkung, die Verträglichkeit, die Flüchtigkeit und der Geruch. Da für organische Transistoren dünne dielektrische Schichten unerlässlich sind, werden Monomere mit niedriger Viskosität benötigt.

In dieser Arbeit werden die Untersuchungen der Acrylatmonomere exemplarisch am Beispiel von TPGDA vorgenommen, da es sich in der Beschichtungsindustrie um das wichtigste Material der Diacrylate handelt. Im Vergleich zu HDDA lässt es sich bereits bei geringer Elektronenbestrahlungsdosis gut polymerisieren [180]. Die Dichte der flüssigen und klaren Substanz wurde bei  $25^{\circ}\text{C}$  zu  $1,035 \text{ g/cm}^3$  bestimmt, der Brechungsindex liegt bei 1,45 [181]. Der Siedepunkt beträgt  $109^{\circ}\text{C}$  bei 0,3 mbar und unterstreicht die leichte Flüchtigkeit der Substanz. Für die Permittivität wird ein Wert von 4,3 angegeben.

## 5.5 Methacryloxypropyltrimethoxysilan

Silane werden in der Industrie aufgrund ihrer verschiedenen funktionellen Gruppen als Haftvermittler bzw. direkt zur Herstellung anorganischer-organischer Beschichtungsmaterialien eingesetzt [182]. Hier soll eine Schicht aus Methacryloxypropyltrimethoxysilan ( $C_{10}H_{20}O_5Si$ ) als Dielektrikum getestet werden, weil diese Art der Beschichtung eine hydrophobe und damit eine unpolare Oberfläche aufweist [183, 184].

Methacryloxypropyltrimethoxysilan (MEMO) verfügt über eine Reinheit von mehr als 98% bei einer Dichte von  $1,04 \text{ g/cm}^3$  [185] und einem Molekulargewicht von  $248,3513 \text{ g/Mol}$  [186]. Der Brechungsindex beträgt 1,43 und kommt damit dem des Siliziumdioxids recht nah. Die farblose klare Flüssigkeit besitzt eine Viskosität von  $2,3 - 2,5 \text{ mPa}\cdot\text{s}$ , einen Siedepunkt von  $190^\circ\text{C}$  und einen Flammpunkt von  $92^\circ\text{C}$ .

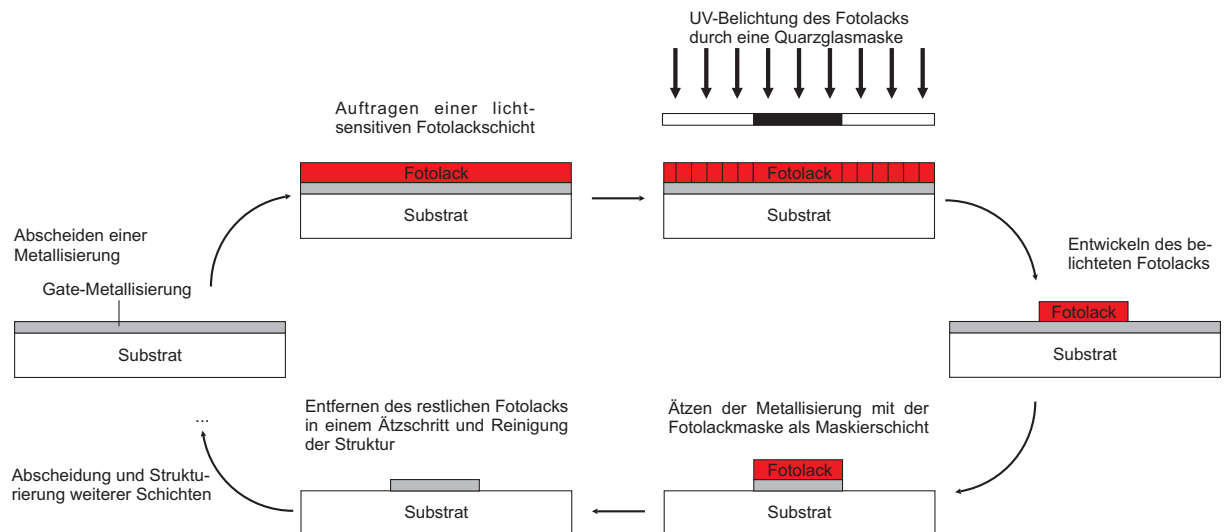
Der Vorteil dieses Dielektrikums liegt einerseits in einer hydrophoben und unpolaren Oberfläche aufgrund freier  $CH_3$ -Bindungen, die die Anlagerung der Pentacen-Moleküle zu einem hochgeordneten Film, bedingt durch geringe Wechselwirkungen mit den organischen Molekülen, begünstigen sollte. Andererseits kann der Isolator durch *Spin-Coating* aufgetragen und mit Hilfe von UV-Strahlung polymerisiert werden. Um den Polymerisationsprozess zu starten, wird üblicherweise dem MEMO ein radikalischer UV-Initiator (z. B. *Irgacure 500, Ciba*) [187] zu einem Anteil von 2 – 4 Gewichtsprozent hinzugefügt. Daher ist die Voraussetzung für die Applizierbarkeit auf polymeren Substraten gegeben.

Für die hier durchgeführten Untersuchungen wurde das MEMO bei  $1000 \text{ U/min}$  auf das Substrat aufgeschleudert und anschließend mit UV-Licht (spezifische Leistung der Lampe:  $200 \text{ W/cm}^2$ ) bei einer Bestrahlungsdauer von 4 Minuten polymerisiert. Vorbereitend für die Herstellung von Transistorstrukturen wurde die Beständigkeit gegenüber Aceton und verdünnter Lauge zum Entwickeln des Fotolacks getestet. Während durch das Aceton keine nennenswerte optische Beeinträchtigung der Oberfläche zu beobachten war, greift die verdünnte Lauge das gehärtete MEMO innerhalb kurzer Zeit an und trägt es ab. Daher muss bei der Herstellung der Testmuster die Expositionszeit der Oberfläche gegenüber der verdünnten Lauge so kurz wie möglich gehalten werden. Die auf diesem Dielektrikum erzielten Ergebnisse werden in Kapitel 7.5 vorgestellt und diskutiert.



## 6 Schichtherstellung und Transistoraufbau

Dieses Kapitel befasst sich mit den wichtigsten Prozessschritten zur Präparation der organischen Feldeffekt-Transistoren. Die Prozessierung erfolgt dabei in enger Anlehnung an die aus der Silizium-Halbleitertechnologie bekannte Planartechnik und Fotolithografie. Der Einsatz der Planartechnik hat zur Folge, dass die Prozessschritte auf die gesamte Waferoberfläche angewendet werden (siehe Abbildung 6.1). Beispielsweise wird in einem Prozessschritt ganzflächig eine Metallisierung abgeschieden. Zur Strukturierung muss sie anschließend mit einem fotosensitiven Lack maskiert werden. Mittels UV-Kontaktbelichtung durch eine Quarzglasmaske mit Chromstrukturen und anschließendem Entwickeln in einer basischen Lösung lassen sich die Strukturen auf der Quarzglasmaske 1:1 in den Lack übertragen. Im nächsten Schritt kann die Metallisierung durch einen Ätzprozess in den unmaskierten Bereichen abgetragen werden. Abschließend wird die Maskierung entfernt und das Substrat gereinigt. Gemäß dieses Ablaufs werden zur Herstellung eines Transistorelementes weitere Schichten abgeschieden und strukturiert.



**Abbildung 6.1:** Ablauf einer aus der Mikrosystemtechnik bekannten Planartechnik zur Herstellung der Gate-Elektroden eines organischen Feldeffekt-Transistors. Die weiteren Schichten werden sukzessiv abgeschieden und gegebenenfalls strukturiert, bis die Transistorstruktur fertiggestellt ist (nach [188]).

Der Einsatz der Fotolithografie zur Fertigung von Bauelementen bietet den Vorteil, dass sich die Strukturen auf der Chrom-Quarzglasmaske mit hoher Reproduzierbarkeit nahezu beliebig oft in eine fotosensitive Lackschicht zur Schichtstrukturierung abbilden lassen. Im Zusammenhang mit den in dieser Arbeit vorgestellten Transistoren kommt die Kontaktbelichtung mit Auflösungen von bis zu  $1\ \mu\text{m}$  zur Anwendung. Es sei darauf hingewiesen, dass derart feine

Auflösungen mit Hilfe von Standard-Druckprozessen bislang noch nicht zu realisieren sind. Die eingesetzte Technologie soll jedoch dazu dienen, Strukturen herzustellen, mit deren Hilfe sich die Anwendbarkeit diverser polymerer Dielektrika als Gate-Dielektrikum für organische Transistoren mit Pentacen untersuchen lässt.

Bezüglich geometrischer Veränderungen der Transistoren ist die Fotolithografie jedoch sehr inflexibel, d. h. wenn Änderungen im Design vorgenommen werden sollen, müssen erst eine oder sogar mehrere neue Chrom-Quarzglasmasken angefertigt werden. Deren Kosten können sich derzeit, je nach Auflösung der Strukturen und der Bedeckungsdichte mit Strukturen, bei fünf Zoll Quarzglasmasken auf ca. 650 – 1100 € je Maskenebene belaufen.

Zur Fertigung organischer Transistoren kommen aufgrund der eingeschränkten thermischen und chemischen Belastbarkeit der polymeren Substrate und Schichten nur ausgewählte Prozessschritte der Silizium-Halbleitertechnologie zur Anwendung. Dazu zählen bei den Abscheidungsverfahren beispielsweise Verfahren mit geringen Prozesstemperaturen. Zur Strukturierung abgeschiedener Schichten lassen sich bei gegebener Resistenz des Substrates weiterhin einige nass- und trockenchemische Ätztechniken applizieren und zum Teil einige Reinigungsverfahren anwenden.

In der Vergangenheit haben sich viele Untersuchungen an organischen Halbleitern auf Siliziumsubstrat mit Siliziumdioxid als anorganischem Gate-Dielektrikum beschränkt. Gegenwärtig befassen sich die Untersuchungen auch mit weiteren organischen/anorganischen Dielektrika und polymeren Substraten. Für die Untersuchungen dieser Arbeit wird zunächst das anorganische Gate-Dielektrikum durch ein polymeres Dielektrikum ersetzt. Das Silizium stellt dabei eine wohl bekannte, saubere und ebene Grenzfläche zur Verfügung, so dass ein negativer Einfluss des Substrates auf das Gate-Dielektrikum weitgehend ausgeschlossen werden kann. Fallen die resultierenden Ergebnisse positiv aus, wird das Substrat durch eine mechanisch flexible Folie substituiert.

Die Arbeiten zur Herstellung der Transistorstrukturen werden weitgehend unter Reinraumbedingungen durchgeführt. Dazu steht ein Reinraum der Klasse 1000 zur Verfügung, d. h. es dürfen in der Luft eines derartigen Raums nicht mehr als 1000 Partikel mit einer maximalen Größe von 0,5  $\mu\text{m}$  je Kubikfuß zu finden sein [189]. Zum Vergleich sei darauf hingewiesen, dass die Anzahl der Partikel größer als 0,5  $\mu\text{m}$  in ungefilterter Raumluft etwa eine Million Teilchen beträgt. Daher erweist sich die Fertigung im Reinraum mit Blick auf die feine Auflösung von bis zu einem Mikrometer als vorteilhaft, weil sich die Anzahl der Fehler in den Strukturen aufgrund von Verunreinigungen durch Staubpartikel deutlich vermindern lässt.

Neben Partikeln aus der Raumluft können aber auch Verunreinigungen, die während der Prozessierung entstehen, zum Ausfall von Strukturen führen. Exemplarisch seien in der Aufdampf-anlage von den Kammerwänden abplatzende Beschichtungsrückstände genannt. Während des Aufdampfens werden neben den Substraten auch die Kammerwände beschichtet. Diese Beschichtung kann sich bei mangelnder Adhäsion an den Kammerwänden im Verlauf des Aufdampfprozesses teilweise ablösen. Zudem führen Ölnebel der Pumpsysteme zur Verunreinigung der Substratoberfläche und können die Haftung bzw. die Qualität abzuschheidender Schichten beeinträchtigen. Nicht zuletzt seien sich im Randbereich von polymeren Substraten ablösende Partikel oder auch der Mensch durch Hautkontakt oder Atemluft als weitere Verschmutzungsquellen genannt. Vielfach erfahren die Substrate daher eine Reinigung vor der ersten Beschichtung, um vergleichbare Startbedingungen zu gewährleisten. Darüber hinaus kann auch zwischen den einzelnen Prozessschritten eine Reinigung erforderlich sein.



## 6.1 Substrate

### Anorganische Substrate

Die Teststrukturen dieser Arbeit werden auf unterschiedlichen Substratmaterialien hergestellt. Dabei kommen für den aus Abbildung 2.2 bekannten Aufbau auf Siliziumsubstrat meist p-dotierte  $\langle 100 \rangle$ -Scheiben der Firma *SiMat* mit einem Durchmesser von 100 mm zum Einsatz. Ebenso könnten n-dotierte Scheiben oder Scheiben mit beliebiger Kristallorientierung verwendet werden. Zur Herstellung von OFETs auf Siliziumsubstrat in *Inverted Coplanar*- bzw. in *Inverted Staggered*-Architektur mit metallischer Gate-Elektrode (siehe Abbildung 2.1 a und b), wie sie für integrierte Grundschaltungen erforderlich sind, wird zur elektrischen Isolation der Gate-Elektroden vom Substrat eine Siliziumdioxid-Schicht mit einer Dicke von 200 – 400 nm thermisch aufgewachsen.

Sowohl mit Silizium als auch mit thermisch gewachsenem Oxid stehen wohlbekannt und ideal glatte Grenzflächen für die weiteren Prozessschritte mit einer mittleren Oberflächenrauigkeit von 0,04 nm auf dem Siliziumwafer [190] und 0,1 – 0,2 nm auf thermisch oxidierten Siliziumscheiben [41] zur Verfügung. Um für die Herstellung von Transistorstrukturen auf diesen Substraten vergleichbare Startbedingungen zu schaffen, werden die Scheiben einer so genannten Reinigung A (siehe Anhang A.1.1) unterzogen. Die Reinigung entfernt durch den Transport oder die Prozessierung auf den Substraten vorhandene organische Verschmutzungen und Partikel sowie Rückstände von Fotolacken, Salzen und verschiedenen Metallen, darunter auch Aluminium. Daher lässt sich dieser Reinigungsschritt nach dem Aufbringen der Metallisierung bzw. polymerer Dielektrika nicht mehr einsetzen; er ist auch für polymere Substrate nicht geeignet.

Zu Beginn werden auf diesen Substraten die polymeren Isolatoren mit Hilfe von Transistorstrukturen auf eine ausreichende elektrische Isolation zwischen dem Gate und den Drain- und Source-Kontakten untersucht. Gleichzeitig wird geprüft, ob sich die Pentacen-Moleküle auf den Transistorstrukturen derart anlagern, dass sich ein hinreichendes Transistorverhalten messen lässt. Sind beide Bedingungen erfüllt, können unter Berücksichtigung der Substrateigenschaften OFETs mit dem Dielektrikum auch auf Foliensubstraten gebaut werden. Bei vielversprechenden Transistoreigenschaften ist zudem die Herstellung einfacher elektrischer Grundschaltungen von Interesse.

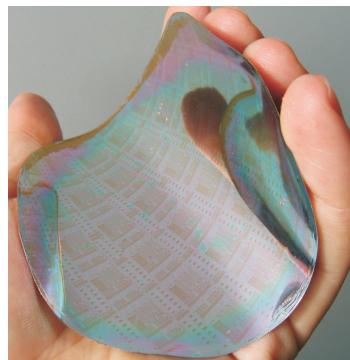
### Foliensubstrate

Während die Siliziumsubstrate mit einem Durchmesser von 100 mm ohne weiteres in den Anlagen der Silizium-Halbleitertechnologie verarbeitet werden können, sind die Foliensubstrate entweder als Endlosware auf Rollen oder in Form von DIN A4-Blättern erhältlich. Um sie mit den gleichen Anlagen wie die Siliziumscheiben bearbeiten zu können, müssen sie erst an die mechanischen Abmessungen der Siliziumsubstrate angepasst werden. Daher werden die Folienschnitte auf einen Durchmesser von 100 mm zugeschnitten. Aufgrund ihrer Materialdicke zwischen 23 und 50  $\mu\text{m}$  sind die Folienscheiben mechanisch sehr labil und lassen sich z. B. auf dem Vakuumchuck des *Spin Coaters* nicht direkt beschichten. Dieses Problem lässt sich durch das Aufkleben der Foliensubstrate auf eine Siliziumscheibe als Träger beheben. Zuvor werden die Substrate zur Reinigung folgender Prozessschrittreihenfolge unterzogen:

- Abblasen der Foliensubstrate mit gefilterter Pressluft
- Reinigung in Aceton für 2 Minuten
- Spülen der Substrate in deionisiertem Wasser
- Trocknen der Substrate unter einer Flowbox

Darauf folgend werden die Foliensubstrate auf dem Träger unter Einsatz verschiedener Fixier-techniken befestigt. In ersten Versuchen wurden die Folien ganzflächig mit einem Sekundenkleber bzw. mit einem Zweikomponentenkleber auf den Träger aufgeklebt. Jedoch führen beim Kontakt von Folie und Träger eingeschlossene Luftblasen oder das Ausgasen des Klebers zu Unebenheiten. Außerdem lassen sich die ganzflächig aufgeklebten Substrate nach dem Fertigstellen der OFETs zumeist nicht mehr zerstörungsfrei vom Träger ablösen. Nur wenn die Substrate ohne eingeschlossene Luftblasen aufgeklebt werden können, bietet diese Art der Befestigung den Vorteil der ganzflächigen maßstabsgetreuen Abbildung von Strukturen der Chrom-Quarzglasmaske in die Fotolackschicht. Darüber hinaus erfährt das Foliensubstrat während der erforderlichen Temperaturbehandlungen über die Ankopplung an den Siliziumträger eine gleichmäßige Temperaturverteilung auf der *Hot Plate*.

Als zweite Befestigungstechnik sei das Anheften der Folienscheiben auf dem Siliziumträger durch doppelseitiges Klebeband am Rand der Scheiben genannt. Die Folie wird mit vier, etwa  $1\text{ cm} \times 1\text{ cm}$  großen Abschnitten des Klebebandes auf dem Träger angeklebt, wobei die Klebestreifen jeweils um  $90^\circ$  versetzt angeordnet werden. Dadurch ist die Folie zwar befestigt, allerdings kann diese Art der Halterung bei der Kontaktbelichtung zu einer unbeabsichtigten Proximity-Belichtung führen. Das ist der Fall, wenn die Folie, abhängig von den Befestigungspositionen, nicht ausreichend an die Chrom-Quarzglasmaske angepresst werden kann. Folglich leidet die strukturgetreue Abbildung. Der Effekt lässt sich mittels einer Anpassung der Prozessparameter (Belichtungszeit) teilweise kompensieren, so dass reproduzierbare Strukturen erzeugt werden können. Derart präparierte Substrate lassen sich ohne Probleme wieder vom Trägermaterial, das nur für die Anwendung der Geräte der Halbleiterprozess-technik benötigt wird, ablösen (siehe Abbildung 6.2).



**Abbildung 6.2:** Gefertigte und funktionierende OFETs auf Polyester-Substrat mit Nanokomposit-lack als Gate-Dielektrikum.

## 6.2 Gate-Elektroden

### Silizium-Gate

Im Aufbau aus Abbildung 2.2 kommt dem Silizium eine doppelte Aufgabe zu. Einerseits wird es als Substrat verwendet, während es andererseits als gemeinsame Gate-Elektrode für alle Transistoren, die auf dem Substrat hergestellt werden, dient. Dabei erzielt die Grunddotierung des eingesetzten Siliziums eine hinreichende Leitfähigkeit, damit das Substrat die Funktion der Steuerelektrode übernehmen kann. Mit Blick auf die Polymerelektronik ist eine aus der Silizium-Halbleitertechnologie bekannte weitere Dotierung des Substrates oder eine Strukturierung mit anschließender lokaler Dotierung für die Herstellung von frei beschaltbaren Gate-Elektroden nicht vorgesehen, weil sich dieser Schritt nicht auf die isolierenden polymeren Substrate übertragen lässt. Mit der im vorangegangenen Abschnitt beschriebenen Reinigung der Siliziumsubstrate ist die Bearbeitung des Silizium-Gates bereits abgeschlossen und eine ebene Grenzfläche zum Dielektrikum definiert.

### Metallisches Gate

Die Abscheidung metallischer Schichten als Gate-Elektrode ist von weitaus größerem Interesse, da sich die dünnen leitenden Schichten auf Silizium- und auf Foliensubstraten einsetzen lassen. Ein weiterer Vorteil liegt in der Strukturierbarkeit derartiger Schichten mit Hilfe der Planartechnologie. Darüber hinaus lassen sich Folien auch in industriellem Maßstab mit Metallen beschichten. Deshalb ist die Untersuchung der Dielektrika sowohl auf einer ganzflächigen als auch auf einer strukturierten Gate-Metallisierung von Bedeutung.

An die abgeschiedene Metallschicht werden einige Anforderungen gestellt. Neben einer guten elektrischen Leitfähigkeit muss sie auf dem Substratmaterial ausreichend haften und gleichzeitig eine ebene Oberfläche zur Verfügung stellen. Eine zu raue Oberfläche der Gate-Elektrode bewirkt eine inhomogene Verteilung des elektrischen Feldes. An kleinen Erhebungen in der Metallschicht bilden sich Feldstärkespitzen aus. Diese gehen einher mit einer lokal erhöhten elektrischen Beanspruchung des Gate-Dielektrikums, die im Extremfall zum elektrischen Durchbruch führen kann.

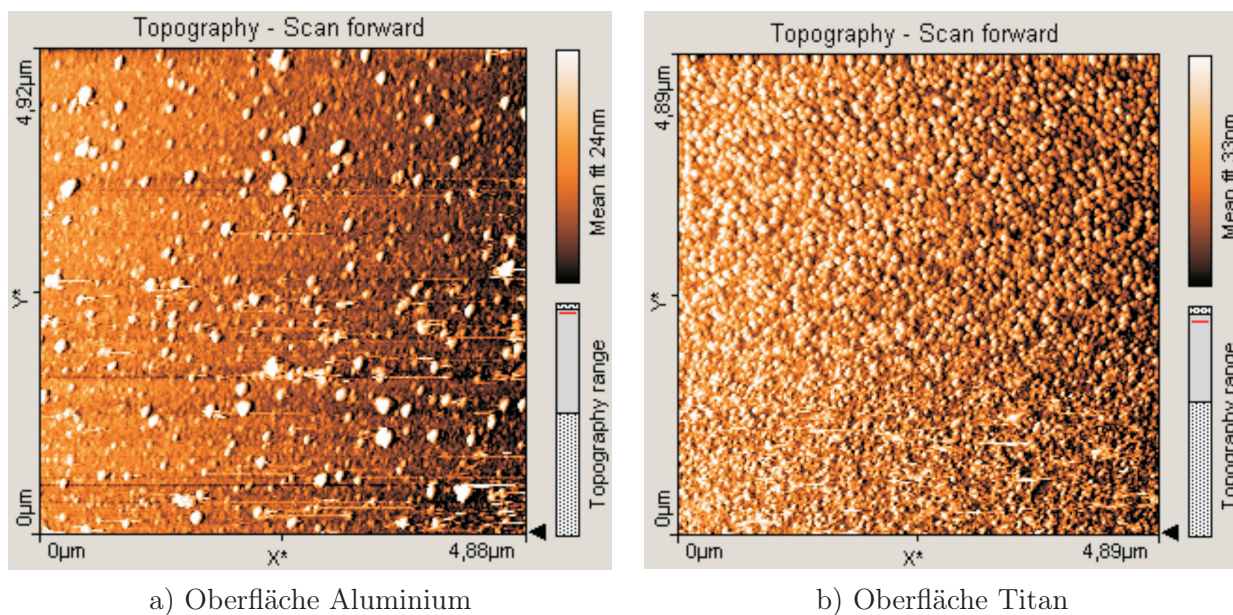
Als Gate-Metalle werden Aluminium (Al), Chrom (Cr), Gold (Au) und Titan (Ti) getestet. Alle vier Metalle lassen sich im Hochvakuum bei einem Druck von etwa  $1 \cdot 10^{-6}$  mbar verdampfen. Während Aluminium, Chrom und Titan mit Hilfe eines Elektronenstrahls aus einem Tiegel bei Abscheideraten von etwa  $0,2 - 0,5$  nm/s verdampft werden, wird das Gold aus einem Schiffchen mit einer Aufdampftrate von  $0,1 - 0,2$  nm/s thermisch verdampft. Eine Alternative zum thermischen Aufdampfen des Goldes stellt die Kathodenstrahlzerstäubung (Sputtern) bei einem Druck von  $3 \cdot 10^{-2}$  mbar dar. Dieses Verfahren bietet den Vorteil, dass die Goldatome mit einer höheren kinetischen Energie an der Substratoberfläche auftreffen und sich dort besser anlagern können. Die Abscheiderate liegt mit  $5$  nm/min deutlich unterhalb der Rate beim Elektronenstrahlverdampfen, kann aber ohne weiteres gesteigert werden.

In Tabelle 6.1 ist der spezifische Widerstand bei Raumtemperatur für die ausgewählten Gate-Metalle gegenüber gestellt. Bei den eingesetzten Metallen verfügt Gold über den geringsten spezifischen Widerstand, gefolgt von Aluminium, das gleichzeitig das derzeit preiswerteste Metall ist. Demgegenüber weist Titan mit  $540$  n $\Omega$ m den größten spezifischen Widerstand der

**Tabelle 6.1:** Spezifischer Widerstand  $\rho_0$  bei 293 K der ausgewählten Gate-Metalle (Daten aus [191]). Die mittlere Rauigkeit der Metalloberfläche wurde in eigenen Messungen mit Hilfe eines AFMs im *Contact Mode* ermittelt, wobei die Aluminium-, Chrom- und Titanschicht mit einer Dicke von etwa 100 nm auf einen oxidierten Siliziumwafer aufgedampft wurden. Bei den Proben mit Gold wurde lediglich eine 50 nm dicke Schicht aufgedampft.

Metall	$\rho_0$ [n $\Omega$ m]	mittlere Rauigkeit [nm]	Standardabweichung [nm]
Aluminium (Al)	26,7	2,3	3,9
Chrom (Cr)	132	4,1	7,1
Gold (Au)	22	1,1	2,0
Titan (Ti)	540	3,7	4,8

vier Metalle auf. Zudem ist die Oberflächenrauigkeit der vier auf ein thermisch oxidiertes Siliziumsubstrat abgeschiedenen Metalle mit einem AFM im *Contact Mode* jeweils in einem  $4,8 \mu\text{m} \times 4,8 \mu\text{m}$  großen Abschnitt untersucht worden (siehe Abbildung 6.3). Die geringste mittlere Rauigkeit von 1,1 nm konnte beim thermisch aufgedampften Gold ermittelt werden, während das elektronenstrahlverdampfte Chrom die größte mittlere Rauigkeit von 4,1 nm aufwies. Da die Gate-Metalle bei der Probenherstellung mit polymeren Gate-Dielektrika mit Schichtdicken von zumeist mehr als 150 nm beschichtet werden, sollte bei homogener Bedeckung eine Rauigkeit in dieser Größenordnung keine wesentlichen Einschränkungen verursachen.



**Abbildung 6.3:** Die Abbildung zeigt zwei AFM-Aufnahmen eines  $4,8 \mu\text{m} \times 4,8 \mu\text{m}$  großen, im *Contact Mode* abgescannten Ausschnittes der Oberfläche einer 100 nm dicken Metallschicht aus Aluminium (a) bzw. Titan (b), die im Hochvakuum durch Elektronenstrahlverdampfung abgeschieden wurde.

Neben den elektrischen Parametern der Metallschichten sind die chemischen Eigenschaften zu beachten. Bei den unedlen Metallen Aluminium und Titan kommt es schneller zu chemischen Reaktionen als bei Chrom oder Gold. Beispielsweise bildet Aluminium an Umgebungsatmosphäre sofort eine wenige Nanometer dünne Aluminiumoxidschicht aus. Auf die elektrischen

Eigenschaften der Gate-Elektrode hat diese Eigenschaft vernachlässigbare Auswirkungen, jedoch bildet sie die Grenzfläche zum Dielektrikum, auf der sich der polymere Isolator homogen verteilen und auch im vernetzten Zustand haften muss.

Darüber hinaus sind Wechselwirkungen des Dielektrikums mit der Metallisierung zu berücksichtigen. Sie können zu einer permanenten Polarisierung des Dielektrikums führen. Folglich entsteht eine Potenzialverschiebung der Energieniveaus, in deren Folge Ladungsträger an der Grenzfläche zum organischen Halbleiter abgegeben, aufgenommen, angesammelt oder verdrängt werden können. Daraus resultiert eine unbeabsichtigte und undefinierte Verschiebung der Schwellenspannung bei den OFETs, die eine reproduzierbare Herstellung zuverlässiger Bauelemente behindert.

## 6.3 Dielektrika

In Kapitel 5 sind die Eigenschaften und die Verarbeitung der als Gate-Dielektrika eingesetzten Isolatoren ausführlich vorgestellt worden. Dabei liegt der Fokus im Bereich ausgewählter organischer bzw. mehrkomponentiger Nichtleiter, die vorwiegend durch *Spin Coating* aufgetragen wurden. Das *Spin Coating* bietet den Vorteil einer homogenen Verteilung des flüssigen Isolators, dessen Schichtdicke sich über die Viskosität und die Schleuderdrehzahl beeinflussen lässt. Darüber hinaus hat das flüssige Material eine einebnende Wirkung, in der Oberflächenunebenheiten des Substrates bzw. des Gate-Metalls abgemildert oder sogar weitgehend eliminiert werden. In einem abschließenden Schritt erfolgt die thermische oder beispielsweise mittels UV-Licht strahlenaktivierte Vernetzung der Filme. Dafür ist vielfach ein Katalysator, auch als Initiator bekannt, verantwortlich, der die Polymerisationsreaktion einleitet und beschleunigt [192].

In erster Linie zielen die Untersuchungen in dieser Arbeit auf die Anwendbarkeit der Isolatoren als Gate-Dielektrika ab. Dazu muss das Dielektrikum das Substrat und die Gate-Elektrode homogen und *Pinhole*-frei bedecken. Die elektrische Isolation muss nicht nur zwischen dem Drain und dem Gate bzw. dem Gate und dem Source, sondern auch im Kanalbereich, wo das Gate durch das Dielektrikum vom organischen Halbleiter getrennt ist, sichergestellt sein. Anderenfalls resultieren in den späteren Bauelementen Gate-Leckströme oder sogar Kurzschlüsse, die den zuverlässigen Betrieb des Bauelementes einschränken bzw. vollständig verhindern.

Ein weiterer wesentlicher Aspekt ist die Untersuchung der Wechselwirkungen zwischen dem Pentacen und dem Dielektrikum. Sie erfolgt mit Hilfe der hergestellten Transistorstrukturen, wobei aus der Performance der Bauelemente Rückschlüsse auf die Qualität der Pentacen-Schicht und der Grenzfläche zwischen dem organischen Halbleiter und dem Isolator gezogen werden. Da in diese Art der Charakterisierung weitere Faktoren wie der Kontaktwiderstand, der wesentlich durch die Energiebarriere zwischen den Drain- und Source-Kontakten und dem Pentacen bestimmt wird, einfließen und unter Umständen zu irreführenden Folgerungen führen können, werden die Analysen durch AFM-Bilder der in den Transistorkanal abgeschiedenen Pentacen-Schichten ergänzt.

Diese Vorgehensweise kann jedoch nur eine grobe Einstufung zur Beurteilung der organischen Transistoren liefern. Es sei darauf hingewiesen, dass für detaillierte Aussagen weitaus umfangreichere Untersuchungsmethoden erforderlich sind, mit denen sich speziell die Vorgänge an den Grenzflächen zwischen dem organischen Halbleiter und den Ladungsträgerinjektionselektroden

oder dem Halbleitermaterial und dem Dielektrikum analysieren lassen. Die Thematik ist derzeit Gegenstand internationaler Forschungsarbeiten. Trotz intensiver Bemühungen sind die vielschichtigen Zusammenhänge unterschiedlicher Material- und Prozessparameter noch nicht vollständig verstanden und werden zum Teil kontrovers diskutiert.

Die eingesetzten Dielektrika werden auch hinsichtlich ihrer Applikation auf polymeren Substraten untersucht. Bedingt durch die bereits in Kapitel 5 erläuterte mechanische Flexibilität polymerer Substrate sowie Begrenzungen seitens ihrer thermischen Belastbarkeit und chemischen Resistenz, sind Einschnitte bei der Auswahl des Isolators hinzunehmen. Aufgrund der Einschränkungen scheidet anorganische Dielektrika weitgehend aus, weil ihre mechanischen Eigenschaften nicht mit den Charakteristika des Substratmaterials korrespondieren. Als weiterer Grund ist die Prozessierung dieser Isolatoren zu nennen, die sich häufig nicht ausreichend an die Gegebenheiten des Substrates anpassen lässt. Auch bei polymeren Dielektrika scheidet einige Materialien aus – beispielsweise das vorgestellte Polyimid (*PI2545*) –, weil sie zur Vernetzung Temperaturen oberhalb der maximal zulässigen thermischen Belastung des Foliensubstrates erfordern.

Über die elektrisch isolierenden Eigenschaften hinaus, müssen sich auf den dielektrischen Schichten Drain- und Source-Elektroden aus Metall fotolithografisch strukturieren lassen. Dementsprechend ist eine chemische Resistenz des Isolators gegenüber den dazu benötigten verdünnten Laugen und Säuren, aber auch Lösungsmitteln wie z. B. Aceton, erforderlich. Ist das Dielektrikum nicht ausreichend chemisch inert, lassen sich Metallkontakte lediglich durch eine Schattemaske zu Lasten der Strukturauflösung abscheiden.

### Strukturierungsmöglichkeiten

Zur Herstellung integrierter Schaltungen ist die Strukturierung des Dielektrikums notwendig. Im Fall von Dielektrika, die durch Elektronenstrahlhärtung oder mit Hilfe von UV-Licht polymerisiert werden, ist eine selektive Härtung durch lokales Abschatten oder Austasten der Bestrahlung vorstellbar. Die ungehärteten Abschnitte lassen sich nach dem Bestrahlungsschritt mit einem geeigneten Lösungsmittel entfernen. Wird dagegen der gesamte Film, beispielsweise durch thermisches Vernetzen, gehärtet, sollte sich der Isolator nachträglich mittels Fotolithografie und Ätztechniken strukturieren lassen. Für diesen Fall muss eine ausreichende Resistenz gegenüber den Lösungsmitteln des fotosensitiven Maskierlacks gewährleistet sein.

Auf den im Kapitel 5.3 vorgestellten Nanokompositlack, der ein ganzflächiges Härten mit hoher UV-Strahlendosis erfordert, wird ein Fotolack (*ma-P 1275* der Firma *micro resist GmbH*) mit einer Schichtdicke von etwa  $6,5\ \mu\text{m}$  aufgetragen [193]. Nach dem Belichten und Entwickeln dient er als Maskierung gegenüber dem trockenchemischen Ätzschritt. Mit einem Trifluormethan-Sauerstoffplasma wird der Nanokompositlack an den unmaskierten Stellen im reaktiven Ionen-ätzer (*Applied Materials, AME 8110*) geätzt. Da die Selektivität des Trifluormethan-Sauerstoffplasmas gegenüber dem Nanokompositlack gering, d. h. die Ätzrate des Nanokompositlacks in dem Plasma erheblich kleiner als die Ätzrate des ungehärteten Dicklacks ist, erfordert der Ätzprozess die hohe Dicke der Lackmaskierung. In einem Acetonbad lassen sich anschließend die Reste des Maskierlacks entfernen.

## Polymerisieren des Dielektrikums

Das Vernetzen des Lack- bzw. Beschichtungssystems hat maßgebliche Auswirkungen auf die chemischen Eigenschaften der Polymerschicht. Strahlenhärtende Verfahren wie Elektronenstrahlhärtung oder die Bestrahlung mit energiereichen UV-Strahlen lassen ein Polymerisieren der polymeren Filme bei moderaten Temperaturen, zum Teil sogar bei Raumtemperatur zu. Während man bei der Elektronenstrahlhärtung bei einigen Beschichtungsstoffen mit sehr kurzer Vernetzungszeit auch ohne einen zusätzlichen Katalysator zum Starten der Polymerisationsreaktion auskommen kann, ist dazu besonders bei UV-härtenden Systemen ein Fotoinitiator erforderlich, der durch energiereiche UV-Strahlen das Polymerisieren des Films ermöglicht [192].

Mit Blick auf die Verarbeitung und die chemischen Eigenschaften der Polymerschicht ist dem Gehalt des Initiators zum Polymerisieren des isolierenden Films eine besondere Beachtung beizumessen. Wird seine Konzentration zu groß gewählt, werden die resultierenden Filme leicht spröde, so dass sich schnell Risse und Brüche ausbilden können. Dagegen führt ein zu geringer Anteil des Initiators zur erhöhten Löslichkeit der dielektrischen Schicht, einhergehend mit einer geringeren chemischen Resistenz [13]. Eine gute Abstimmung des Zusatzes an Initiatoren, die für die Polymerisierung verantwortlich sind und deren Anteil in Lackgemischen zumeist um 1 – 4% liegt, ist daher unumgänglich [179].

Wie komplex und weitreichend die Zusammenhänge zwischen der Zusammensetzung und Verarbeitung des Polymers und den darauf hergestellten Transistoren sein können, zeigt das folgende Beispiel aus [13]. Dort wurde über die Auswirkungen eines Vernetzerzusatzes zum thermischen Aushärten eines Polyvinylphenol-Films (PVP-Films) bei 200°C, der bei dem Beispiel als Gate-Dielektrikum für die OFETs mit Pentacen eingesetzt wird, berichtet. Die gezeigten Transistoren mit reinem PVP weisen eine große Hysterese in den Eingangskennlinien auf. Durch den Zusatz eines Vernetzers zum PVP kann die Hysterese bei langem Aushärten im Vakuum deutlich gesenkt werden, während nach kurzer Aushärtezeit immer noch eine deutliche Hysterese beobachtet werden konnte. Daraus wurde eine Abhängigkeit des Effekts vom Vernetzungsgrad im PVP gefolgert, wobei die noch unvernetzten Reste der Chemikalie als Verunreinigungen wirken und die Hystereseeffekte verursachen. Längere Reaktionszeiten führen zu einer besseren Vernetzung und einer kleineren Hysterese, weil kaum noch Bestandteile der vernetzenden Chemikalie im PVP vorhanden sind. Gleichzeitig wurde aber auch eine Abnahme der Ladungsträgerbeweglichkeit festgestellt.

Zusätzlich wurde eine Abhängigkeit der Hystereseeffekte vom Substratmaterial abgeleitet, weil trotz optimierter und identischer Prozessbedingungen auf Glassubstraten eine Hysterese von 6 V gemessen wurde, während sie auf thermisch oxidiertem Silizium, auf PET und auf PEN vernachlässigbar gering war. Die Untersuchungen zur Ursache dieses Verhaltens sind noch nicht vollständig abgeschlossen. Es wird aber vermutet, dass dieser Effekt auf Ionen beruht, die beim thermisch aktivierten Härten vom Substrat in das Dielektrikum wandern. Wird das PVP UV-Licht ausgesetzt, nehmen die Hystereseeffekte zu, weil es zu einer fotoinduzierten Beschädigung des Polymerfilms kommt [13].

Darüber hinaus sind in [13] weitere Ursachen für die Hystereseeffekte zusammengefasst, die durch mobile Dipole hervorgerufen werden. Sie lassen sich in drei Klassen unterteilen:

- Dipole, die auf einen externen Ursprung zurückgeführt werden können. Ihre Anzahl nimmt bei kleinerer Schichtdicke ab. Sie resultieren z. B. aus Verunreinigungen, restlichen Lösungsmitteln und Additiven der Polymerrezeptur und verbleiben nach dem Härten in der Polymerschicht

- Dipole, die auf dem makroskopischen Verhalten des Basispolymers beruhen. Sie hängen vom Molekulargewicht, dem Lösungsmittel, der Dichte des Films sowie der Basis und den beweglichen Kettenenden der Makromoleküle ab, die sich durch ein externes elektrisches Feld beeinflussen lassen
- intermolekulare Dipole, die von den Dipolmomenten der Monomere und der Blockbildung zu Copolymeren abhängen

Es wird betont, dass die Hysterese jedoch keine intrinsische Größe bei organischen Transistoren mit polymerem Dielektrikum ist. Beispielsweise tritt bei organischen Transistoren mit Pentacen, die Parylen als Gate-Dielektrikum verwenden, keine nennenswerte Hysterese auf.

Obgleich im Rahmen dieser Arbeit keine Hystereseeffekte bei den einzelnen Dielektrika untersucht wurden, soll das genannte Beispiel aus der Literatur die weitreichenden Zusammenhänge zwischen den Transistoreigenschaften und der Prozessierung respektive der chemischen Bestandteile der Dielektrika unterstreichen. Gleichzeitig wird deutlich, dass chemische Zusätze in den Isolationslacken, die die Vernetzungstemperatur absenken, negative Auswirkungen auf die Eigenschaften der Transistoren haben können.

## 6.4 Drain- und Source-Kontakte

Den Drain- und Source-Kontakten ist eine nicht zu unterschätzende Bedeutung bei der Herstellung von organischen Feldeffekt-Transistoren beizumessen. Während die molekulare Ordnung im organischen Halbleiter neben prozesstechnischen Parametern wie der Aufdampfrate, der Qualität des Vakuums oder der Substrattemperatur beim Aufdampfen auch durch die Beschaffenheit der Grenzfläche zum Dielektrikum bestimmt wird, ist der Kontakt der Drain- und Source-Elektroden zum organischen Halbleiter für die Ladungsträgerextraktion aus bzw. -injektion in den halbleitenden Kanal verantwortlich. Um eine geringe Löcherinjektionsbarriere am Source zu erzielen, sollte die Austrittsarbeit größer oder gleich dem HOMO-Level sein. Als Kontaktmetalle kommen für das Pentacen vor allem Gold, Nickel oder Palladium in Frage (siehe auch Kapitel 3.3). In [194] wurde auch über die Verwendung von Kupfer als Kontaktmetall berichtet. Obwohl die Austrittsarbeit von Kupfer kleiner als das HOMO des Pentacens ist und damit eine größere Ladungsträgerinjektionsbarriere zu erwarten ist, konnten mit *Top*-Kontakten aus sauberem Kupfer kleinere Barrieren erzielt werden.

### Auswahl des Kontaktmetalls

In Voraussicht auf die industrielle Anwendung der Materialien wäre unter wirtschaftlichen Aspekten von den drei Leitern Nickel als Kontaktmetall auszuwählen, weil es von den drei Materialien derzeit die geringsten Rohstoffkosten verursacht. Ein wesentlicher Nachteil von Nickel ist allerdings die hohe chemische Empfindlichkeit, die an Umgebungsatmosphäre innerhalb von kurzer Zeit zur Oxidation der Oberfläche führt. Auf diese Weise würde die Ladungsträgerinjektionsbarriere erhöht, da die Proben für die weitere Präparation der Umgebungsatmosphäre ausgesetzt werden müssen. Aus diesem Grund wird, soweit nicht abweichend erwähnt, Gold als Kontaktmetall eingesetzt.



Gold verfügt über eine hohe Leitfähigkeit und lässt sich im Grobvakuum auf die Proben auf-sputtern oder im Hochvakuum aufdampfen. Zudem hat sich bei Untersuchungen in [195] und [196] eine gute parallele Anordnung der Pentacen-Moleküle auf der  $\langle 111 \rangle$  orientierten Oberfläche kristallinen Goldes gezeigt. Dieses Verhalten an der Grenzfläche beruht auf den chemischen Wechselwirkungen des organischen Moleküls mit dem Metall. Die Pentacen-Moleküle ordnen sich daher mit ihrer Längsachse parallel zu dieser Grenzfläche an und ermöglichen die Ladungsträgerinjektion über die gesamte Länge des Moleküls.

Hingegen handelt es sich bei den aufgesputterten oder aufgedampften Goldschichten ohne weitere Nachbehandlung (z. B. durch Tempern) um polykristallines Gold. Auf diesen Schichten lagern sich die Pentacen-Moleküle, ähnlich wie auf Siliziumdioxid, mit ihrer Längsachse senkrecht zur Oberfläche an [196]. Tritt dieses Verhalten allerdings an den Flanken der Kontakte auf, wird die Ladungsträgerinjektion in den organischen Halbleiter erschwert.

### Optimierte Kontakte

In der Literatur wird über unterschiedliche Werte für die Austrittsarbeit von Goldkontakten berichtet. Bei einer im UHV gereinigten  $\langle 111 \rangle$  orientierten Goldoberfläche wurde in [196] eine Austrittsarbeit von 5,2 eV gemessen. Demgegenüber wurde bei einer Goldschicht auf Mika ein Wert von 4,7 eV bzw. 4,3 eV (vor einem Temper-Schritt) gemessen. Die Ursache für dieses Verhalten wurde auf die unterschiedliche Oberflächenreinheit zurückgeführt. Um die Qualität der Kontakte zu verbessern, einhergehend mit einer geringeren Löcherinjektionsbarriere, werden diese in der Literatur häufig mit Thiolen modifiziert [17, 164, 197, 198]. Ebenso konnte in [199] eine größere Austrittsarbeit für plasmabehandeltes Gold ermittelt werden.

Alternativ dazu lässt sich eine kleinere Löcherinjektionsbarriere mit Kontakten aus dem leitenden Polymer PEDOT:PSS erzielen, weil bei der Adsorption der Pentacen-Moleküle eine kleinere Dipolbarriere ausgebildet wird (siehe dazu auch Kapitel 3.3). Das gelöste Polymer kann in flüssiger Form aufgetragen und anschließend vernetzt werden. Eine Strukturierung dieser Schicht ist durch Ätzen, nicht aber mit Hilfe des in Kapitel 6.4.1 vorgestellten *Lift-offs* möglich.

Einschränkend sei hinzugefügt, dass die Leitfähigkeit des PEDOT:PSS deutlich schlechter als die Leitfähigkeit von Metallen ist. In [200] werden die Leitfähigkeit von PEDOT:PSS mit einem Wert von 200 S/cm und Aluminium bzw. Kupfer mit *Bulk*-Werten im Bereich von  $10^5$  S/cm gegenüber gestellt. Zur Herstellung von OFETs werden üblicherweise dünne Metallschichten abgeschieden, deren Leitfähigkeit wegen der spezifischen Struktur typischerweise nur ca. 70% des *Bulk*-Materials beträgt [201]. Dabei verfügen gesputterte Schichten im Vergleich zu aufgedampften Schichten über eine bessere Leitfähigkeit. Wird das Metall auf ein rauhes unebenes Substrat abgeschieden, nimmt die Leitfähigkeit aufgrund der entstehenden Mischschicht ab, sie liegt jedoch weiterhin über dem Wert des derzeit verfügbaren PEDOT:PSS. Die schlechtere Leitfähigkeit und die begrenzten Strukturierungsmöglichkeiten verhindern den Einsatz des PEDOT:PSS in dieser Arbeit.

## 6.4.1 Strukturierung der Kontakte

### Nasschemisches Ätzen

Um Transistoren mit Kanalweiten zwischen 1 und 10  $\mu\text{m}$  herzustellen, werden die Drain- und Source-Kontakte mit Hilfe der Planartechnologie fotolithografisch strukturiert. Da eine fotolithografische Strukturierung der Elektroden auf dem Pentacen-Film mit Fotolack nicht möglich ist, werden *Bottom*-Kontakte auf dem Dielektrikum erzeugt. Prinzipiell sind dabei zwei Methoden zu unterscheiden. Bei der ersten Methode wird die Metallisierung für die Kontakte ganzflächig auf das Gate-Dielektrikum abgeschieden. Anschließend erfolgt die Maskierung mit Fotolack und das nasschemische Ätzen der leitenden Schicht gemäß der in Abbildung 6.1 skizzierten Prozessschritte. Dazu muss das Dielektrikum resistent gegenüber der basischen oder sauren Ätzlösung sein. Außerdem erfordert diese Methode nach dem Ablösen der Lackmaskierung eine anschließende Reinigungsprozedur (Reinigung C, siehe Anhang A.1.2), um Rückstände der Ätzlösung in Form von Salzen oder Partikeln zu entfernen.

### *Lift-off*

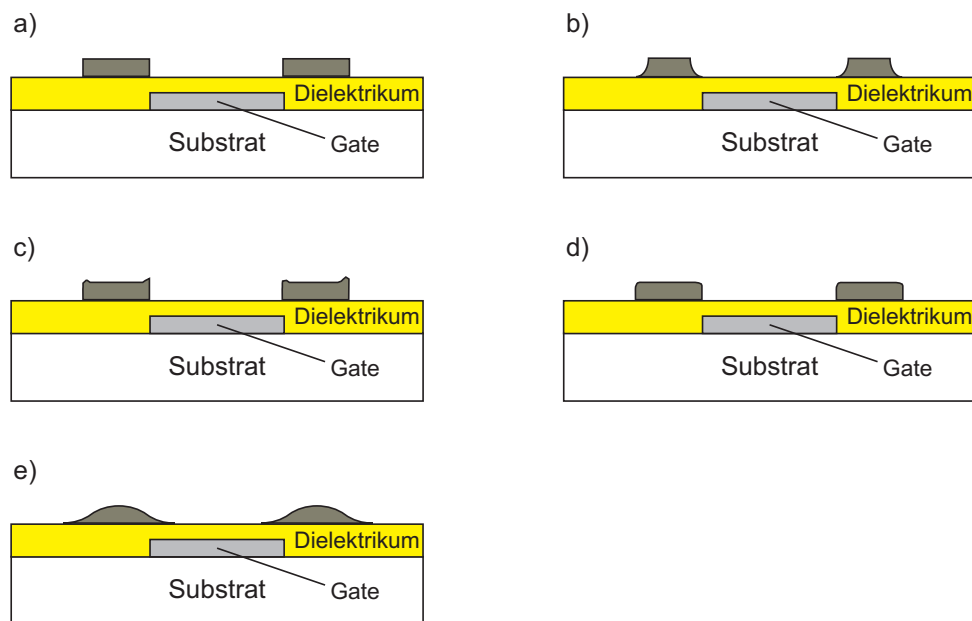
Bei der zweiten Methode, dem *Lift-off*, wird fotolithografisch eine in Relation zur ersten Methode inverse Fotolackmaske auf dem Dielektrikum generiert. Darüber wird dann eine dünne Metallschicht abgeschieden, wobei sich das Metall nur an den Öffnungen der Lackmaske auf dem Dielektrikum niederschlagen kann. Um die Strukturierung abzuschließen, werden die Scheiben in ein Acetonbad eingetaucht. Unterstützt von Ultraschall löst das Aceton den Lack und damit auch die Metallschicht auf der Fotolackmaske. Damit das zu strukturierende Metall auf dem Dielektrikum verbleibt, müssen das Dielektrikum und die Metallisierung lösungsmittelresistent sein. Außerdem sollte der verwendete Leiter ausreichend auf dem Dielektrikum haften. Die Adhäsion zwischen Metall und Dielektrikum gilt es auch bei der Einkopplung der Ultraschalleistung zu berücksichtigen. Ist die eingekoppelte Leistung zu groß, kann sich die Metallisierung beim *Lift-off* vom Isolator lösen.

Eine Vielzahl der in dieser Arbeit untersuchten Dielektrika weist eine bessere Resistenz gegenüber Lösungsmitteln wie z. B. Aceton als gegenüber verdünnten Säuren und Laugen auf. Dementsprechend werden in dieser Arbeit die Metallelektroden mittels Fotolackmaskierung und anschließendem *Lift-off* strukturiert. Auf diese Weise kommen weder Säuren noch Laugen mit dem Dielektrikum in Kontakt. Zudem bietet sich der Vorteil, dass selbst auf Dielektrika, die geringfügig durch verdünnte Entwicklerlösung (Lauge) beeinträchtigt werden, trotzdem fotolithografisch Elektroden strukturiert werden können. Jedoch muss die Ätzrate des Isolators gering sein und die Zeit nach dem Durchentwickeln des Fotolacks sehr kurz gehalten werden. Darüber hinaus profitiert die Grenzfläche zwischen dem Dielektrikum und dem organischen Halbleiter von diesem Vorgehen. Die Bereiche des Dielektrikums, die von dem Entwickler angegriffen werden können, befinden sich unterhalb der Elektroden, während die Bereiche des Gate-Dielektrikums, die durch die verbleibende Lackmaske geschützt sind, weitgehend unberührt bleiben. Dadurch wird die Oberfläche des Isolators, auf der sich die Pentacen-Moleküle beim Aufdampfen zu einem hochgeordneten Film selbstjustierend anordnen müssen, nicht beeinträchtigt. Allerdings besteht die Gefahr, dass bei verstärktem Anätzen die Spannungsfestigkeit des Dielektrikums unter den Kontakten durch die geringere Schichtdicke herabgesetzt wird.

## 6.4.2 Prozessabhängige Kontaktformen

### Nasschemisch geätzte Kontakte

Neben der eingangs erwähnten Austrittsarbeit der Kontaktmaterialien spielt die Form der Drain- und Source-Elektroden eine entscheidende Rolle, um einen für die Löcher als Majoritätsträger barrierearmen Kontakt zwischen den Elektroden und dem Halbleiter zu erzielen. Für eine optimale Ladungsträgerinjektion sollten die Kontaktflächen ideal glatt und nahezu senkrecht sein (siehe Abbildung 6.4 a), damit sich die Pentacen-Moleküle gut anlagern können. Die oben vorgestellte Methode zur Strukturierung der Kontakte durch nasschemisches Ätzen führt aufgrund der mangelnden Anisotropie häufig zum Unterätzen der Fotolackmaske, einhergehend mit abgerundeten Flanken an den Elektroden (siehe Abbildung 6.4 b). An derartigen Kontakten können sich die Pentacen-Moleküle nur schlecht anlagern.



**Abbildung 6.4:** Je nach Strukturierungsverfahren ergeben sich unterschiedliche Kontaktformen für die Drain- und Source-Elektroden. In a) sind ideal glatte Kontakte mit senkrechten Kanten abgebildet, an denen sich das Pentacen gut anlagern kann, b) zeigt die sich ergebende Form durch nasschemisches Ätzen. Werden die Elektroden im *Lift-off*-Prozess geformt, kann bei gesputterten Metallschichten eine Struktur wie in c) dargestellt, resultieren oder bei thermisch aufgedampftem Metall der in d) vorgestellte Schnitt durch den Transistoraufbau. Kontakte, die durch eine Schattenmaske, die nicht ideal am Dielektrikum anliegt, aufgedampft werden, führen zum Querschnitt in e). Die Abbildung berücksichtigt nicht die schlechtere Auflösung der durch die Schattenmaske aufgedampften Kontakte.

### *Lift-off* strukturierte Elektroden

Durch *Lift-off* strukturierte Kontakte zeigen nahezu senkrechte Kanten [41], die den idealen Strukturen in Abbildung 6.4 a am nächsten kommen. Zusätzlich wirkt sich hier das eingesetzte Verfahren zum Abscheiden der Metallschicht auf die Kontaktform aus. Wird die Metallisierung

durch thermisches Verdampfen im Hochvakuum auf ein statisches Substrat abgeschieden, ist im Vergleich zu den waagerechten Flächen eine vernachlässigbare Bedeckung der senkrechten Flanken des Fotolacks zu erwarten. In diesem Zusammenhang wird auch von geringer Konformität gesprochen. Dagegen verfügen die Metallatome bei gesputterten Schichten während des Abscheidvorgangs im Grobvakuum nur über eine kurze mittlere freie Weglänge. In Folge von Stößen mit im Rezipienten vorhandenen Gasmolekülen kommt es mehrfach zur Richtungsänderung. Diese bilden die Grundlage für die Bedeckung senkrechter Kanten und waagerechter Flächen. Somit lässt sich eine bessere Konformität im Vergleich zum Aufdampfen erzielen. Bedingt durch die hohe Bedeckung senkrechter Flanken entstehen nach dem *Lift-off*-Prozess bei gesputterten Schichten scharfe Abrisskanten an der Kontaktobenseite. In Abbildung 6.4 c und d sind die zu erwartenden Kontaktformen dargestellt. Der Querschnitt der gesputterten Kontakte gibt lediglich einen möglichen Ausschnitt der Bruchkante wieder. Die Ausprägung der Abrisskanten entlang der Kontaktobenseite gestaltet sich aufgrund des Bruchvorgangs eher zufällig. Ein Überhang der Abbruchkante, der beim Aufdampfen des Pentacens eine Schattenwirkung ausübt, muss vermieden werden, weil sich das Pentacen in diesem Fall nicht an der Elektrode anlagern kann [202].

Die sich ausbildende Kontaktform mit senkrechten Flanken ist neben der geringeren chemischen Belastung des Gate-Dielektrikums ein weiteres Argument für die Verwendung der *Lift-off* strukturierten Kontakte, wobei sich hierbei eine bessere Auflösung der Elektroden mit den aufgedampften Kontakten erzielen lässt. Mögliche Auswirkungen des Abscheidverfahrens auf die Ladungsträgerinjektion sind nicht gezielt untersucht worden. Ein nennenswerter Unterschied konnte durch den Vergleich auf verschiedenem Wege hergestellter OFETs nicht nachgewiesen werden. Vermutlich sind die Effekte der Abrisskanten vernachlässigbar, weil ein Ladungstransport im Pentacen laut Literatur nur in den untersten Monolagen der Schicht stattfindet; z. B. wird in [203] vom Ladungstransport in den untersten 3 nm der halbleitenden Schicht ausgegangen. Für detaillierte Aussagen zu den Auswirkungen des Abscheidverfahrens müssten gezielte Untersuchungen durchgeführt werden, die jedoch nicht Gegenstand dieser Arbeit sind.

### Per Schattenmaske aufgedampfte Kontakte

Verfügt das Dielektrikum nicht über eine ausreichende chemische Widerstandsfähigkeit gegenüber Lösungsmitteln, wird eine Schattenmaske aus Silizium oder Folie eingesetzt. Allerdings lässt sich mit einer Schattenmaske nicht die Auflösung fotolithografisch strukturierter Kontakte erzielen. Um den Transistoraufbau der lithografisch strukturierten *Bottom*-Kontakte beizubehalten, werden die Elektroden durch die Schattenmaske auf das Dielektrikum aufgedampft. Jedoch gestaltet sich die resultierende Kontaktform zumeist ungünstig für die Ladungsträgerinjektion in die Pentacen-Schicht, da sich keine senkrechten Flanken ausbilden. Bereits zu Beginn dieses Kapitels wurde auf die Eigenschaft hingewiesen, dass sich die Pentacen-Moleküle mit ihrer Längsachse senkrecht auf polykristallinen Goldflächen anordnen. Aufgrund dieses Verhaltens können bei diesen Strukturen nur erschwert Ladungsträger in den Halbleiter injiziert werden.

Der Grund für die fehlenden senkrechten Kanten der Kontakte ist vorwiegend im mangelnden Kontakt zwischen dem Dielektrikum und der Schattenmaske zu suchen. Bereits ein kleiner Luftspalt führt dazu, dass Metallatome unter die Schattenmaske abgeschieden werden. Beim Sputtern ist dieses Verhalten aufgrund der hohen Konformität wesentlich stärker ausgeprägt, als beim Aufdampfen auf ein am statischen Probenhalter fixiertes Substrat.

## Zusammenfassung

Für die Drain- und Source-Elektroden wird nahezu ausschließlich das Kontaktmetall Gold eingesetzt. Die *Bottom*-Kontakte werden mit Hilfe einer Lackmaskierung und anschließendem *Lift-off* strukturiert, wobei das Gold sowohl im Grobvakuum bei  $3 \cdot 10^{-2}$  mbar aufgesputtert oder im Hochvakuum bei  $1 \cdot 10^{-6}$  mbar thermisch aufgedampft wird. Obwohl *Top*-Kontakte einen besseren Kontakt zum organischen Halbleiter aufweisen [17], kommen sie hier nicht zum Einsatz, weil sie auf dem aufgedampften Pentacen nur bei schlechter Auflösung mit Hilfe einer Schattenmaske strukturiert werden können. Einfache Grundschaltungen ließen sich mit *Top*-Kontakten nicht ohne weiteres herstellen, da zusätzlich eine Strukturierung der Pentacen-Schicht mit weiteren Einschränkungen erforderlich würde.

Die Wahl des Kontaktmaterials, die Gestaltung der Kontakte in Form und Vorbehandlung sowie die Adsorption der Pentacen-Moleküle wirken sich je nach Ausbildung der Ladungsträgerinjektionsbarriere unter anderem auf die Transistorparameter Ladungsträgerbeweglichkeit, Schwellenspannung und Subschwellsenpannungsstromanstieg aus, wie im Kapitel 7 gezeigt wird.

## 6.5 Organischer Halbleiter

Nachdem die Transistorstrukturen nahezu fertiggestellt sind, fehlt zum Abschluss noch das Abscheiden des organischen Halbleiters. In dieser Arbeit soll das bereits in Kapitel 3.5 vorgestellte Material Pentacen eingesetzt werden. Das Auftragen eines flüssigen *Precursors* mit anschließender thermischer Konvertierung zu Pentacen kommt, bedingt durch die zu erwartende schlechte Ordnung in der resultierenden Schicht, nicht in Betracht. Vielmehr soll das über eine hohe thermische Stabilität verfügende Pentacen-Molekül thermisch aufgedampft werden.

### Abscheidung im Hochvakuum

Üblicherweise werden Pentacen-Schichten im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6}$  mbar [76, 204] oder sogar im Ultrahochvakuum aufgedampft [205, 206]. Vor allem die Abscheidung im Ultrahochvakuum scheidet mit Blick auf eine industrielle Massenfertigung aus wirtschaftlichen Gründen aus. Daher werden in dieser Arbeit die Pentacen-Schichten im Hochvakuum aufgedampft. Zur Anwendung kommt kommerziell verfügbares Pentacen der Firma *Sigma Aldrich*, das ohne weitere Reinigung verarbeitet wird und über eine Reinheit von mehr als 99,5% verfügt. Zusätzlich wird zu Vergleichszwecken Pentacen *OEKANAL* der Firma *Riedel-de Haën* mit einer Reinheit von mehr als 98% verarbeitet [207].

Über die in Kapitel 3.5 aufgeführten Eigenschaften der Grenzfläche, auf die das Pentacen abgeschieden wird, hinaus, wirken sich die Prozessparameter während des Aufdampfvorgangs auf die molekulare Ordnung des resultierenden Films aus. Beispielhaft lassen sich folgende Einflussgrößen nennen:

- Qualität des Vakuums (vorhandene Restgasmoleküle können mit dem organischen Halbleiter während der Beschichtung reagieren und das elektrische Verhalten beeinträchtigen)
- Aufdampftrate
- Abstand zur Verdampferquelle
- Substrattemperatur
- Reinheit des Substratmaterials
- Schichtdicke des halbleitenden Films

Die hier vorgestellten Pentacen-Schichten wurden im Hochvakuum bei einem Druck von  $5 - 9 \cdot 10^{-7}$  mbar und einer Abscheiderate um 0,1 nm/s aufgedampft. Dabei betrug die Distanz zwischen der Probe und der thermischen Verdampferquelle mit dem organischen Halbleiter etwa 25 cm. Während in der Literatur die Substrattemperatur bei der Verwendung anorganischer Gate-Dielektrika vielfach zwischen Raumtemperatur und 70°C variiert wird, um die Selbstanordnung des Pentacens zu optimieren, werden in dieser Arbeit die organischen Filme ausschließlich bei Raumtemperatur aufgebracht. Dieses Vorgehen genügt, um die Charakteristika der polymeren Isolatoren bezüglich ihrer möglichen Verwendung als Gate-Dielektrika zu untersuchen. Das Variieren der Substrattemperatur stellt eine Optimierung der Prozessparameter dar, die erst zu einem späteren Zeitpunkt aktuell werden wird.

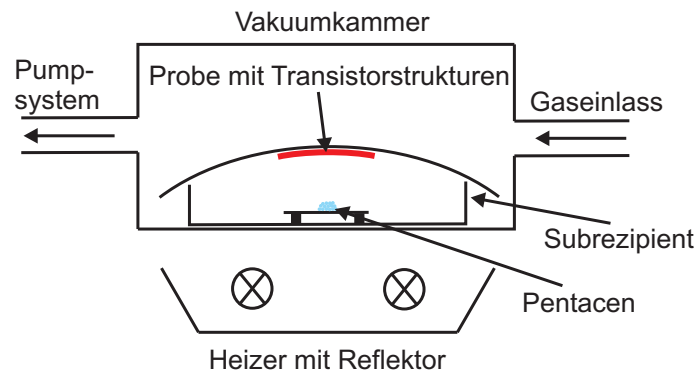
Nicht zuletzt wirkt sich auch die Schichtdicke des Pentacen-Films auf die Eigenschaften der Transistoren aus, deren Einfluss sich besonders bei Kurzkanaltransistoren bemerkbar macht. So wurde in [208] ein großer *Off*-Strom bei Transistoren, deren Kanallänge mit einem oder zwei Pentacen-Kristalliten zur Überbrückung des Drain-Source-Abstandes von 200 nm ausgefüllt ist, nachgewiesen. Demgegenüber verfügen vergleichbar prozessierte Transistoren mit  $L = 10 \mu\text{m}$  über einen um mehr als sechs Größenordnungen geringeren *Off*-Strom. Es wird erwartet, dass sich der Leckstrom der Strukturen mit einer Kanallänge von etwa 200 nm durch die Reduzierung der Schichtdicke des 50 nm dicken Halbleiterfilms absenken lässt. Allerdings muss die Schichtdicke des organischen Materials mindestens so groß sein, dass sich eine durchgehende Verbindung zwischen Drain und Source ausbilden kann. Im Rahmen dieser Arbeit werden daher circa 30 nm dicke Pentacen-Schichten aufgedampft. Diese Größe hat sich bei Untersuchungen in [41] als besonders günstig herausgestellt. Außerdem konnten mit derselben Schichtdicke nach den Ausführungen von [209] sogar OFETs mit einer Ladungsträgerbeweglichkeit von bis zu  $5 \text{ cm}^2/\text{Vs}$  gebaut werden.

### Thermisches Verdampfen in Inertgasatmosphäre

Neben der thermischen Abscheidung im Hochvakuum wird eine Möglichkeit getestet, Pentacen im Grobvakuum bei einem Druck von etwa  $3 \cdot 10^{-1}$  mbar in Inertgasatmosphäre abzuschneiden. Das im Folgenden vorgestellte Verfahren könnte bei guten Resultaten die Fertigungskosten zukünftiger organischer Elektronik mit Pentacen erheblich senken, weil zur Abscheidung kein Hochvakuumprozess, verbunden mit hohem technischen Aufwand, notwendig ist.

Die Abbildung 6.5 zeigt den schematischen Aufbau dieser Anlage. Der Rezipient wird über ein Pumpsystem während der gesamten Prozesszeit evakuiert. Gleichzeitig werden über die Gaszufuhr 100 sccm Argon in die Kammer eingelassen. Die zu beschichtende Probe und das

zu verdampfende Pentacen befinden sich in einem Subrezipienten, der aus einer Petrischale und einem Uhrglas gebildet wird. Mit Hilfe des Subrezipienten soll das Argon ausreichend verwirbelt und auf diese Weise eine Vorzugsrichtung des Inertgasstromes, der das Pentacen-Wachstum beeinflussen könnte, verhindert werden. Das Pentacen lässt sich durch das langsame Heizen mit zwei 1000 W Strahlern, die außerhalb der Kammer angebracht sind, bis zur Sublimationstemperatur erhitzen und verdampfen. Die von den Strahlern ausgesandte Strahlungswärme wird auch von der zu bedampfenden Probe mit den Teststrukturen, die circa 4 cm vom Tiegel entfernt ist, absorbiert und infolgedessen erwärmt. Dadurch befindet sich die Probe auf einer gegenüber der Raumtemperatur erhöhten Temperatur und die kondensierenden Pentacen-Moleküle können sich gegebenenfalls zu einem Film mit besserer Morphologie anordnen.



**Abbildung 6.5:** Schematischer Aufbau des Rezipienten, in dem in Inertgasatmosphäre bei einem Druck von etwa  $3 \cdot 10^{-1}$  mbar Pentacen verdampft wurde.

## 6.6 Prozessabfolge für die OFETs

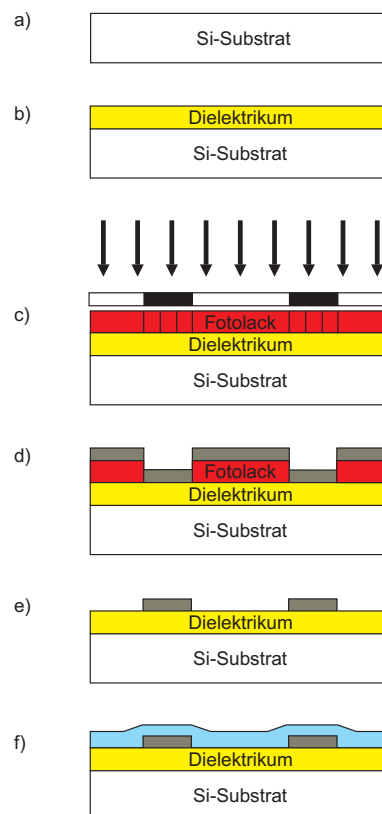
In den folgenden beiden Kapiteln wird eine Übersicht über die Prozessabfolge zur Herstellung der organischen Transistoren gegeben. Dabei enthält das Kapitel 6.6.1 eine exemplarische Beschreibung zur Herstellung der Teststrukturen an ihrem Querschnitt auf Siliziumsubstrat, das gleichzeitig als gemeinsames Gate dient. Frei ansteuerbare Transistoren, wie sie zur Herstellung einfacher Grundschaltungen benötigt werden, durchlaufen die im Kapitel 6.6.2 erläuterten Prozessschritte.

Die in den Abbildungen 6.6 und 6.7 gezeigten Prozessabfolgen unterscheiden sich zusätzlich im Abscheideverfahren für die Drain- und Source-Kontakte aus Gold. Dabei sollen die Konformitätsunterschiede zwischen den gesputterten und den aufgedampften Goldschichten verdeutlicht werden. Die beiden vorgestellten Abscheideverfahren beziehen sich dabei nicht speziell auf eine der vorgestellten Abfolgen, sondern sind zwischen beiden frei austauschbar, sofern bei auftretenden Stufen eine ausreichende Kantenbedeckung gewährleistet ist. Die im Anschluss gezeigten Drain- und Source-Elektroden wurden idealisiert dargestellt und vernachlässigen beispielsweise Abrisskanten an der Kontaktobenseite nach dem *Lift-off*.

### 6.6.1 OFETs mit gemeinsamer Gate-Elektrode

Die Herstellung von Transistoren auf Siliziumsubstrat, das parallel die Funktion der Gate-Elektrode für alle auf diesem Substrat gefertigten Transistoren übernimmt, erfolgt in der Reihenfolge:

- a) Reinigung der Siliziumsubstrate, um vergleichbare Startbedingungen auf den sauberen Scheiben für die weitere Prozessierung zu schaffen;
- b) Auftragen des Dielektrikums gemäß den jeweiligen Prozessanforderungen (siehe Kapitel 5);
- c) Umkehrfototechnik mit einer negativen Lackmaske, um die Strukturierung der Drain- und Source-Kontakte vorzubereiten;
- d) Aufdampfen einer 30 nm dicken Goldschicht im Hochvakuum mit geringer Konformität;
- e) *Lift-off* im Ultraschallbad mit Aceton;
- f) Thermisches Verdampfen des Pentacens im Hochvakuum.



**Abbildung 6.6:** Abfolge der Prozessschritte zur Herstellung eines OFETs mit Siliziumsubstrat, das gleichzeitig als gemeinsame Gate-Elektrode eingesetzt wird.

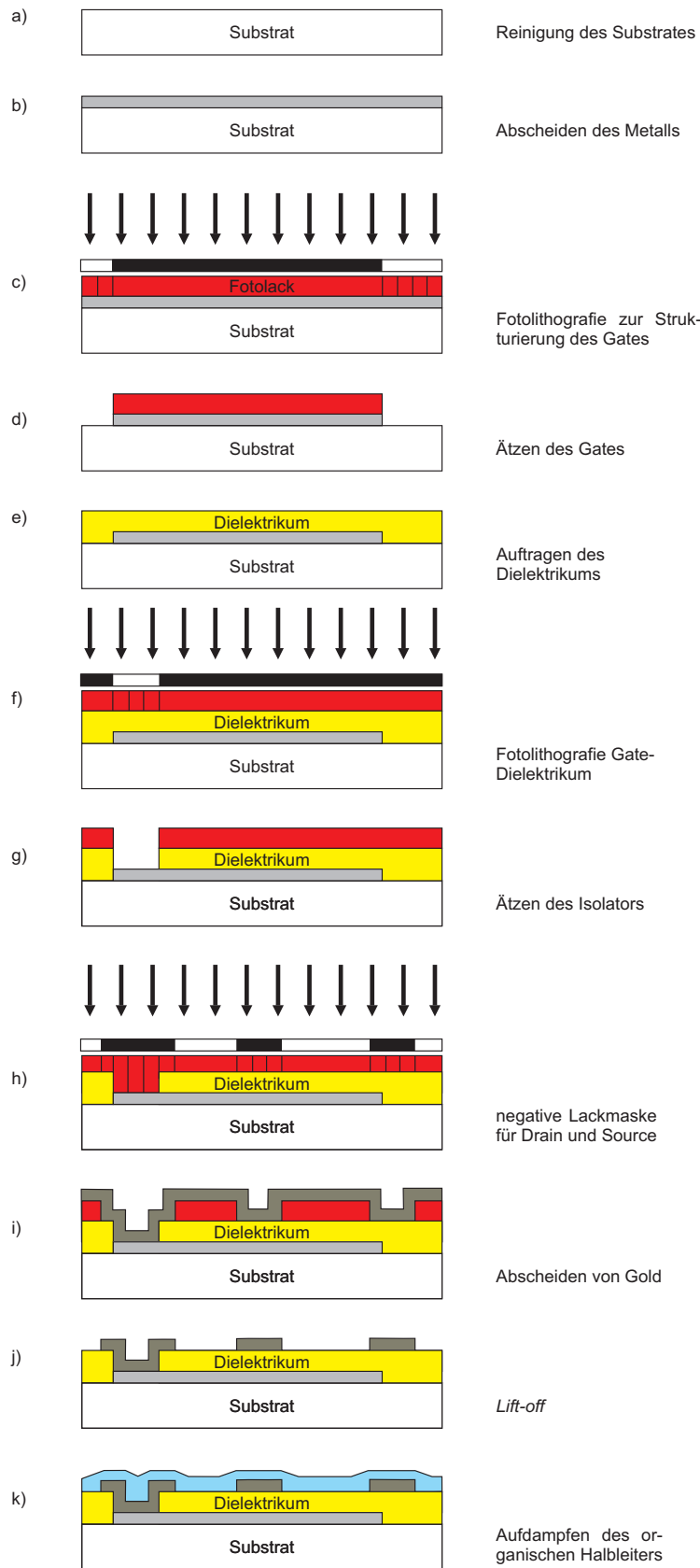
Bei der vorgestellten Prozessschrittreihenfolge könnte für einen einfachen Aufbau das Siliziumsubstrat durch eine metallisierte Folie ersetzt werden. Die Prozessschrittreihenfolge würde in diesem Fall mit b) weiter fortgesetzt werden; eine identische Reinigung wie bei den Siliziumsubstraten ist aufgrund der aggressiven Reinigungslösung allerdings nicht möglich.



## 6.6.2 OFETs mit einzeln ansteuerbarer Gate-Elektrode

Im Vergleich zur Prozessabfolge in Kapitel 6.6.1 erfordern OFETs mit isolierter Gate-Elektrode eine etwas umfangreichere Prozessierung (siehe Abbildung 6.7), die sich prinzipiell auch auf polymere Substrate anwenden lässt:

- a) Reinigung des Substrates, um vergleichbare Startbedingungen für die weitere Prozessierung zu schaffen;
- b) Aufdampfen oder Aufputtern des Gate-Metalls;
- c) Fotolithografie zur Strukturierung der Gate-Elektroden;
- d) Ätzen des Gate-Metalls;
- e) Entfernen der Lackmaske, Reinigung des Substrates und Auftragen des Dielektrikums gemäß der jeweiligen Prozessbedingungen (siehe Kapitel 5);
- f) Fotolithografie zur Strukturierung des Dielektrikums;
- g) Ätzen des Dielektrikums im reaktiven Ionenätzter mit einem Sauerstoffplasma zur Öffnung der Gate-Vias;
- h) Entfernen des Fotolacks, Reinigung und Umkehrfototechnik mit einer negativen Lackmaske zur Strukturierung der Drain- und Source-Kontakte;
- i) Aufputtern einer etwa 30 nm dicken Goldschicht mit hoher Konformität;
- j) *Lift-off* im Ultraschallbad mit Aceton;
- k) Thermisches Verdampfen des Pentacens im Hochvakuum.



**Abbildung 6.7:** Reihenfolge der Prozessschritte zur Herstellung eines organischen Feldeffekt-Transistors auf beliebigem Substrat mit frei ansteuerbarer Gate-Elektrode. Dieser Aufbau ist für die Herstellung einfacher integrierter Grundschaltungen erforderlich (Skizze nicht maßstabsgetreu).

---

## 7 Polymere Gate-Dielektrika auf Silizium

In den folgenden Kapiteln 7.2 bis 7.5 werden OFETs mit polymeren Dielektrika vorgestellt, die einkristalline Siliziumscheiben als Trägermaterial nutzen. Neben einer glatten Grenzfläche verfügt das Substrat über eine hervorragende thermische Belastbarkeit und bietet damit eine gute Basis für die Untersuchung der polymeren Dielektrika im Zusammenhang mit dem organischen Halbleiter Pentacen.

Mit Hilfe dieses Substratmaterials werden erste Erfahrungen auf prozesstechnischer Seite mit den verschiedenen polymeren Dielektrika gesammelt. Bei den Untersuchungen müssen die aufgetragenen Isolatoren ihre elektrische Spannungsfestigkeit in den integrierten Bauelementen unter Beweis stellen und dürfen bei Potenzialdifferenzen von bis zu  $-40\text{ V}$  nicht durchschlagen. Während das Siliziumsubstrat gegenüber chemischen Einflüssen, aber auch gegenüber zum Aushärten der polymeren Filme notwendigen thermischen Belastungen weitgehend stabil ist, lassen sich die Dielektrika nicht ohne weiteres auf Kunststofffolien einsetzen. Daher bietet das Siliziumsubstrat einen guten Ausgangspunkt, anhand dessen sich die mögliche Übertragbarkeit der Prozessschritte auf polymere Substrate beurteilen lässt. Messergebnisse von OFETs auf polymerem Substrat werden im Kapitel 8 behandelt.

Des Weiteren reicht Silizium als Trägermaterial aus, um Aussagen über den Einsatz des Isolators für einfache integrierte Schaltungen treffen zu können. Die organische halbleitende Schicht wird für diese Untersuchungen ausnahmslos auf die sich bei Raumtemperatur (etwa  $25^\circ\text{C}$ ) befindenden Substrate aufgedampft, um eine hinreichende Anlagerung der Pentacen-Moleküle an die Goldkontakte zu erzielen. Eine erhöhte Substrattemperatur kann zwar die molekulare Ordnung der Pentacen-Schicht verbessern, allerdings ist in der Literatur durch die erhöhte Substrattemperatur eine sich für die Ladungsträgerinjektion ausbildende verschlechterte Grenzfläche zu den Kontakten beobachtet worden [17]. Daher wird hier das Pentacen bei Raumtemperatur aufgedampft, weil dies zur prinzipiellen Untersuchung, ob der jeweilige Isolator als Gate-Dielektrikum geeignet sein könnte, ausreicht. Alle weiteren Maßnahmen dienen der Optimierung der Parameter und können in weiterführenden Arbeiten untersucht werden.

### 7.1 Charakterisierung

Zur Beurteilung der elektrischen Eigenschaften nach dem Abschluss der Transistorherstellung gilt es, deren elektrische Parameter zu ermitteln. Dazu werden das Ausgangskennlinienfeld und die Eingangskennlinie aufgezeichnet, anhand derer sich die Parameter extrahieren lassen. Zur Messung der Kennlinien werden die Proben aus der Aufdampfanlage entnommen. Dabei ist zu beachten, dass sich die Eigenschaften des sensitiven, organischen Halbleiterfilms durch Umwelteinflüsse wie Umgebungsluft verändern können [154, 210, 211]. Um die Alterung minimal zu halten, werden die sich in Umgebungsatmosphäre befindenden Teststrukturen umgehend elek-

trisch charakterisiert. Trotzdem lässt es sich nicht vermeiden, dass einige Transistoren erst eine Stunde nach dem Ausbau aus der Aufdampfanlage vermessen werden. Aufgrund der großen Anzahl von mehreren tausend OFETs auf jedem Substrat, lässt sich nur eine angemessene Auswahl, gleichmäßig über die Probenfläche verteilter Transistoren analysieren.

## Messplatz

Zur Untersuchung der elektrischen Eigenschaften werden die OFETs in einem Metallschrank mit Hilfe eines Spitzenmessplatzes über ihre Kontaktpads kontaktiert. Der Schrank verhindert das Eindringen von Licht als äußere Störgröße, in dessen Folge zusätzliche Ladungsträger im organischen Halbleiter generiert werden könnten, die das Messergebnis verfälschen würden. Darüber hinaus schützt er vor externen elektrischen Feldern. Die Messspitzen sind über je zwei Koaxialleitungen zur Reduzierung des Messfehlers infolge der Leitungswiderstände mit dem Messgerät, einem *Precision Semiconductor Parameter Analyzer* der Firma *Hewlett Packard (HP 4156A)* verbunden. Seine Messgenauigkeit und Einstellmöglichkeiten reichen zur elektrischen Charakterisierung der organischen Halbleiterbauelemente aus. Über zwei *Source Measuring Units (SMUs)* lassen sich an die Kontakte die über den *Analyzer* eingestellte Drain-Source- und Gate-Source-Spannung anlegen, während mit einer dritten *SMU* der Source-Kontakt auf Massepotenzial gehalten wird. Gleichzeitig messen die *SMUs* den durch die Messspitzen und damit durch das Bauelement fließenden Strom.

Beim Aufzeichnen des Ausgangskennlinienfeldes wird die Gate-Source-Spannung  $V_{GS}$ , beginnend von  $-40\text{ V}$  mit einer Schrittweite von  $5\text{ V}$  auf  $5\text{ V}$  erhöht. Für jeden dieser Gate-Source-Spannungswerte wird die Drain-Source-Spannung  $V_{DS}$  im Intervall zwischen  $0$  und  $-40\text{ V}$  in  $-0,5\text{ V}$ -Schritten verringert und jeweils der Strom gemessen. In dieser Arbeit wird dieser Strom durchweg als Drain-Strom bezeichnet. Formal ist diese Bezeichnung jedoch nicht ganz korrekt, da bei den vorgenommenen Einstellungen am Messgerät nur der durch den Drain-Kontakt, nicht aber der durch den Source-Kontakt fließende Strom berücksichtigt wird. Abweichungen zwischen Strömen im Drain- bzw. Source-Kontakt können beispielsweise durch auftretende Gate-Leckströme verursacht werden.

Um die Eingangskennlinie aufzuzeichnen, wird bei konstanter Drain-Source-Spannung die Gate-Source-Spannung zwischen  $-40$  und  $40\text{ V}$  variiert.  $V_{DS}$  sollte dabei so gewählt sein, dass der Transistor in einem möglichst großen Bereich der Eingangskennlinie in Sättigung arbeitet. Abgesehen von einigen Messungen vor der Veröffentlichung der IEEE-Vorschriften wird gemäß der Messvorschriften nach dem Anlegen der jeweiligen Spannungswerte eine Wartezeit von  $10\text{ ms}$  eingehalten [90]. Diese Verzögerungszeit soll dazu dienen, dem organischen Halbleiter mit seiner im Vergleich zu anorganischen kristallinen Halbleitern geringen Ladungsträgerbeweglichkeit, ausreichend Zeit zu geben, seine Ladungsträgerkonzentration auf das veränderte elektrische Feld einzustellen. Auf diese Weise werden Hystereseeffekte im organischen Halbleiter vermieden, die beim Durchlaufen des Spannungsintervalls von positiven zu negativen Werten bzw. umgekehrt auftreten können. Allerdings konnten bei den hier vorgestellten Transistoren ebenso wie in [41] keine nennenswerten Unterschiede festgestellt werden, wenn ohne diese Verzögerungszeit gemessen wurde.

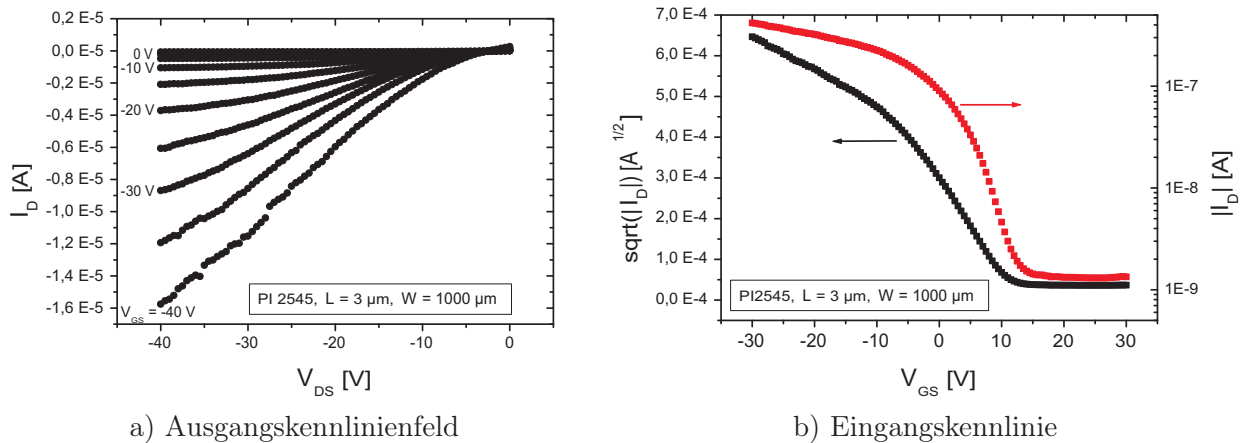
## 7.2 OFETs mit Polyimid

Erste Erfahrungen mit polymeren Dielektrika wurden in dieser Arbeit durch den Einsatz eines aus der Mikrosystemtechnik bekannten Hochtemperaturpolyimides (*PI2545*), das dort üblicherweise als Zwischen- oder Passivierungsschicht Anwendung findet, gesammelt. Der flüssige *Precursor* wird in der Mikrosystemtechnik vorwiegend in unverdünnter Form aufgeschleudert und gehärtet, resultierend in 1,5 bis 2,8  $\mu\text{m}$  dicken Polyimid-Schichten. Derartige Schichtdicken sind als Gate-Dielektrikum inakzeptabel, weil sich der Ladungstransport durch den halbleitenden Kanal nicht mehr ausreichend durch die am Gate anliegende elektrische Spannung steuern lässt. Deshalb wird der *Precursor* in verdünnter Form gemäß der in Kapitel 5.1 beschriebenen Prozessschrittreihenfolge und Verarbeitungsparameter zu Schichten zwischen 130 nm (Mischungsverhältnis: 1 Teil *PI2545* und 3 Teile Verdünner) und 190 nm (Mischungsverhältnis 1:2) aufgetragen. Da die 130 nm dicke Polyimid-Schicht den zum Vermessen der OFETs notwendigen Spannungen von bis zu  $-40\text{ V}$  nicht standgehalten hat, beschränken sich die im Folgenden gezeigten Ergebnisse auf die 190 nm dicken Filme. Im Kapitel 7.2.1 werden die Ergebnisse von OFETs erörtert, bei denen der *Precursor* direkt auf das Siliziumsubstrat, das gleichzeitig als gemeinsame Gate-Elektrode dient, aufgeschleudert wurde. Das darauf folgende Kapitel 7.2.2 befasst sich mit Transistoren, die über eine frei ansteuerbare Gate-Elektrode aus Titan verfügen und deren Polyimid-Schicht strukturiert wurde.

### 7.2.1 Polyimid auf Silizium-Gate

In Abbildung 7.1 werden das Ausgangskennlinienfeld (a) und die Eingangskennlinie (b) eines Transistors auf einem Silizium-Gate mit einer Kanallänge von 3  $\mu\text{m}$  und einer Kanalweite von 1000  $\mu\text{m}$  vorgestellt. Der Transistor kann einen maximalen Drain-Strom von  $-15,8\ \mu\text{A}$  bei  $V_{\text{GS}} = V_{\text{DS}} = -40\text{ V}$  treiben. Aus der Eingangskennlinie in logarithmischer Darstellung (Abbildung 7.1 b, rote Kennlinie) lässt sich ein Wert für die Strommodulation vom mehr als  $10^2$  ablesen. Dieser Wert reicht für logische Grundschaltungen nicht aus. Hier ist eine Strommodulation von mindestens  $10^4$  erforderlich, zur Ansteuerung von Pixeln in Displays sollte sie sogar oberhalb von  $10^6$  liegen. Von Vorteil wäre bei dem vorgestellten Bauelement beispielsweise eine Reduzierung des Sperrstromes, der in der Größenordnung von  $10^{-9}\text{ A}$  liegt. Der Sperrstrom kann durch die Wasserabsorption des Polyimides oder durch verbleibende Verunreinigungen im Pentacen verursacht werden.

Abweichend von der IEEE-Konvention wird die Eingangskennlinie anstatt im Sättigungsbereich des Transistors lediglich bei einer Drain-Source-Spannung von  $-5\text{ V}$  aufgenommen, um die Transistorparameter besser mit den Ergebnissen aus [41] vergleichen zu können. Begründen lässt sich dieses Vorgehen durch die dort auf Siliziumdioxid beobachtete bessere Übereinstimmung des Drain-Stromes mit der quadratischen Abhängigkeit von der Gate-Source-Spannung, die hier ebenfalls erwartet wird. Aus den Messdaten der Eingangskennlinie wird für den Transistor durch das Anlegen einer Tangente an die  $\sqrt{|I_{\text{D}}|} - V_{\text{GS}}$ -Kennlinie (Abbildung 7.1 b, schwarze Kennlinie) im Punkt der maximalen Steigung und anschließender Extrapolation die Schwellenspannung zu 12,1 V ermittelt (zur Bestimmung der Parameter siehe auch Kapitel 3.6). Ideal wäre eine Schwellenspannung um 0 V, damit der Transistor bei einer Gate-Source-Spannung von 0 V gut sperrt und sich der Drain-Strom mit betragsmäßig kleinen Gate-Spannungen steuern lässt. Aufgrund der großen positiven Schwellenspannung fließt ein hoher Sperrstrom bei  $V_{\text{GS}} = 0\text{ V}$ . Verursacht werden kann die hohe Schwellenspannung



**Abbildung 7.1:** a) Ausgangskennlinienfeld eines Transistors mit  $L = 3 \mu\text{m}$  und  $W = 1000 \mu\text{m}$  auf Siliziumsubstrat, das gleichzeitig als Gate-Elektrode dient. Die etwa 30 nm dicke Pentacen-Schicht wurde bei Raumtemperatur mit einer Aufdampfrate von ungefähr 0,1 nm/s bei einem Kammerdruck von  $1 \cdot 10^{-6}$  mbar thermisch aufgedampft. Die Dicke der Polyimid-Schicht wurde mit Hilfe eines Stufenmessplatzes (*Tencor Alpha Step*) bestimmt und beträgt 190 nm. b) Eingangskennlinie des Transistors aus a), die bei  $V_{DS} = -5$  V gemessen wurde.

durch restliche Verunreinigungen im Pentacen, die als unkontrollierbarer Dotierstoff auch ohne elektrische Gate-Spannung ausreichend freie Ladungsträger für den Stromfluss bereit stellen. Ein weiterer Grund für derartige Werte können Oberflächenladungen im Dielektrikum sein, die zu einem eingepprägten elektrischen Feld führen, das sich mit dem von der Gate-Elektrode ausgehenden Feld überlagert [153, 212].

Der Subschwelligenspannungsstromanstieg kann aus der logarithmischen Darstellung der Eingangskennlinie im Anlaufbereich zu 5,5 V/Dekade bestimmt werden. Hinsichtlich zukünftiger Logik-Anwendungen jeglicher Art ist ein geringer Subschwelligenspannungsstromanstieg, am besten nahe 0 V/dek, von Vorteil, weil dann der Transistor schnell vom sicheren *Low*-Pegel in den sicheren *High*-Pegel übergehen kann. Als weiterer Parameter bleibt noch die Ladungsträgerbeweglichkeit zu bestimmen. Nach Gleichung 3.10 berechnet sie sich zu  $1,7 \cdot 10^{-3} \text{ cm}^2/\text{Vs}$ . Dieser Wert ist damit noch weit von der Ladungsträgerbeweglichkeit amorpher Silizium-Transistoren mit  $1 \text{ cm}^2/\text{Vs}$  entfernt.

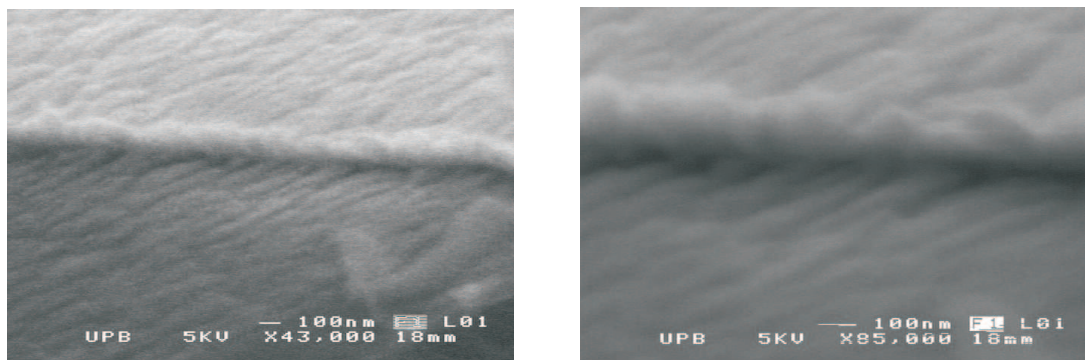
### Analyse des Transistorverhaltens

Bereits die Betrachtung des Ausgangskennlinienfeldes verdeutlicht eine signifikante Problematik bei dem charakterisierten Transistor, die sich auch in den mäßigen Transistorparametern widerspiegelt. Als kritisch ist der Kontakt zwischen den Elektroden und dem organischen Halbleitermaterial einzustufen. Bei ideal glatten Kontakten und angepasster Austrittsarbeit wird im Ausgangskennlinienfeld für kleine Drain-Source-Spannungen ein sich zur Drain-Source-Spannung linear verhaltender Stromanstieg erwartet. Dies ist hier jedoch nicht der Fall. Vielmehr weisen die Kennlinien im Anlaufbereich eine deutliche Linkskrümmung auf, die auf einen Schottky-Kontakt schließen lassen. Zudem erreicht der Transistor bei einer Drain-Source- und Gate-Source-Spannung von  $-40$  V keine Sättigung. Da es sich bei dem Kontaktmaterial um Gold handelt, kann es zur Ausbildung einer Ladungsträgerinjektionsbarriere kommen (siehe

Kapitel 3.3). Allerdings dürften sich erwartungsgemäß diese Auswirkungen nicht so deutlich zeigen, da abgesehen vom Dielektrikum vergleichbar prozessierte Transistoren mit dem gleichen Kontaktmetall ein deutlich besseres Anlaufverhalten, auch bei geringeren Spannungen, gezeigt haben [20].

In [213] ist der Potenzialverlauf an den Elektroden, die den Kontakt zum organischen Halbleiter im Transistorkanal bilden, untersucht worden. Dort wurde eine sich abzeichnende inhomogene Potenzialverteilung beobachtet, verursacht durch die variierende Anlagerung der halbleitenden Moleküle und des sich im Halbleiter ausbildenden Strompfades. Demgemäß wird bei dem vorliegenden Bauelement nur eine lokale und nicht über die gesamten Kanalweite homogen verteilte Kontaktierung des organischen Halbleiters mit den Elektroden vermutet.

Als Ursache für dieses Verhalten ist von einer ungünstigen Anlagerung der Pentacen-Moleküle an die gesputterten Kontakte auszugehen. Verfügen die Drain- und Source-Elektroden nicht über senkrechte, sondern über leicht nach außen geneigte Kanten, kann es während der Bedampfung besonders im Bereich der für den Ladungstransport kritischen unteren Monolagen der Pentacen-Schicht zur Abschattung kommen. In Abbildung 7.2 ist ein mit Pentacen bedampfter Kontakt zu sehen, dessen Flanke an der Kontaktoberseite nach außen geneigt ist. Dieser Überhang verhindert die Anlagerung der Moleküle an die Kontakte, einhergehend mit einem erheblich vergrößerten Kontaktwiderstand, der gleichzeitig auch in die übrigen Transistorparameter eingeht und diese negativ beeinflusst. Vorwiegend tritt dieses Problem bei Metallkontakten, die mit hoher Konformität – z.B. gesputterte Kontakte – abgeschieden werden, auf. Aufgrund der guten Konformität werden die Kanten der etwa  $1,4\ \mu\text{m}$  dicken Fotolackmaske ebenso gut wie die ebenen Flächen bedeckt. Beim anschließenden *Lift-off* reißen die Flanken an der Kontaktoberseite nur zum Teil ab (siehe Abbildung 6.4 c) und ragen über die für die Ladungsträgerinjektion entscheidenden unteren Abschnitte der Kontakte, an denen sich die halbleitenden Moleküle anlagern müssen, hinaus. Die AFM-Aufnahme eines *Lift-off* strukturierten Kontaktes in Abbildung 7.3 bestätigt die erwartete Kontaktform aus Abbildung 6.4 c.



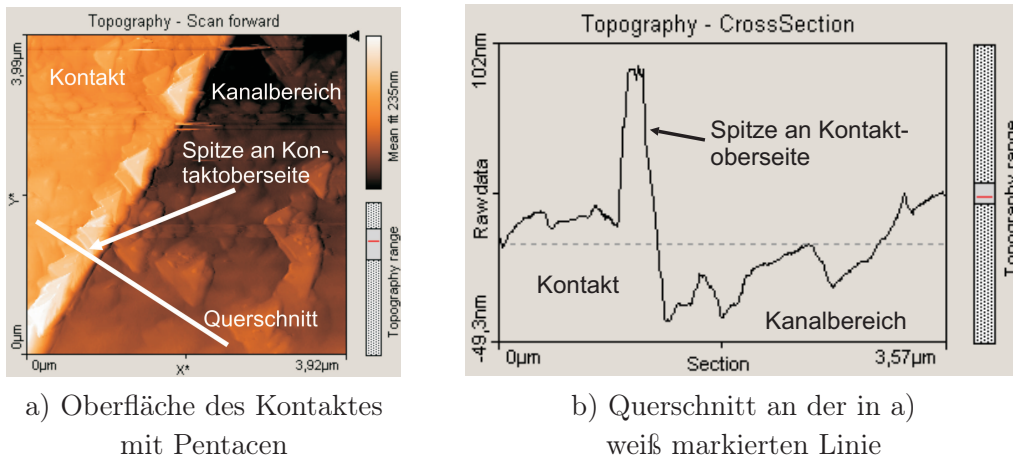
a) 43000-fache Vergrößerung

b) 85000-fache Vergrößerung

**Abbildung 7.2:** REM-Aufnahmen eines gesputterten und mit Pentacen bedampften Goldkontaktes bei unterschiedlicher Vergrößerung zur Veranschaulichung der Kontaktflanke.

### Kontaktwiderstand

Zur Bestimmung des Kontaktwiderstands werden einige Transistoren mit einer Kanalweite von  $1000\ \mu\text{m}$  und einer Kanallänge von 1, 2, 3 und  $5\ \mu\text{m}$  vermessen. Anschließend wird der Gesamtwiderstand  $R_{\text{total}}$  gemäß dem ohmschen Gesetz für eine konstante Drain-Source-Spannung von



a) Oberfläche des Kontaktes mit Pentacen

b) Querschnitt an der in a) weiß markierten Linie

**Abbildung 7.3:** Im *Contact Mode* wurde die Oberfläche eines Goldkontaktes mit dem AFM abgetastet. a) Oberfläche des Kontaktes mit Überhöhung an der Kontakt-oberseite, b) Querschnitt entlang der weißen Linie in a).

$-40\text{ V}$  und die Gate-Source-Spannung als Parameter berechnet:

$$R_{\text{total}} = \frac{V_{\text{DS}}}{I_{\text{D}}} = 2R_{\text{Kontakt}} + R_{\text{Kanal}}, \quad (7.1)$$

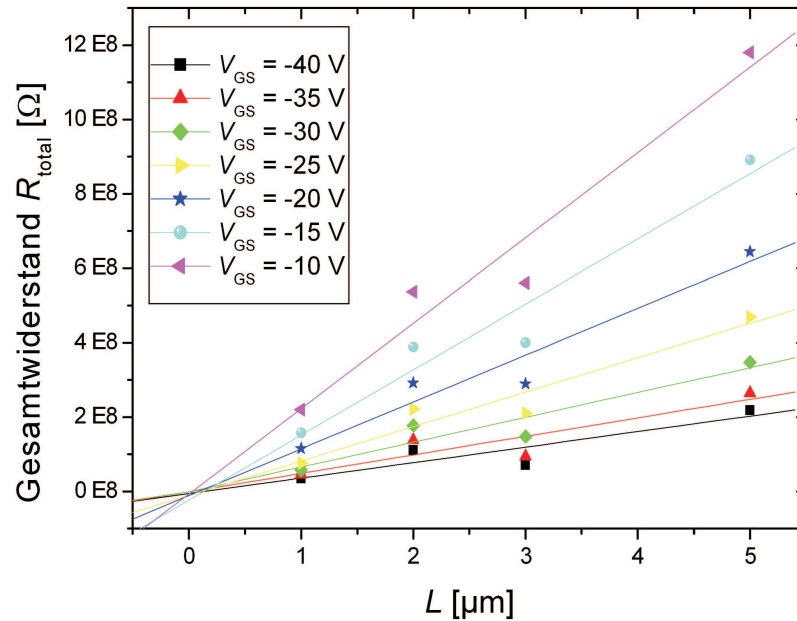
wobei diese Gleichung nur für den linearen Anlaufbereich des Transistors gilt. Deshalb zeigen die Resultate in Abbildung 7.4 auch nur Werte bis zur Gate-Source-Spannung von  $-10\text{ V}$ , wobei die Zuverlässigkeit mit betragsmäßig sinkender Spannungen abnimmt. Der Grund liegt im Betriebsbereich des Transistors, da sich bei kleineren Gate-Source-Spannungen im Ausgangskennlinienfeld ein Übergang zum Sättigungsbereich abzeichnet (siehe z. B. Kennlinienverlauf in Abbildung 7.1 a).

Nach Gleichung 7.1 setzt sich der Gesamtwiderstand aus dem zweifachen Kontaktwiderstand ( $R_{\text{Kontakt}}$ ) für Drain und Source zum Kanal sowie dem Kanalwiderstand ( $R_{\text{Kanal}}$ ) zusammen [199]. Ersterer wird durch die Ladungsträgerinjektionsbarriere dominiert, während der Kanalwiderstand von der Beschaffenheit der Grenzfläche zum Dielektrikum, der molekularen Ordnung in den unteren Monolagen des organischen Films und den Korngrenzen zwischen den Kristalliten abhängig ist.

Zusätzlich zu den berechneten Werten sind in der Grafik die sich nach linearem Fitten ergebenden Ausgleichsgeraden für konstante Gate-Source-Spannungen eingetragen. Im Idealfall schneiden sich diese Geraden alle in einem Punkt bei  $L = 0\text{ }\mu\text{m}$ . Ist dagegen der Schnittpunkt bei  $L \neq 0\text{ }\mu\text{m}$ , muss die effektive Kanallänge um die sich ergebende Differenz zu Null korrigiert werden. Aus Abbildung 7.4 lässt sich ein Schnittpunkt bei  $L = 0,15\text{ }\mu\text{m}$  und  $R_{\text{total}} \approx 2\text{ M}\Omega$  ermitteln. Demnach ist die effektive Kanallänge jeweils um  $150\text{ nm}$  kleiner als der entsprechende theoretische Wert aus dem Layout. Neben der effektiven Kanallänge definiert der Schnittpunkt der Ausgleichsgeraden mit seiner  $y$ -Koordinate den Kontaktwiderstand. Angesichts seiner Größe von etwa  $2\text{ M}\Omega$  ist die Abweichung der Kanallänge vernachlässigbar. Der auf die Kanalweite normierte Kontaktwiderstand beträgt  $200\text{ k}\Omega\text{cm}$ .

Ein Kontaktwiderstand dieser Größenordnung ist für elektrische Anwendungen inakzeptabel, obgleich ein derartiger Widerstand bei organischen Transistoren durchaus vorkommen kann [203]. Allerdings resultiert dort die große Ladungsträgerinjektionsbarriere aus einer nicht an den





**Abbildung 7.4:** Aus den Messwerten von vier Transistoren mit  $1000 \mu\text{m}$  Kanalweite und unterschiedlicher Kanallänge wurde der Gesamtwiderstand bei einer Drain-Source-Spannung von  $-40 \text{ V}$  berechnet, wobei die Gate-Source-Spannung als Parameter eingeht. Der sich ergebende Gesamtwiderstand wurde gegen die Kanallänge aufgetragen. Wird für gleiche Gate-Source-Spannungen eine Ausgleichsgerade durch die Messwerte gelegt, bestimmt der resultierende Schnittpunkt den Kontaktwiderstand und die effektive Kanallänge.

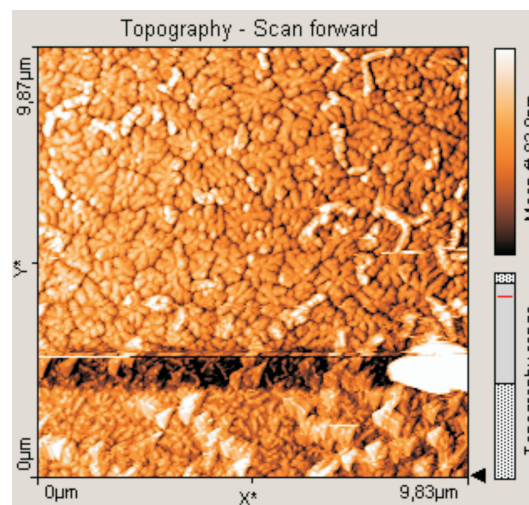
Halbleiter angepassten Austrittsarbeit des Metalls. Im aufgezeigten Fall war die Schichtdicke des Metalls, welches als Haftvermittler zwischen Gold und Siliziumdioxid eingesetzt wurde, zu groß. Aufgrund dessen kam es zur Dominanz des elektrischen Kontaktes durch das haftvermittelnde Metall, die jedoch durch eine Verringerung der Schichtdicke auf weniger als  $3 \text{ nm}$  eliminiert wurde. Ebenso konnte der Kontaktwiderstand durch eine *Self-Assembled Monolayer* (SAM), die auf die Kontakte aufgebracht wurde, deutlich reduziert werden. Die SAM-Schicht aus 3-Mercapto-propyl-trimethoxysilan wurde vor dem Aufdampfen der Goldkontakte aus der Gasphase abgeschieden und führte zu einem Absenken des Kontaktwiderstands eines Transistors mit  $W = 5,6 \text{ mm}$  auf  $1,1 \text{ k}\Omega$  [203].

### Beschaffenheit des Pentacen-Films

Als weiterer Aspekt für die mäßigen Kennlinien ist die molekulare Ordnung des Pentacen-Films zu betrachten. Wird nach Gleichung 7.1 der doppelte Kontaktwiderstand vom Gesamtwiderstand subtrahiert, lässt sich der Kanalwiderstand bestimmen. Er liegt in der Größenordnung um  $10^8 \Omega$ . Deshalb ist von einer schlechten molekularen Ordnung im Pentacen-Film auszugehen bzw. von Kristalliten, die an den Grenzflächen zueinander große Potenzialbarrieren in Form von Korngrenzen und Ladungsträgerfallen aufweisen können.

Lagern sich die Pentacen-Moleküle mit ihrer Längsachse parallel zur Oberfläche des Polyimid-Films an, wird der Ladungstransport in der organischen Schicht erheblich erschwert. Ferner können sich die Moleküle auch nur schlecht an die Kontakte anlagern und behindern dadurch

die Ladungsträgerinjektion. Somit hängt der Kontaktwiderstand nicht nur von der Wahl des Kontaktmaterials, der Form der Kontakte, der Vorbehandlung der Kontakte oder der Reihenfolge, ob der organische Halbleiter sich auf dem Metall oder das Metall sich auf dem Halbleiter befindet, sondern ebenso vom Gate-Dielektrikum ab. Die Wechselwirkungen des organischen Halbleiters mit dem Dielektrikum beeinflussen die Morphologie im Pentacen-Film. Diese Wechselwirkungen zwischen Halbleiter, Dielektrikum und Kontaktmetall werden möglicherweise auch die Ursache für die bereits in [214] beobachtete Abhängigkeit vom Gate-Dielektrikum sein. Beide Aspekte wirken sich auf die übrigen elektrischen Parameter aus. Um Rückschlüsse auf die Filmqualität der Pentacen-Schicht ziehen zu können, wurde ein  $10\ \mu\text{m} \times 10\ \mu\text{m}$  großer Ausschnitt seiner Oberfläche im Bereich des Übergangs vom Kontakt in den Transistorkanal mit einem AFM im *Contact Mode* abgescannt (siehe Abbildung 7.5).



**Abbildung 7.5:** AFM-Aufnahme zum Pentacen-Film im Transistorkanal auf Polyimid. Im unteren Viertel des Bildes ist unterhalb der schwarzen Linie zusätzlich der Goldkontakt zu sehen.

Die AFM-Aufnahme zeigt eine Pentacen-Schicht mit relativ großen dendritischen Kristalliten, deren Größe durchaus bis in den Mikrometerbereich hinein reicht. Damit konnten Kristallite abgeschieden werden, deren Form und Abmessungen zumeist nur auf thermisch aufgewachsenem Siliziumdioxid [96] erzielt wurden. Allerdings konnten in [215] auf Polyimid-Filmen, die auf ein PET-Substrat aufgetragen worden waren, bereits Kristallite mit einer Größe von mehreren Mikrometern vermessen werden. Das eingesetzte Basismaterial verfügt über vom *PI2545* abweichende Parameter, lässt sich bei Temperaturen um  $180^\circ\text{C}$  thermisch härten und wurde von einem anderen Hersteller bezogen. Die dort mit diesem Dielektrikum hergestellten Transistoren besitzen eine Ladungsträgerbeweglichkeit von bis zu  $1\ \text{cm}^2/\text{Vs}$  bei einer Schichtdicke des Polyimid-Films von  $540\ \text{nm}$  und einer  $50\ \text{nm}$  dicken Pentacen-Schicht im *Top-Contact*-Aufbau. Unter Betrachtung dieser Ergebnisse aus der Literatur müssten die hier gebauten Transistoren ebenfalls bessere Parameter liefern. Jedoch verhindert die schlechte elektrische Anbindung der Pentacen-Kristallite an die *Bottom*-Kontakte ein hochwertiges Verhalten der Transistoren. Die im vorherigen Absatz angesprochene Anordnung der Pentacen-Moleküle parallel zur Oberfläche des Dielektrikums dürfte nach Abbildung 7.5 nicht eingetreten sein.

Als weiterer Aspekt, der den Ladungstransport beeinflusst, ist noch die elektrische Verbindung der dendritischen Kristallite untereinander zu nennen. Die Bildung größerer Kristallite lässt sich als Hinweis auf eine geringe Wechselwirkung zwischen dem Dielektrikum und den Pentacen-

Molekülen interpretieren. Dadurch können sich die Moleküle an bereits auf der Oberfläche gekeimten Molekülen mit ihrer Längsachse parallel anlagern und eine hohe kristalline Ordnung, ähnlich dem Bulk-Pentacen (siehe Abbildung 3.11 c), ausbilden. Gleichzeitig bedeuten große Kristallite aber auch, dass es nur wenige Keimstellen auf dem Dielektrikum gibt [216]. Während in den Kristalliten von einer hohen Ladungsträgerbeweglichkeit auszugehen ist, wird der Ladungstransport im vorliegenden Fall möglicherweise durch die Bereiche reduziert, an denen die Kristallite aneinander grenzen. Im Topographie-Scan in Abbildung 7.5 sind zwischen den teils bis zu mehreren 10 nm hohen Kristalliten dunkle Bereiche zu verzeichnen. Die Frage, ob sich in den unteren Monolagen des Pentacen-Films eine geschlossene Schicht gebildet hat, lässt sich zum derzeitigen Zeitpunkt mit den angewendeten Analyseverfahren nicht feststellen. Es ist daher nicht auszuschließen, dass die unteren Monolagen des Pentacen-Films analog zu [85] Lücken in den Randbereichen der Kristallite aufweisen, über die kein Ladungstransport stattfinden kann.

Das Ausbilden eines geschlossenen Films der ersten Monolagen an der Grenzfläche zum Polyimid ist eine notwendige Voraussetzung für eine hohe Ladungsträgerbeweglichkeit, aber keine hinreichende Bedingung. So muss gleichzeitig auch die hohe molekulare Ordnung des Films sichergestellt sein. Sich an den Grenzflächen benachbarter Kristallite ausbildende Gitterversetzungen und Korngrenzen behindern den Ladungstransport. Bei unterschiedlichen Keimzentren entstehen sie bedingt durch Unterschiede im Neigungswinkel der Moleküle kristalliner Bereiche und resultieren in einer Struktur, wie sie in Abbildung 3.11 b dargestellt ist. Besonders in diesen Abschnitten können Ladungsträger getrappt werden und stehen damit nicht mehr zum Transport zur Verfügung.

Insgesamt gestalten sich die Zusammenhänge zwischen Ladungsträgerbeweglichkeit und Film-morphologie sehr komplex und sind bis heute noch nicht abschließend verstanden. Während bei Ladungsträgerbeweglichkeiten zwischen 1 und  $3 \text{ cm}^2/\text{Vs}$  die Beweglichkeit mit zunehmender Kristallitgröße steigt, konnte bei Filmen mit Beweglichkeiten größer als  $3 \text{ cm}^2/\text{Vs}$  das Gegenteil beobachtet werden [216]. Die schwerwiegendste Problematik liegt in der Untersuchungsmethode der Pentacen-Filme mit dem AFM. Mit ihr lässt sich an vollständig aufgedampften Filmen nur die Topologie der Oberfläche beurteilen. Direkte Aussagen zur Ausgestaltung des Films, besonders in den unteren Monolagen, sind nicht oder nur unzureichend möglich. Dementsprechend müssten die Untersuchungen schon zu früheren Stadien des aufwachsenden Films erfolgen.

Im Rahmen dieser Arbeit werden die AFM-Aufnahmen trotzdem nach dem vollständigen Aufdampfen einer etwa 30 nm dicken Pentacen-Schicht herangezogen, da zunächst die prinzipielle Eignung der polymeren Isolatoren als Gate-Dielektrikum und die Herstellung von Bauelementen darauf erforscht werden sollen. Dabei dienen bei ausreichender Spannungsfestigkeit des Isolators die resultierenden elektrischen Parameter der OFETs als erstes Kriterium zur Beurteilung der möglichen Qualität des Pentacen-Films. Es sei nochmals erwähnt, dass diese Parameter je nach Ausprägung der Ladungsträgerinjektionsbarriere eine Abhängigkeit vom Kontaktwiderstand aufweisen und in ihrem Absolutwert beeinträchtigt werden. Tendenzielle Aussagen sollten trotzdem möglich sein. Darüber hinaus wird das Pentacen-Wachstum auf den dielektrischen Schichten nicht im Detail analysiert. Die AFM-Aufnahmen der Oberfläche des organischen Films kommen lediglich als Ergänzung für ein erstes Urteil zur Anwendung. Bei vielversprechenden Parametern können die hier erzielten Ergebnisse durch eine detaillierte Analyse des Pentacen-Wachstums in weiterführenden Arbeiten vervollständigt werden.

## 7.2.2 Frei ansteuerbare Transistoren mit Polyimid

Die gute Kompatibilität des Polyimides zur Prozesstechnik der Silizium-Halbleitertechnologie und die vergleichsweise großen Kristallite ermutigten dazu, Transistoren mit frei beschaltbarem Gate als Vorstufe für einfache Grundschaltungen zu bauen. Ziel dieser Untersuchung ist die homogene Benetzung einzelner Gate-Elektroden mit Polyimid auf einem Siliziumwafer und die Strukturierung der Polyimid-Schicht. Außerdem klären die Untersuchungen, ob das Pentacen-Wachstum auf dem Dielektrikum durch die zusätzlichen Prozessschritte beeinflusst wird.

### Integration des Devices

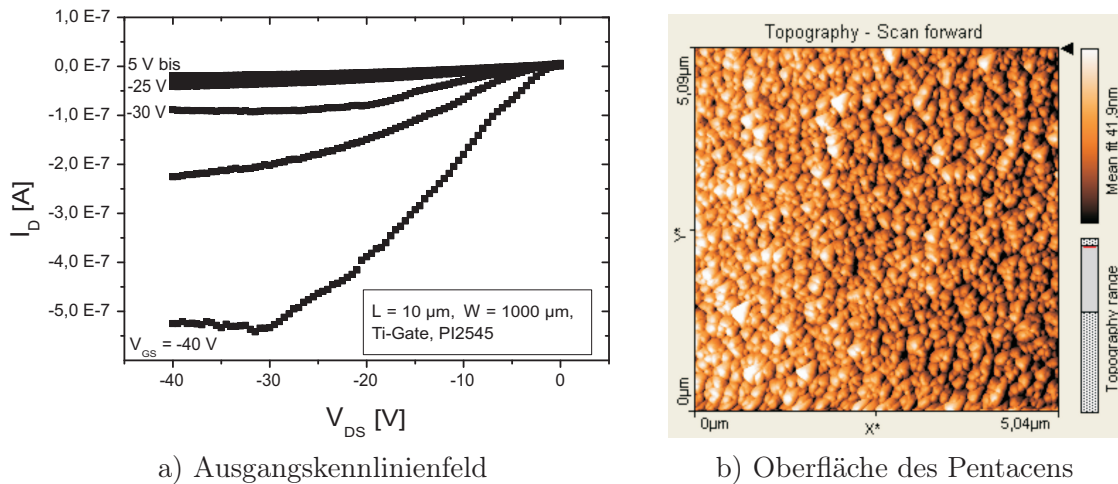
Für die Gate-Elektroden wird eine 80 nm dicke Titanschicht aufgedampft und nasschemisch mit Ammoniakwasser ( $\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O}$ , Mischungsverhältnis 1 : 3 : 5) geätzt. Die aufgetragene Polyimid-Schicht wird vor dem Aushärten mit einem fotosensitiven Lack beschichtet und nach dem Entwickeln zusammen mit dem Lack in einer basischen Entwicklerlösung in den belichteten Ausschnitten entfernt. Im anschließenden Schritt muss die Lackmaske, die zur Strukturierung des Polyimides erforderlich ist, wieder abgelöst werden, ohne die ungehärtete Polyimid-Schicht anzugreifen. Um die Lackmaske abzutragen, können beispielsweise Aceton als Lösungsmittel oder eine basische Removerlösung (z. B. *Clariant AZ 100*) eingesetzt werden. Beide Flüssigkeiten tragen den Lack mit hoher Rate ab, gleichzeitig weisen sie aber nur eine sehr geringe Selektivität gegenüber dem Polyimid auf, so dass keine der beiden Flüssigkeiten für das Ablösen geeignet ist. Als Alternative, die hier zur Anwendung kommt, bietet sich das Entfernen des Fotolacks in einem Plasmaätzer mit Hilfe eines Sauerstoffplasmas an. Auch das Sauerstoffplasma greift die Polyimid-Schicht an. Allerdings lässt sich die Ätzrate deutlich besser kontrollieren, so dass die notwendige Ätzzeit berechnet oder experimentell ermittelt werden kann. Durch den Ätzstopp nach der zuvor bestimmten Ätzzeit lässt sich jedoch nicht ausschließen, dass noch Lackreste vorhanden sind oder die Oberfläche des Polyimides durch eine zu lange Prozesszeit angegriffen wurde.

Nach dem Ablösen der Lackmaske wird die Polyimid-Schicht thermisch gehärtet. Sollten noch Lackreste auf dem Polyimid vorhanden sein, verbrennen sie möglicherweise beim Härtingsprozess oder werden auf der Oberfläche gehärtet. Eine gezielte Untersuchung der Grenzfläche wird zu diesem Zeitpunkt nicht durchgeführt. Anschließend erfolgt die Strukturierung der Drain- und Source-Elektroden gemäß der in Abbildung 6.7 skizzierten Schritte und das abschließende Aufdampfen des Pentacens im Hochvakuum bei einem Druck von  $4 \cdot 10^{-7}$  mbar mit einer Rate von ungefähr 0,1 nm/s bei einer Substrattemperatur von etwa 25°C.

### Charakterisierung des Devices

Die Abbildung 7.6 zeigt das Ausgangskennlinienfeld eines Transistors mit einer Kanallänge von 10 µm und einer Kanalweite von 1000 µm. Zur Steuerung des Ladungstransports im Transistorkanal wird die frei beschaltbare Gate-Elektrode aus Titan mit der Gate-Source-Spannung beaufschlagt. Der Transistor kann einen maximalen Drain-Strom von  $-520$  nA bei einer Drain-Source- und Gate-Source-Spannung von  $-40$  V treiben. Sein Betrag ist deutlich schlechter als der in Kapitel 7.2 ermittelte Drain-Strom von  $-15$  µA. Obgleich der Transistor mit frei ansteuerbarer Gate-Elektrode über eine größere Kanallänge verfügt, lässt sich der schlechtere Strom nicht allein über den antiproportionalen Zusammenhang zur Kanallänge erklären. Es

muss deshalb eine andere Ursache für die schlechteren Parameter vorliegen. Eine Betrachtung des Ausgangskennlinienfeldes zeigt, anders als in Abbildung 7.1, besonders bei  $V_{GS} = -40$  V ein besseres Verhalten des Stromes im Anlaufbereich, der bei betragsmäßig großen Drain-Source-Spannungen auch in die Sättigung übergeht. Daher ist eine geringere Beeinträchtigung der Transistorparameter durch den Kontaktwiderstand zu erwarten.



**Abbildung 7.6:** a) Ausgangskennlinienfeld eines Transistors mit Ti-Gate und Polyimid als Gate-Dielektrikum. Die Drain- und Source-Elektroden aus Gold wurden aufgesputtert. Das Pentacen wurde bei einem Druck von  $4 \cdot 10^{-7}$  mbar mit einer Rate von ca.  $0,1 \text{nm/s}$  aufgedampft. b) AFM-Aufnahme (*Contact Mode*) eines  $5 \mu\text{m} \times 5 \mu\text{m}$  großen Ausschnittes des auf das strukturierte Polyimid deponierten Pentacens.

Anhand der Eingangskennlinie, die im Sättigungsbereich bei einer konstanten Drain-Source-Spannung von  $-30$  V aufgenommen wurde, lassen sich eine Schwellenspannung von etwa  $-25$  V und eine Strommodulation von mehr als  $10^1$  ermitteln. In der Wurzelarstellung des Drain-Stromes zeichnet sich noch ein quadratischer Anteil der Gate-Source-Spannung ab, so dass es sich bei der Schwellenspannung nur um eine grobe Abschätzung handelt. Dementsprechend kann auch die nach Gleichung 3.14 bestimmte Ladungsträgerbeweglichkeit mit  $5 \cdot 10^{-4} \text{cm}^2/\text{Vs}$  nur eine erste Orientierung für die Beweglichkeit im halbleitenden Film wiedergeben.

Im Vergleich zum Transistor mit Polyimid auf Silizium-Gate vergrößert sich der Betrag des Sperrstromes um eine Größenordnung auf  $10^{-8}$  A, während der maximale Drain-Strom bei größerer Drain-Source-Spannung lediglich einen vergleichbaren Wert von  $10^{-7}$  A erreicht. Bedingt durch den geringen maximalen Drain-Strom und die betragsmäßig hohe erforderliche Gate-Source-Spannung zum Steuern des Stromes im Transistorkanal bei einer relativ dünnen Polyimid-Schicht ist von einer schlechten molekularen Ordnung im Pentacen-Film auszugehen. Diese Aussage wird auch durch die mit dem AFM im *Contact Mode* abgetastete Oberfläche des Pentacen-Films bestätigt, bei der eine raue Oberfläche mit allenfalls sehr kleinen Kristalliten zu erkennen ist, deren Abmessungen maximal  $200 \text{nm}$  erreichen.

Ein Grund für die verschlechterte molekulare Ordnung könnte in der Strukturierung des Polyimid-Films zu finden sein. An der Oberfläche des Polyimid-Films nicht vollständig entfernte, eingebrannte Lackreste, aber auch ein unzulässig langes Ätzen im Sauerstoffplasma beim Ablösen der Lackmaske könnten das Pentacen-Wachstum beeinträchtigen. Dies kann in Form von zusätzlichen Keimstellen oder bei veränderter Oberflächenenergie durch eine ungünstige Anlagerung der Moleküle auf der Oberfläche der Polyimid-Schicht erfolgen. Bildet sich eine raue

Oberfläche aus, resultiert eine Mischschicht an der Grenzfläche zwischen dem Dielektrikum und den für den Ladungstransport bedeutenden ersten Monolagen der Pentacen-Schicht. In der Mischschicht kann kein effizienter Ladungstransport stattfinden, weil der Isolator zusätzliche Potenzialbarrieren verursacht, die den Löchertransport im halbleitenden Kanal entlang des elektrischen Feldes zwischen Drain und Source stark einschränken.

Um eine Beeinträchtigung der Grenzfläche des Dielektrikums zu vermeiden, sollte bei zukünftigen Versuchen zunächst das Polyimid ganzflächig aufgetragen und gehärtet werden. Eine Strukturierung des gehärteten Films mit einer dicken, ungehärteten Lackmaske im Sauerstoffplasma ist möglich, selbst wenn die Selektivität des Sauerstoffplasmas gegenüber dem Polyimid etwas größer als gegenüber der ungehärteten Lackmaske ist. Demgemäß sollte die Lackdicke derart gewählt sein, dass die Polyimid-Schicht vor dem vollständigen Abtragen des Lacks durchgeätzt ist. Der restliche Lack lässt sich anschließend mit Aceton ablösen, ohne die für das Pentacen-Wachstum entscheidende Grenzfläche des Polyimides im Transistorkanal zu beeinträchtigen. Beurteilt man das Pentacen-Wachstum in Abbildung 7.5 nach einer fotolithografischen Strukturierung und dem *Lift-off* in Aceton, sind vergleichsweise wohl geordnete große Pentacen-Kristallite zu beobachten. Demnach sollten bei diesem Prozessablauf der Fotolack und das Aceton keine negativen Auswirkungen auf die Grenzfläche haben.

Deutliche Unterschiede zwischen OFETs auf unstrukturiertem und strukturiertem Polyimid konnten auch in [217] gemessen werden. In Folge der Strukturierung kam es dort ebenfalls zu einer Verschlechterung der elektrischen Parameter, deren Ursache durch eine veränderte Oberflächenspannung der dielektrischen Schicht erklärt wurde. Der Fotolack soll dabei die Polarität der Oberfläche des Polyimid-Films erhöht haben, wodurch sich die Pentacen-Moleküle ungünstiger an der Grenzfläche anlagern.

Eine weitere detaillierte Untersuchung dieser Phänomene an der Grenzfläche erscheint im Zusammenhang dieser Ausführungen nicht erforderlich, weil sich mit den zu gewinnenden Erkenntnissen das Hauptziel, Transistoren auf polymerem Substrat herzustellen, nicht erreichen lässt. Der entscheidende Ausschlussfaktor für die getestete Variante des Polyimides als Gate-Dielektrikum ist die Härtungstemperatur. Eine erfolgreiche Prozessierung eines Polyimid-Films mit einem anderen *Precursor* auf Foliensubstrat wurde bereits in [215] bzw. [218] nachgewiesen. Darüber hinaus ist in [219] eine Möglichkeit skizziert, Polyimid-Filme aus der Gasphase abzuscheiden und anschließend zu polymerisieren. Auf derartigen Filmen konnten ebenfalls aussichtsreiche OFETs hergestellt werden.

## Zusammenfassung und Fazit

Es konnte gezeigt werden, dass sich auf dem verwendeten Polyimid *PI2545* erfolgreich Transistoren herstellen lassen. Deren Parameter überzeugen jedoch noch nicht mit Blick auf die Anwendung in einfachen Grundschaltungen. Bei unstrukturierten Polyimid-Filmen kann zudem eine gute molekulare Ordnung anhand von Kristalliten mit einer Größe von mehr als  $1\ \mu\text{m}$  nachgewiesen werden. Als problematisch gestaltet sich die Anlagerung der Pentacen-Moleküle an die Goldkontakte. Dabei konnte als wesentliche Ursache die Form der Kontakte nach dem *Lift-off* mit überhängenden Metallresten eingegrenzt werden.

Die hohe Temperatur zum Aushärten des Polyimides verhindert den Einsatz auf polymeren Substraten. Darüber hinaus konnten nach der erforderlichen Strukturierung des Dielektrikums nur noch OFETs mit deutlich verschlechterten Parametern gemessen werden. Eine Anwendung

in organischen Schaltungen mit Pentacen kann anhand der erzielten Ergebnisse nicht empfohlen werden. Die Applikation auf polymeren Substraten schließt sich aufgrund der hohen Härtungstemperatur von selbst aus.

Ein weiteres Ausschlusskriterium ist die Neigung des Polyimides, Wasser zu absorbieren. In dessen Folge kommt es bei Pentacen-OFETs zur Verschiebung der Schwellenspannung und es wird eine vorzeitige Alterung erwartet, die in [220] bereits nach Lagerung des Transistors an Umgebungsluft innerhalb von wenigen 10 min beobachtet wurde. Darüber hinaus kann die Einlagerung von Wasser zu einer Erhöhung des Leckstromes führen. Werden Fotoinitiatoren in Polyimiden eingesetzt, um die Härtungstemperatur zu reduzieren, können die im Film verbleibenden ionischen Anteile ebenfalls die Transistorparameter in unkontrollierter Weise beeinflussen [217]. In Folge der aufgezeigten Nachteile erscheint es notwendig, ein anderes polymeres Dielektrikum zu wählen, mit dem sich bessere organische Transistoren, möglichst auf polymerem Substrat, herstellen lassen.

### 7.3 OFETs mit *Bectron PL 4122-40 E BLF FLZ*

Nachdem sich herausgestellt hat, dass Polyimid aufgrund seiner Neigung zur Absorption von Wasser und seiner hohen Vernetzungstemperatur nur bedingt als Gate-Dielektrikum für organische Transistoren auf Foliensubstraten geeignet ist, werden hier Ergebnisse einer möglichen Alternative vorgestellt. Dabei handelt es sich um einen kommerziell erhältlichen Isolationslack, der üblicherweise als Überzugsbeschichtung eingesetzt wird. Seine Vorzüge liegen in der guten elektrischen Isolation und einer maximalen Verarbeitungstemperatur von 80°C, so dass er sich auf Foliensubstraten einsetzen lassen könnte. Für die Applikation als Gate-Dielektrikum wird der Lack verdünnt aufgetragen und zunächst bei einer Schichtdicke von 1 µm untersucht. Die Verarbeitungsschritte zum Auftragen einer isolierenden Lackschicht sind in Kapitel 5.2 zusammengefasst.

#### Untersuchtes Bauelement

Abweichend von der bisher verwendeten *Inverted Coplanar*-Transistorarchitektur kommt für Teststrukturen auf diesem Isolator der *Inverted Staggered*-Aufbau zum Einsatz, weil das Dielektrikum nicht ausreichend inert gegenüber Lösungsmitteln ist. Dementsprechend lassen sich die *Bottom*-Drain- und Source-Kontakte weder mittels Umkehrfototechnik und anschließendem *Lift-off*, noch durch Ätzen strukturieren. Der *Bectron*-Lack verfügt zwar über eine chemische Resistenz gegenüber verdünnten Säuren und Laugen, dennoch verhindert die anschließend erforderliche Reinigung (Reinigung C, siehe Anhang A.1.2) diese Strukturierungsart. Daher wurde nach dem Auftragen des Isolierlacks das Pentacen im Hochvakuum bei  $1 \cdot 10^{-6}$  mbar und einer Abscheiderate von etwa 0,1 nm/s aufgedampft. Abschließend wurde eine 80 nm dicke Titanschicht in einem weiteren Rezipienten durch Elektronenstrahlverdampfung im Hochvakuum abgeschieden, wobei die *Top*-Kontakte mit Hilfe einer Schattenmaske definiert wurden. Der resultierende Transistor hat eine Kanallänge von 125 µm und eine Kanalweite von 2800 µm. Er kann bei einer Gate-Source-Spannung von -40 V und einer Drain-Source-Spannung von -80 V einen Drain-Strom von -17 nA treiben. Dieser betragsmäßig geringe Wert bei den hohen Betriebsspannungen schließt den Einsatz des Transistors in einer technischen Anwendung kategorisch aus. Es bleibt noch die Ursache zu ermitteln, warum sich auf diesem Dielektrikum nur sehr schlechte Transistoren herstellen lassen.

## Auswahl des Kontaktmaterials und Konsequenzen

Für den Einsatz einer Schattenmaske ist es bei den Analysen des Dielektrikums unabdingbar, die Metallkontakte durch Aufdampfen auf ein statisches Substrat im Hochvakuum abzuscheiden. Maßnahmen, wie die Rotation des Substrates an einem Käfigläufer oder die Abscheidung von Schichten durch Sputtern, die zu einer besseren Konformität bei der Beschichtung führen, behindern die Probenherstellung. Zumeist verbleibt bei der Schattenmaske ein minimaler Spalt zwischen der Maske und dem Substrat, durch den bei hoher Konformität der Deposition ein Teil der Metallatome unter die Maskenkante abgeschieden wird, die dann einen Kurzschluss verursachen können.

Bezüglich der dem Halbleiter angepassten Austrittsarbeit wäre die Verwendung von Gold als Kontaktmetall ideal gewesen, dieses konnte jedoch zum Zeitpunkt der Untersuchungen lediglich aufgesputtert werden. Für das Aufdampfen des Metalls standen Titan oder Nickel zur Auswahl. Nickel verfügt mit 5,15 eV über eine gut zum HOMO des Pentacens passende Austrittsarbeit. Ebenso wie Titan neigt es an Umgebungsatmosphäre leicht dazu, eine dünne Oxidationsschicht an seiner Oberfläche auszubilden, die die Ladungsträgerinjektion behindert. Die Austrittsarbeit von Titan liegt mit 4,33 eV unterhalb des HOMOs von Pentacen. Da es in der Literatur aber bei *Bottom*-Drain- und Source-Kontakten häufiger als Haftvermittler für das Gold eingesetzt wird [203, 221], sollen bei dieser Anordnung seine Eigenschaften auf das Transistorverhalten in einer *Top*-Kontakt-Bauform untersucht werden.

Die Ursache für den geringen Strom bei vom Betrag hohen Betriebsspannungen von bis zu  $-80\text{ V}$  kann vielfältiger Natur sein. Zur Eingrenzung der Ursachen wird das Ausgangskennlinienfeld betrachtet, welches vom Verhalten eines idealen Transistors stark abweicht. Beispielsweise lässt sich eine Strommodulation durch die Gate-Source-Spannung erst ab einer Drain-Source-Spannung von  $-40\text{ V}$  beobachten. Der Grund für dieses Verhalten könnte in der schlechten Anpassung der Austrittsarbeit von Titan an das höchste besetzte Molekülorbital (HOMO) des Pentacens liegen. Dadurch ist die Ausbildung einer großen Ladungsträgerinjektionsbarriere zu erwarten, die die Ladungsträgerinjektion in den Halbleiter erschwert.

Zudem könnte sich die Schichtreihenfolge negativ auf den Metall-Halbleiterkontakt auswirken. Beim Abscheiden des Metalls auf den Halbleiter ist eine Eindiffusion des Metalls in den Halbleiter bzw. die Ausbildung einer Mischschicht aufgrund der rauen Oberfläche des Pentacens-Films aus der Literatur bekannt [51]. Als Folge dieser Diffusion kann eine zusätzliche Verschiebung des Fermi-Niveaus eintreten, wobei es sich nicht zwangsläufig näher zum HOMO und damit zu einem verbesserten Ladungsträgertransport verschieben muss. Die Beobachtungen hier lassen mit den beschränkten Analysemöglichkeiten auf eine zusätzliche Vergrößerung der Injektionsbarriere schließen. Detaillierte Erkenntnisse könnte etwa eine UV-Fotoemissionspektroskopie (UPS) liefern.

## Analyse des beobachteten Transistorverhaltens

Unbeantwortet bleibt auch die Frage, in wie weit eine thermische Belastung des Substrates nach dem Aufdampfen des Metalls auf die Pentacens-Schicht zu einer vorzeitigen Alterung des organischen Films geführt hat. Beim Elektronenstrahlverdampfen des Titans im Hochvakuum werden – bedingt durch die Strahlungswärme des Titans – durchaus Substrattemperaturen von mehr als  $80^\circ\text{C}$  erreicht. Eine exakte Temperaturkontrolle des Substrates während des Aufdampfens konnte jedoch nicht sichergestellt werden. Die Untersuchungsergebnisse bezüglich



des Temperns von Pentacen-Filmen im Grobvakuum bei 10 mbar und 65°C aus [20] bestätigen die zu erwartende Degradation. Anstelle einer Verbesserung der Filmqualität mit optimierten Transistorparametern führte das Tempern für 20 Minuten zu einer Abnahme des Drain-Stromes um mehr als eine Größenordnung. Vorstellbar ist, dass im Rezipienten vorhandene Restgasatome mit dem Pentacen reagieren. Beispielsweise könnten noch vorhandene Sauerstoffatome mit dem Pentacen-Molekül exotherm reagieren und ein Pentacen-Chinon bilden. Dieses Verhalten würde aber wiederum nicht durch die thermische Belastung gefördert. Eine abschließende Erklärung für die beim Tempern beobachtete Alterung konnte auch in [41] nicht gefunden werden.

Darüber hinaus behindert die große Schichtdicke des Isolators die ausreichende Kontrolle des Drain-Stromes durch die Gate-Source-Spannung. Selbst wenn ein hochgeordneter Pentacen-Film vorausgesetzt wird, kann eine derartige Schichtdicke besonders bei dem Ziel, organische Transistoren mit kleineren Betriebsspannungen betreiben zu können, nicht akzeptiert werden. Erforderliche dünnere Schichten des Isolators lassen sich durch Reduzierung der Viskosität in Form einer Erhöhung des Lösungsmittelgehaltes im flüssigen Lack erreichen. Allerdings geht die Verdünnung des Lacks mit einer Verringerung des Feststoffgehaltes einher, auf dem die guten elektrischen Isolationseigenschaften basieren. Infolgedessen nimmt die elektrische Spannungsstabilität bei dünneren Schichten ab. Gleichzeitig bilden sich beim thermischen Vernetzen des Lacks *Pinholes* in der aufgeschleuderten Schicht aus, so dass keine ausreichend isolierenden Filme unterhalb von 1 µm Dicke hergestellt werden konnten.

Aufgrund der schlechten Transistorperformance und der hohen Drain-Source-Spannung, ab der sich die Strommodulation mit Hilfe der Gate-Source-Spannung kontrollieren lässt, ist von einer schlechten Ordnung der Moleküle im Pentacen-Film mit großen Potenzialbarrieren auszugehen. Im Fall einer ungünstigen Anlagerung der Moleküle mit vielen Korngrenzen zwischen sehr kleinen Kristalliten lässt sich selbst bei einer durch die Gate-Source-Spannung induzierten Ansammlung von Ladungsträgern im organischen Halbleiter an der Grenzfläche zum Dielektrikum erst bei sehr großem elektrischen Feld zwischen den Drain- und Source-Elektroden ein kleiner Stromfluss messen. Dieses hohe elektrische Feld zwischen den Elektroden ist erforderlich, damit die Ladungsträger in den organischen Halbleiter injiziert werden und dann die aus den Korngrenzen resultierenden Potenzialbarrieren im organischen Film durchtunneln können.

## Resultat

Unter der Voraussetzung, dass eine Reduzierung der Schichtdicke des Dielektrikums um den Faktor 10 gemäß der *Shockley*-Gleichungen zu einer Steigerung des Drain-Stromes um eine Größenordnung führt (siehe Gleichung 3.7), wirken die auf diesem Dielektrikum erzielten Resultate nicht besonders überzeugend, um zukünftig darauf vielversprechende Ergebnisse erzielen zu können. Die Verarbeitung des Lacks bei geringen Prozesstemperaturen ermöglicht die Prozessierung auf Foliensubstraten und erweist sich daher als vorteilhaft. Ein weiterer Pluspunkt für diesen Isolator ist die gute elektrische Spannungsfestigkeit. Da eine ausreichende elektrische Isolation aber nur bei Schichtdicken oberhalb von 1 µm gewährleistet ist, scheidet die Verwendung des Lacks als Gate-Dielektrikum in OFETs mit Blick auf niedrige Betriebsspannungen aus. Für die geringe Qualität der elektrischen Parameter wird die schlechte Anordnung der Pentacen-Moleküle verantwortlich gemacht, die ebenfalls gegen die Applikation des Überzuglacks in der Polymerelektronik spricht. Ob dabei die schlechten elektrischen Eigenschaften durch eine raue Grenzfläche mit vielen *Traps* oder einfach durch die ungünstige Anordnung der Pentacen-Moleküle hervorgerufen werden, ist nicht weiter ausgelotet worden. Die erzielten

Ergebnisse geben nicht die Zuversicht, in absehbarer Zukunft durch detaillierte Analysen mit diesem Lack und der gewählten Architektur einschließlich der verwendeten Materialien, für integrierte Schaltungen geeignete OFETs bauen zu können. Daher wird nach weiteren Alternativen gesucht.

## 7.4 OFETs auf organisch-anorganischem Nanokompositlack

Die bisher in dieser Arbeit untersuchten polymeren Dielektrika liegen mit ihrer Permittivität um 3,5 leicht unterhalb des Wertes von Siliziumdioxid mit 3,9. Mit Hilfe eines organisch-anorganischen Nanokompositlacks lassen sich Isolationsschichten auftragen, deren Permittivität mit 9 – 12 deutlich größer ist (siehe auch Kapitel 5.3). Neben dem Einstellen der Permittivität über die anorganische Komponente werden hier die Vorteile des anorganischen Zusatzes mit den Vorzügen des acrylatfunktionalisierten Silans verknüpft. Dazu zählen beispielsweise die mechanische Flexibilität sowie das Aufbringen und Polymerisieren bei geringen Prozesstemperaturen. Auf diese Weise wird eine Applikation als Gate-Dielektrikum auf polymeren Substraten möglich.

Im Folgenden wird in Kapitel 7.4.1 der Lack zunächst auf einem Silizium-Gate untersucht. Von besonderem Interesse sind die Auswirkungen des polymeren Dielektrikums mit seiner größeren Permittivität auf die Transistorparameter. In Kapitel 7.4.4 werden Transistoren mit metallischer Gate-Elektrode analysiert, wobei unterschiedliche Gate-Metalle zum Einsatz kommen.

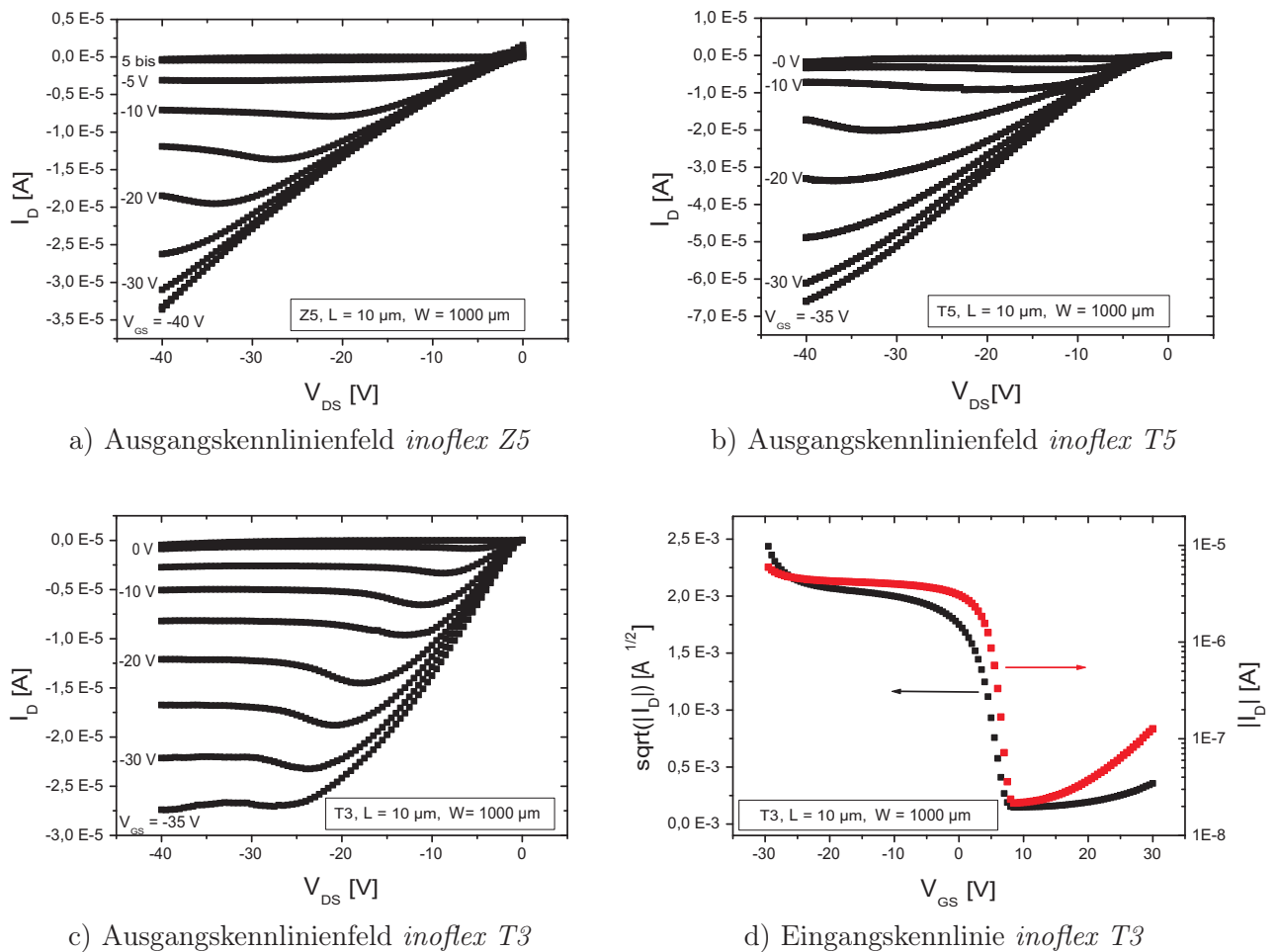
### 7.4.1 Nanokompositlack auf Silizium-Gate

Zur Untersuchung der Nanokompositlacke werden diese durch *Spin-Coating* auf ein Siliziumsubstrat aufgetragen. Die im Verhältnis 1:7 mit Butanol verdünnten Lacke *inoflex Z5* und *inoflex T5* konnten zu jeweils 300 nm dicken Schichten abgeschieden werden, während bei *inoflex T3* eine Schichtdicke von 200 nm resultierte. Im Anschluss an das Aufschleudern werden aus den Schichten durch eine kurzzeitige thermische Behandlung die restlichen Lösungsmittel ausgetrieben und dann gemäß der im Kapitel 5.3 beschriebenen Prozessschritte mittels UV-Strahlung polymerisiert. Auf den gehärteten Schichten lassen sich fotolithografisch mit anschließendem *Lift-off* die Drain- und Source-Kontakte strukturieren. Die dazu verwendete etwa 30 nm dicke Goldschicht wird durch einen DC-Sputterprozess im Grobvakuum abgeschieden. Den abschließenden Prozessschritt bei der Herstellung der Teststrukturen bildet das Aufdampfen einer etwa 30 nm dicken Pentacen-Schicht im Hochvakuum bei einem Druck zwischen  $7 \cdot 10^{-7}$  mbar und  $9 \cdot 10^{-7}$  mbar und einer Abscheiderate von ungefähr 0,1 nm/s. Dieser Schritt wird für jedes Dielektrikum einzeln ausgeführt.

#### Betrachtung der Ausgangskennlinienfelder

In Abbildung 7.7 a–c sind die Ausgangskennlinienfelder von drei Transistoren mit einer Kanal­länge von 10  $\mu\text{m}$  und einer Kanalweite von 1000  $\mu\text{m}$  auf den drei unterschiedlichen Nanokompositlacken gegenüber gestellt. Zur Bestimmung der Transistorparameter sind darüber

hinaus auch die Eingangskennlinien bei  $V_{DS} = -5\text{ V}$  aufgenommen worden, von denen exemplarisch eine in Abbildung 7.7 d dargestellt ist.



**Abbildung 7.7:** Drei Ausgangskennlinienfelder einer Transistorgeometrie mit  $10\ \mu\text{m}$  Kanallänge und  $1000\ \mu\text{m}$  Kanalweite auf den Lacken Z5 (a), T5 (b) und T3 (c). Die etwa  $30\ \text{nm}$  dicke Pentacen-Schicht wurde im Hochvakuum bei  $7 - 9 \cdot 10^{-7}\ \text{mbar}$  und einer Rate von etwa  $0,1\ \text{nm/s}$  aufgedampft. Das Gold für die Drain- und Source-Kontakte wurde aufgesputtert.

Der Transistor auf dem Lack *inoflex* Z5 mit einer Permittivität von 9 (siehe Tabelle 5.1) liefert einen Drain-Strom von  $-32\ \mu\text{A}$  bei einer Gate-Source- und Drain-Source-Spannung von  $-40\ \text{V}$  (Abbildung 7.7 a). Demgegenüber kann der Transistor mit den selben Geometrieabmessungen auf *inoflex* T5, vergleichbarer Dielektrizitätskonstante und einer maximalen Gate-Source-Spannung von  $-35\ \text{V}$  einen Strom von bis zu  $-65\ \mu\text{A}$  treiben. Sein Wert ist damit mehr als doppelt so groß wie bei dem OFET auf Z5. Im Vergleich zu diesen beiden Transistoren kann bei der Teststruktur auf *inoflex* T3 mit einer Permittivität von 12 lediglich ein Drain-Strom von  $-27\ \mu\text{A}$  gemessen werden.

Gemäß der *Shockley*-Gleichungen sind – beziehend auf den proportionalen Zusammenhang zwischen der Dielektrizitätskonstanten und dem Drain-Strom – geringfügige Abweichungen der Transistorströme mit den Dielektrika Z5 und T5 zu erwarten. Basierend auf dieser Proportionalität ist nach den Ergebnissen mit T5 und Z5, bei dem Lack T3 von einem um gut 30% größeren Wert für den Strom auszugehen. Darüber hinaus müsste der Drain-

Strom betragsmäßig, bedingt durch die mit 200 nm geringere Schichtdicke des Dielektrikums, um einen weiteren Faktor 1,5 größer als die Referenzwerte auf den Lacken mit der kleineren Permittivität und einer Schichtdicke von 300 nm sein. Da diese Erwartungen bei der elektrischen Charakterisierung jedoch nicht bestätigt wurden, wird nach der Ursache für dieses Verhalten geforscht. In diesem Zusammenhang liefert die Betrachtung des jeweiligen Kennlinienverlaufs erste Gründe für die Unterschiede.

Bei den beiden Lacken *T5* und *Z5* zeichnet sich ein Schottky-Kontakt in Form einer deutlichen Linkskrümmung der Kurven im Triodenbereich des Transistors ab. Sie deutet auf eine große Ladungsträgerinjektionsbarriere an den Kontakten hin, einhergehend mit einem hohen Kontaktwiderstand. Die wesentliche Ursache für die Ausbildung der Barriere wird, analog zu Kapitel 7.2.1, hauptsächlich in den Abschattungseffekten der gesputterten und per *Lift-off* strukturierten Goldkontakte vermutet. Obwohl die Drain- und Source-Kontakte auf *inoflex T3* identisch prozessiert wurden, zeigt das Ausgangskennlinienfeld im Triodenbereich ein lineares Verhalten zwischen Drain-Source-Spannung und Drain-Strom. Aufgrund dessen ist bei dieser Teststruktur von einer sehr viel kleineren Ladungsträgerinjektionsbarriere auszugehen, bei der sich die Pentacen-Moleküle gut an die Kontakte anlagern konnten. Begründen lässt sich dieses Verhalten durch besser ausgeformte Kontakte, deren Flanken an der Kontaktobenseite beim *Lift-off* gut abgebrochen sind und deshalb weniger Abschattungseffekte auftreten konnten. Besonders bei den beiden vorgestellten Transistoren mit *T5* und *Z5* kann von einer erheblichen negativen Beeinträchtigung des maximalen Drain-Stromes, aber auch der weiteren Transistorparameter, die in Tabelle 7.1 zusammengefasst sind, durch den hohen Kontaktwiderstand ausgegangen werden.

**Tabelle 7.1:** Gegenüberstellung der Transistorparameter bei einer Kanallänge von 10  $\mu\text{m}$  und einer Kanalweite von 1000  $\mu\text{m}$  auf den unterschiedlichen Nanokompositlacken mit einer Silizium-Gate-Elektrode.

Dielektrikum	$\epsilon_i$	$t_i$ [nm]	$I_D(I_{\text{on}})$ [ $\mu\text{A}$ ]	$I_{\text{on}}/I_{\text{off}}$	$V_{\text{th}}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
<i>inoflex Z5</i>	9	300	-32	$>10^1$	9,8	0,009	undef.
<i>inoflex T5</i>	9,5	300	-65	$>10^1$	7,1	0,02	6,3
<i>inoflex T3</i>	12	200	-27	$>10^2$	7,4	0,022	1,33

Aus Abbildung 7.7 a wird eine ausbleibende Sättigung bei großen Gate-Source-Spannungen deutlich, während es bei Werten von  $-15$  V und darunter zu einem Überschwingen des Drain-Stromes kommt. Erst im Anschluss an das Überschwingen geht die Kennlinie in Sättigung über. Die Abnahme des Drain-Stromes im Sättigungsbereich des Transistor als Folge einer weiteren Erhöhung der Drain-Source-Spannung ist aus der konventionellen MOS-Technologie bei Leistungsbau-elementen im Hochstrombetrieb bekannt. Bei hoher Leistungsbelastung kommt es zu einer thermischen Rückkopplung (auch als  $dI_D/dT$ -Effekt bekannt), die sich auf die Ladungsträgerbeweglichkeit auswirkt und zu einer Abnahme des Stromes bei zunehmender Drain-Source-Spannung führt, um den Transistor thermisch stabil zu halten [24]. Bei der Betrachtung der Abbildungen 7.7 a–c erscheint diese Erklärung weitgehend plausibel, da dieses Verhalten bei kleineren Gate-Source-Spannungen und kleineren Strömen nicht auftritt.

## Ladungsträgerbeweglichkeit und Schwellenspannung

Die Morphologie des Pentacen-Films wird bei den vorgestellten Transistoren von entscheidender Bedeutung für die erzielte Qualität sein. Als Maß für die molekulare Ordnung dienen die in Tabelle 7.1 gegenübergestellten Zahlenwerte für die Ladungsträgerbeweglichkeit, die von der Ladungsträgerinjektionsbarriere an den Kontakten geprägt sind. Daher werden die ermittelten Parameter systematisch zu klein bestimmt, weil ihre Werte einschließlich des vorhandenen Kontaktwiderstands ermittelt wurden. Mit Blick auf die technische Anwendung der OFETs spielt dies keine Rolle, da die intrinsische Ladungsträgerbeweglichkeit ohne die sich an den Kontakten mehr oder minder stark ausbildenden Barrieren (Materialpaarung und Strukturierung der Kontakte sollten derart gewählt sein, dass höchstens eine kleine Barriere entsteht) nicht verwendbar ist. Eine systematische Untersuchung des Pentacen-Films mit einem AFM blieb aufgrund der zum Zeitpunkt der Untersuchungen noch nicht zur Verfügung stehenden Messausstattung aus.

Mit etwa  $0,02 \text{ cm}^2/\text{Vs}$  verfügen die Transistoren auf *inoflex T5* und *T3* über eine Ladungsträgerbeweglichkeit, deren Wert mit Hilfe von Gleichung 3.10 im linearen Bereich bestimmt wurde. Die Beweglichkeit für den Transistor auf *Z5* konnte durch Umstellen von Gleichung 3.7 bestimmt werden. Eine Berechnung aus der Transferkennlinie war aufgrund eines elektrischen Durchschlags beim Messen nicht mehr möglich. Daher ist ein direkter Vergleich der Beweglichkeit mit den Transistoren, die auf den Lacken mit dem Titandioxid-Zusatz gebaut wurden, nur schwer möglich.

In Relation zu den Transistoren auf Polyimid konnte die Ladungsträgerbeweglichkeit gesteigert werden. Sie liegt allerdings immer noch bei sehr kleinen Werten, deshalb ist von einer schlechten molekularen Ordnung mit großen Potenzialbarrieren zwischen möglichen Kristalliten im Pentacen-Film auszugehen. Einen Zusammenhang zwischen der Dielektrizitätskonstanten und der Beweglichkeit lässt sich im Gegensatz zu Untersuchungen in [153] oder [222], bei denen eine Abnahme der Beweglichkeit mit steigender Permittivität beobachtet wurde, nicht nachweisen. Beim Vergleich der Beweglichkeiten auf *T5* und *T3* konnten nahezu identische Daten ermittelt werden. Die Gegenüberstellung mit der berechneten Ladungsträgerbeweglichkeit auf einem Polyimid-Film in Kapitel 7.2.1 spiegelt die in der Literatur erzielten Ergebnisse ebenfalls nicht wider. Ganz im Gegenteil, die Permittivität des vorgestellten Transistors mit Silizium-Gate auf Polyimid ist um etwa einen Faktor drei kleiner als der Wert für die *inoflex*-Lack-Dielektrika, auf denen die Transistoren über eine um den Faktor 10 bessere Ladungsträgerbeweglichkeit verfügen.

Die Schwellenspannungen der Transistoren liegen ausnahmslos im positiven Bereich und deuten einen nicht vollständig gesperrten Kanal bei  $V_{\text{GS}} = 0 \text{ V}$  an. Über die größte Schwellenspannung verfügt der Transistor auf *Z5* mit  $9,8 \text{ V}$ . Seine beiden Pendanten auf *T5* und *T3* liegen dicht beieinander und weisen Werte von  $7,1 \text{ V}$  und  $7,4 \text{ V}$  auf. Einschränkend muss zur Beurteilung dieser Daten hinzugefügt werden, dass die Ladungsträgerbeweglichkeit bei den Transistoren eine Abhängigkeit von der Gate-Source-Spannung zeigt. In der Eingangskennlinie lässt sich dieses Verhalten in der Wurzelarstellung des Drain-Stromes in Abbildung 7.7 d identifizieren. Entgegen einem, im Idealfall konstanten linearen Anstieg der Wurzel des Drain-Stromes mit der Gate-Source-Spannung, ausgehend von  $0 \text{ V}$  in Richtung negativer Spannungen, ändert sich die Steigung für betragsmäßig große negative Gate-Source-Spannungen. Aufgrund dessen erschwert sich die Bestimmung der Schwellenspannung, da ihr Wert von der Position, an der die Tangente an die Kurve angelegt wird, abhängt.

Die Schwellenspannung der OFETs wird bei einer unbeabsichtigten Dotierung der organischen Schicht durch unbewegliche Ladungen im Dielektrikum oder an der Grenzfläche organischer Halbleiter/Dielektrikum bestimmt [28]. In deren Folge kann es – ähnlich wie in [212] – zu Wechselwirkungen mit dem Dielektrikum kommen. Ursache für die positive Schwellenspannung können aber auch im Pentacen verbliebene Verunreinigungen sein, die als Dotierstoff wirken. An der Oberfläche des acrylatfunktionalisierten Silans mit dem anorganischen Zusatz können chemische Endgruppen in Form von Silanolverbindungen (SiOH) oder ungesättigte Acrylatreste durch C=C-Doppelbindungen vorhanden sein. Infolge der OH-Gruppen verfügt das Dielektrikum über eine polare Oberfläche, aus der sich die hohe Schwellenspannung ergeben könnte. Auftretende Dipolkräfte resultieren in einem elektrischen Feld, das sich mit dem von außen angelegten Feld der Gate-Source-Spannung überlagert und auch ohne Gate-Source-Spannung einen Stromfluss zwischen Drain und Source zulässt. In [101] wird die positive Schwellenspannung generell mobilen  $\text{OH}^-$ -Ionen im Dielektrikum zugeschrieben, die beim Anlegen einer negativen Gate-Source-Spannung zur Grenzfläche des Dielektrikums driften.

### Analyse der Strommodulation

Aus der Eingangskennlinie lassen sich als weitere Parameter die Strommodulation und der Subschwellsenpannungsstromanstieg bestimmen. Die Strommodulation beträgt  $10^2$  bei dem Transistor auf T3, für die übrigen beiden liegt sie lediglich bei  $10^1$ . Beide Werte sind für den Einsatz in logischen Schaltungen viel zu klein. Die Ursache für die schlechten Werte sind einerseits in den großen *off*-Strömen der Transistoren zu finden. Andererseits wurden die Eingangskennlinien bei einer Drain-Source-Spannung von nur  $-5\text{ V}$  gemessen. Bei derart niedrigen Spannungen befinden sich die Transistoren noch im linearen Bereich, so dass beim Betrieb der OFETs im Sättigungsbereich auch größere *on*-Ströme mit verbesserten Werten für die Strommodulation zu erwarten sind. In Kapitel 7.4.4 wird diese Aussage anhand von Messwerten belegt.

Die OH-Gruppen an der Oberfläche des Gate-Dielektrikums beeinflussen nicht nur die Schwellenspannung des Transistors. Aufgrund ihrer polaren Wirkung an der Grenzfläche können sich dort Wassermoleküle ansammeln. Sie werden über Feuchtigkeit aus der Umgebungsluft an die Oberfläche oder sofern deionisiertes Wasser zur Reinigung eingesetzt wird, infolge der Prozessierung angelagert und können einen Leckstrom entlang der Oberfläche des Dielektrikums fließen lassen [223]. In der Literatur werden bei anorganischen Dielektrika zur Verbesserung der Strommodulation zum Teil Oberflächenbehandlungen durchgeführt. Die Behandlung mit ausgewählten, silanhaltigen Substanzen passiviert die OH-Gruppen an der Oberfläche, wodurch sich weniger *Traps* an der Grenzfläche zwischen Dielektrikum und organischem Halbleiter ausbilden [224, 225]. Aufgrund dessen wird der Leckstrom reduziert und die Strommodulation verbessert. Eigene Messungen an unbedampften Proben haben gezeigt, dass die Leckströme auf den polymeren Dielektrika erst nach dem Aufdampfen der Pentacen-Schicht auftreten. Daraus wird geschlossen, dass hier allein die mögliche Anwesenheit von Wassermolekülen auf der Oberfläche ohne die Pentacen-Schicht nicht zur Ausbildung von Leckströmen genügt.

### Ursachen für Gate-Leckströme

Im Kennlinienverlauf in den Abbildungen 7.7 a und b sind positive Ströme bei kleinen Drain-Source-Spannungen zu beobachten. Sie lassen sich als Leckströme durch das Gate-Dielektrikum

erklären und erhöhen den gemessenen *off*-Strom. Es bleibt die Frage, warum die Leckströme durch das Dielektrikum fließen können. Polymere Filme neigen vielfach dazu, nach dem Auftragen auf das Substrat sehr kleine Löcher, so genannte *Pinholes*, auszubilden. Bei für polymere Filme kleinen Schichtdicken unterhalb von 500 nm ist verstärkt mit *Pinholes* zu rechnen, insbesondere dann, wenn das zu beschichtende Substrat über eine raue Oberfläche und eine lokal variierende Oberflächenspannung verfügt. Bei lokal erhöhter Oberflächenspannung wird die Lackschicht dicker als in Abschnitten mit lokal geringerer Oberflächenspannung, bei denen es in unmittelbarer Nachbarschaft sogar bis zur Entnetzung kommen kann [184]. Auch Verunreinigungen auf der Oberfläche können die Oberflächenspannung beeinflussen und Krater bzw. *Pinholes* in der Isolationsschicht formen.

Reichen die kleinen Löcher bzw. Defekte im Bereich der Drain- und Source-Elektroden bis auf die Gate-Elektrode, lässt sich ein Kurzschluss mit großen Leckströmen bereits ohne aufgedampfte Pentacen-Schicht durch das Anlegen einer elektrischen Spannung nachweisen. Befinden sich dagegen die *Pinholes* im Aktivgebiet des Transistors, treten sie erst nach dem Aufdampfen der Pentacen-Schicht auf, wenn sich die kleinen halbleitenden Moleküle dort eingelagert haben. Messungen an den Proben haben ergeben, dass unbedampfte Strukturen keine nennenswerten Leckströme aufweisen, während bei den selben Bauelementen nach dem Bedampfen mit Pentacen Gate-Leckströme auftreten. Daher sind entweder Löcher im Aktivgebiet des Kanals vorhanden, oder aber die Gate-Leckströme bilden sich nach dem Aufdampfen des Pentacens aufgrund mobiler Ladungen im Dielektrikum aus.

Aus der Literatur ist auch bekannt, dass anorganische Dielektrika mit höherer Permittivität tendenziell über eine geringere Bandlücke als Siliziumdioxid verfügen [191]. Deshalb hängt der Gate-Leckstrom bei Oxiden von der Bandlücke des Dielektrikums und der Differenz zwischen Valenz- bzw. Leitungsband des Oxides zum HOMO bzw. LUMO des organischen Halbleiters ab [153]. In wie weit sich diese Daten auch auf die hier verwendeten polymeren Dielektrika bzw. auf Mehrkomponenten-Dielektrika übertragen lassen, ist an dieser Stelle schwer abschätzbar.

Untersuchungen an Transistorstrukturen, die vor dem Aufdampfen des Pentacens mit einer Gate-Spannung beaufschlagt werden, zeigen Gate-Leckströme im pA-Bereich. Nach dem Bedampfen selbiger Strukturen mit Pentacen werden Gate-Leckströme von mindestens mehreren 10 nA gemessen. Daher könnte obiger Aspekt ein Ansatzpunkt zur Erörterung dieser Leckströme sein. Außerdem würde plausibel, warum bei den Messungen ohne Pentacen nur selten Kurzschlüsse zum Gate auftreten, während nach dem Abscheiden des Halbleiters bei sehr vielen Strukturen die parasitären Leckströme zu beobachten sind. Liegt die Ursache für die Leckströme allein an den *Pinholes*, müssten unter der Voraussetzung einer statistischen Verteilung der *Pinholes* viel häufiger Strukturen mit Kurzschluss vom Drain- bzw. Source-Anschluss zum Gate gefunden werden. Dies war bei den Analysen aber nicht der Fall. Eine abschließende Erklärung für die auftretenden Gate-Leckströme erfordert weitere Untersuchungen.

### Subschwelligenspannungsstromanstieg

Als letzter Transistorparameter wird der Subschwelligenspannungsstromanstieg  $S$  untersucht. Bei dem vorgestellten Transistor auf  $Z5$  kann der Wert für  $S$  nicht bestimmt werden, weil der Unterschied zwischen *on*- und *off*-Strom lediglich  $10^1$  erreicht. Der Transistor auf  $T5$  erreicht eine größere Strommodulation, wenngleich der Wert in der selben Größenordnung liegt. Der Subschwelligenspannungsstromanstieg beträgt  $6,3 \text{ V/dek}$ . Demgegenüber zeigt der Transistor auf  $T3$  einen mit  $1,3 \text{ V/dek}$  sehr ausgeprägten Subschwelligenspannungsstromanstieg.

Aus Kapitel 3.6 sei noch einmal in Erinnerung gerufen, dass der Subschwelligensspannungsstromanstieg Aussagen zu *Traps* im leitfähigen Kanal an der Grenzfläche zwischen dem Dielektrikum und dem organischen Halbleiter zulässt [97]. Dagegen wird in [95] in erster Linie ein hoher Kontaktwiderstand für einen großen Subschwelligensspannungsstromanstieg verantwortlich gemacht, wodurch die Beurteilung der Grenzfläche über  $S$  erheblich erschwert wird. Die Betrachtung der Ausgangskennlinienfelder im Anlaufbereich der Transistoren bestätigt die Aussage aus [95], denn der Transistor auf  $T3$  zeigt ein lineares Anlaufverhalten und verfügt über einen geringen Subschwelligensspannungsstromanstieg. Dementsprechend lässt sein elektrisches Verhalten auf einen geringen Kontaktwiderstand schließen. Inwiefern der Wert zusätzlich durch *Trap*-Zustände an der Grenzfläche beeinflusst wird, lässt sich nicht abschätzen.

In der Literatur konnte in [225] durch eine Modifikation der Oberfläche des Gate-Dielektrikums die Anzahl der *Trap*-Zustände und damit gleichzeitig die Transistorperformance verbessert werden. Der Subschwelligensspannungsstromanstieg wurde dabei von 6,9 V/dek auf 2 V/dek reduziert. Die Ergebnisse basieren auf OFETs mit *Top*-Kontakten, folglich ist von einem wesentlich geringeren Einfluss des Kontaktwiderstands auszugehen, da der elektrische Kontakt von den Elektroden zum organischen Halbleiter nicht mehr von der Anlagerung der Moleküle an die Elektroden abhängt. Aus diesen Untersuchungen kann geschlossen werden, dass der Subschwelligensspannungsstromanstieg auch bei den OFETs als Maß für die *Trap*-Zustände an der Grenzfläche zum Dielektrikum dient. Allerdings kann sein Wert je nach Ausprägung des Kontaktwiderstands durch selbigen dominiert werden, wodurch die Aussagekraft zur Beschaffenheit der Grenzfläche in den Hintergrund gerät.

## Zusammenfassung

Ein eindeutiger Trend, welcher der drei vorgestellten Lacke hinsichtlich der Permittivität oder des anorganischen Zusatzes zu bevorzugen ist, lässt sich aus den ermittelten Transistorparametern nicht ableiten. Die Transistoren auf dem Lack mit dem Titandioxid-Zusatz zeigen eine kleinere Schwellenspannung als der Transistor auf dem Lack mit Zirkonoxid-Zusatz. Ein direkter Vergleich der Proben wird durch ihre Prozessierung erschwert, da die Pentacen-Schicht für jedes Dielektrikum in einem eigenen Prozess aufgedampft wurde. Daher können neben den Oberflächeneigenschaften die Depositionsbedingungen der Pentacen-Schicht zusätzliche Auswirkungen auf die Parameter haben. Besser wäre es, die Proben zukünftig gleichzeitig zu verdampfen, damit sich annähernd gleiche Depositionsbedingungen für den halbleitenden Film sicherstellen lassen. Als positives Fazit lassen sich insgesamt bessere Transistoreigenschaften auf diesem Dielektrikum festhalten, auch wenn bislang noch deutliches Verbesserungspotenzial für die Transistoren besteht.

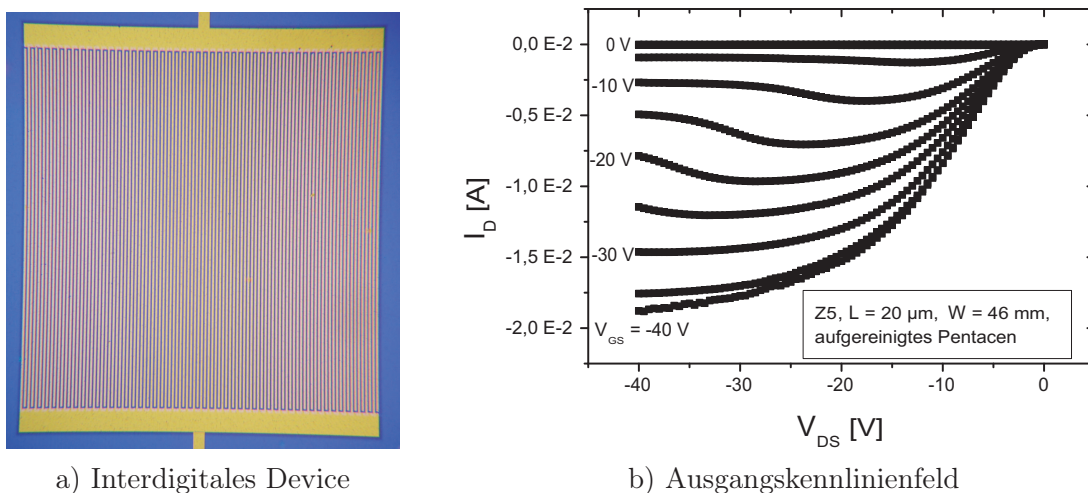
## 7.4.2 Power-OFET auf Nanokompositlack mit Si-Gate

Auf dem Nanokompositlack konnten in dieser Arbeit die bislang besten Transistoren erzielt werden. Da ihre elektrische Performance aber bei weitem noch nicht ausreicht, um sie in elektrischen Grundschaltungen einzusetzen, wird versucht die schaltbaren Ströme gemäß der *Shockley*-Gleichungen durch eine erheblich größere Kanalweite zu steigern. Aus diesem Grund werden einzelne Transistoren mit interdigital strukturierten Drain- und Source-Elektroden analog zu den OFETs aus Kapitel 7.4.1 gebaut.



Abweichend von den bisher vorgestellten Proben kommt hier durch mehrfache Dreizonen-sublimation aufgereinigtes Pentacen vom Fraunhofer-Institut in Dresden zum Einsatz. Es dient als Referenz, um zu beurteilen, ob sich durch gereinigtes Pentacen bessere Ladungsträgerbeweglichkeiten erzielen lassen oder die Schwellenspannung, einhergehend mit geringeren Sperrströmen durch den Transistorkanal im ausgeschalteten Zustand, reduziert werden kann.

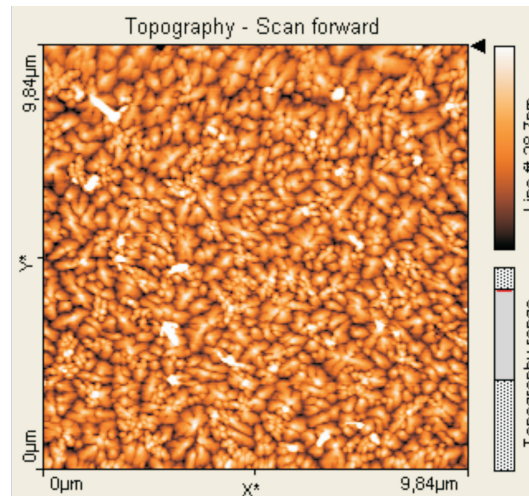
Die Abbildung 7.8 a zeigt einen Transistor mit interdigital strukturierten Elektroden. Der resultierende Transistorkanal verfügt über eine Kanallänge von  $20\ \mu\text{m}$  und eine Kanalweite von  $46,8\ \text{mm}$ . Sein Ausgangskennlinienfeld ist in Abbildung 7.8 b dargestellt und zeigt, dass der Transistor maximale Drain-Ströme bis  $-18\ \text{mA}$  bei einer Gate-Source- und Drain-Source-Spannung von  $-40\ \text{V}$  liefert. Das nichtlineare Anlaufverhalten deutet wieder einen nicht unerheblichen Kontaktwiderstand an, der sich auf die übrigen Transistorparameter auswirkt.



**Abbildung 7.8:** a) Transistor mit kammartig ineinander greifenden Drain- und Source-Elektroden. Die geometrischen Abmessungen des Transistorkanals betragen  $L = 20\ \mu\text{m}$  und  $W = 46,8\ \text{mm}$ . b) Ausgangskennlinienfeld dieses OFETs auf Siliziumsubstrat, das gleichzeitig als Gate-Elektrode dient. Die etwa  $30\ \text{nm}$  dicke Pentacen-Schicht wurde bei Raumtemperatur mit einer Aufdampftrate von circa  $0,1\ \text{nm/s}$  bei einem Kammerdruck von  $1 \cdot 10^{-6}\ \text{mbar}$  thermisch aufgedampft. Die Dicke der Nanokompositsschicht (Z5) beträgt ungefähr  $300\ \text{nm}$ .

Aus der bei einer Drain-Source-Spannung von  $-5\ \text{V}$  gemessenen Eingangskennlinie lässt sich eine Strommodulation von nahezu  $10^3$  ermitteln. Sie konnte damit durch die größere Kanalweite gesteigert werden, wird aber wie bei den vorherigen Proben durch einen hohen *off*-Strom geschmälert. Die Schwellenspannung konnte zu  $14,2\ \text{V}$  und der Subschwelligkeitsstromanstieg zu  $3,3\ \text{V/dek}$  bestimmt werden, während die Ladungsträgerbeweglichkeit nur  $0,006\ \text{cm}^2/\text{Vs}$  beträgt. Damit verfügt der Transistor im linearen Bereich über eine ähnliche Beweglichkeit wie der in Abbildung 7.7 a gezeigte Transistor auf Z5 im Sättigungsbereich. Zur Beurteilung der molekularen Ordnung im Pentacen-Film wurde seine Oberfläche im *Contact Mode* mit dem AFM abgescannet. Die Abbildung 7.9 veranschaulicht einen  $10\ \mu\text{m} \times 10\ \mu\text{m}$  großen Ausschnitt des Pentacen-Films, der über dendritisch verzweigte Kristallite bis zu einer Größe von mehr als  $1\ \mu\text{m}$  verfügt. Im Vergleich zum Pentacen-Film auf Polyimid (siehe Abbildung 7.5) haben sich auf dem Nanokompositmaterial kleinere Kristallite ausgebildet, seine Rauigkeit ist trotzdem geringer als die des Films auf Polyimid. Ein Grund für die bessere

Ladungsträgerbeweglichkeit auf dem Nanokompositlack könnte eine bessere Ausbildung der unteren Monolagen mit weniger Potenzialbarrieren im Pentacen-Film sein.



**Abbildung 7.9:** Die AFM-Aufnahme veranschaulicht das Pentacen-Wachstum im halbleitenden Kanal des Transistors mit  $L = 20 \mu\text{m}$  und  $W = 46,8 \text{ nm}$ . Die Parameter des Abscheidvorgangs sind in der Bildunterschrift von Abbildung 7.8 aufgeführt.

## Zusammenfassung

Mit den interdigital strukturierten Elektroden wurden Transistoren hergestellt, die bedingt durch ihr größeres Verhältnis von Kanalweite zu Kanallänge betragsmäßig größere Drain-Ströme treiben können. Eine deutliche Verbesserung der Transistoreigenschaften durch die Verwendung von aufgereinigtem Pentacen konnte bei den gemessenen Parametern Schwellenspannung, Strommodulation und Ladungsträgerbeweglichkeit nicht beobachtet werden. Erstmals wurde die Oberfläche des Pentacen-Films auf dem Nanokompositlack in Form von AFM-Aufnahmen visualisiert. Die Bilder zeigen ein dendritisches Kristallwachstum mit Kristalliten, deren Durchmesser mehr als  $1 \mu\text{m}$  betragen kann.

### 7.4.3 Sauerstoffplasmabehandlung

In der Literatur sind bei der Herstellung organischer Feldeffekt-Transistoren zum Teil unterschiedliche Verfahren zur Vorbehandlung des Gate-Dielektrikums sowie der Drain- und Source-Elektroden beschrieben, um die Transistorcharakteristik zu verbessern. An dieser Stelle sollen die Auswirkungen eines Sauerstoffplasmas auf die Oberfläche des Dielektrikums und die Gold-elektroden mit Blick auf die Transistorparameter untersucht werden.

Für diese Untersuchungen werden Proben herangezogen, die abgesehen von der Vorbehandlung im Sauerstoffplasma und dem abschließenden Aufdampfen des Pentacens identisch zu den Proben aus Kapitel 7.4.1 prozessiert wurden. Dadurch wird ein direkter Vergleich zwischen Transistoren ohne und mit Vorbehandlung möglich. Vor der Deposition der organischen Schicht im Hochvakuum werden die Proben einzeln im Sauerstoffplasma eines Parallelplattenreaktors (Plasmaätzer der Firma *Electrotech PE 660*) für 20 s bei 100 W vorbehandelt. Der Sauerstofffluss ist dabei auf 15 sccm eingestellt, der Kammerdruck beträgt 800 mTorr. Nach

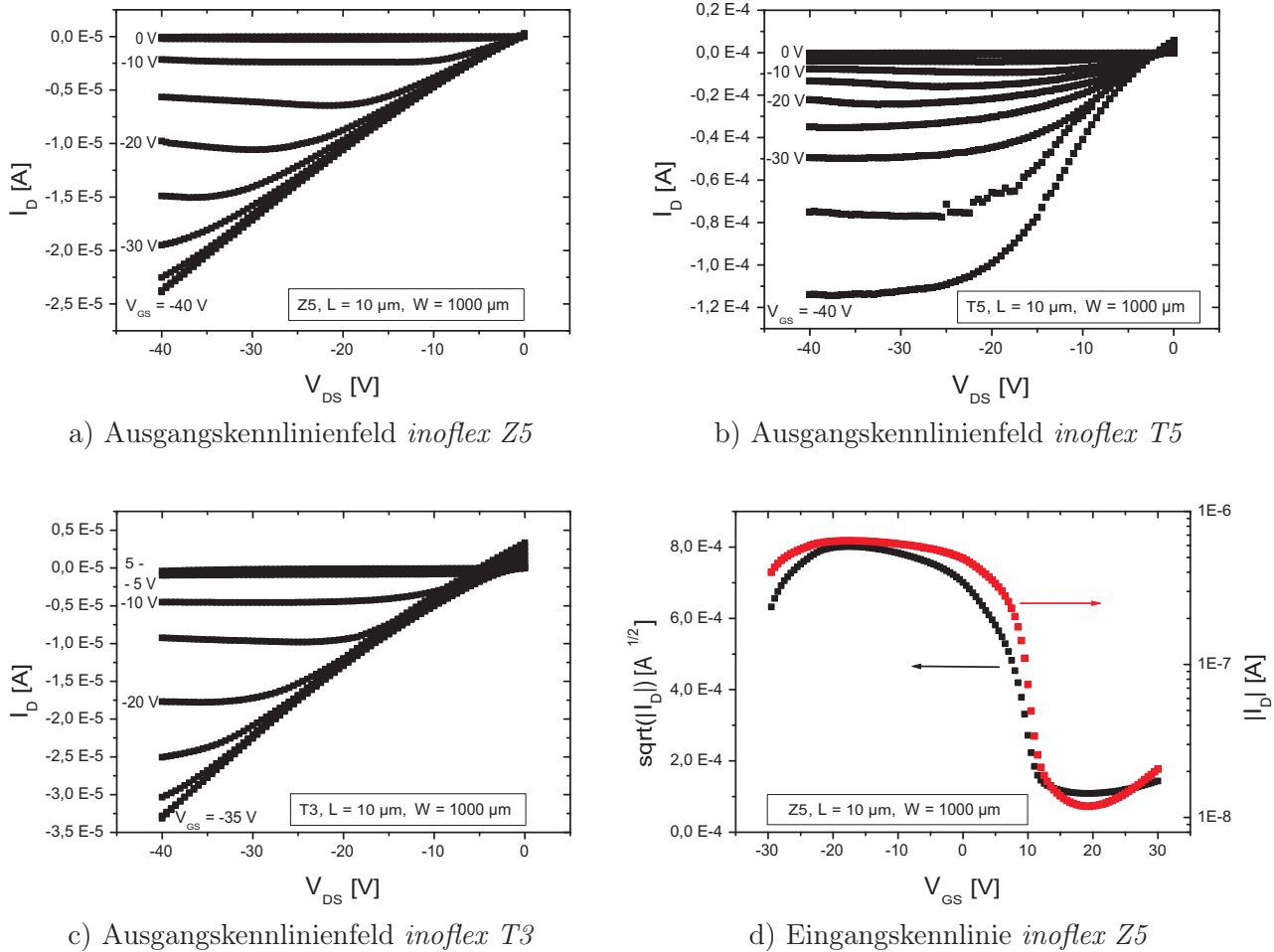
der Plasmabehandlung werden sie umgehend in die Aufdampfanlage eingebaut. Ähnlich wie bei den Referenztransistoren aus Kapitel 7.4.1 erfolgt das Bedampfen der Proben mit Pentacen im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6}$  mbar mit einer Abscheiderate von etwa 0,1 nm/s. Die halbleitenden Filme auf den Lacken *T3* und *T5* sind etwa 30 nm dick, die Schicht auf *Z5* ist ungefähr 35 nm stark.

### Betrachtung der Ausgangskennlinienfelder

In Abbildung 7.10 a–c sind die Ausgangskennlinienfelder von drei Transistoren mit einer Kanal­länge von 10  $\mu\text{m}$  und einer Kanal­weite von 1000  $\mu\text{m}$  auf den drei unterschiedlichen Nanokompo­sitlacken, die mit einem Sauerstoffplasma vorbehandelt wurden, gegenübergestellt. Der Tran­sis­tor auf *Z5* kann einen maximalen Drain-Strom von  $-23 \mu\text{A}$  bei einer Gate-Source- und Drain-Source-Spannung von  $-40 \text{ V}$  liefern. Demgegenüber ist bei dem Transistor auf *T5* ein Drain-Strom von  $-113 \mu\text{A}$  bei jeweils  $-40 \text{ V}$  Gate-Source- und Drain-Source-Spannung zu ver­zeichnen. Verbleibt noch der Transistor auf *T3* mit einem maximalen Strom von  $-32 \mu\text{A}$  bei einer Gate-Source-Spannung von  $-35 \text{ V}$  und einer Drain-Source-Spannung von  $-40 \text{ V}$ . An­hand der Linkskrümmung der Messkurven in Abbildung 7.10 a–c lässt sich analog zu den bis­her vorgestellten OFETs die Ausbildung einer großen Ladungsträgerinjektionsbarriere an den gesputterten Goldkontakten ablesen.

In [199] wird über die Folgen einer Sauerstoffplasmaanwendung auf die Goldkontakte berichtet. Gemäß des Berichtes der Autoren führt das Sauerstoffplasma, bedingt durch die hohe Elek­tronegativität des Sauerstoffs, zur Oxidation der Goldkontakte. Da Goldoxid über eine hohe Austrittsarbeit verfügt, kommt es zu einer Verminderung der Ladungsträgerinjektionsbarriere für die in den organischen Halbleiter zu injizierenden Löcher. Neben der Austrittsarbeit wirkt sich die Plasmabehandlung auf die Oberflächenenergie der Goldelektroden und damit auf die Anlagerung der organischen Moleküle an die Kontakte aus. Während reines Gold unpolar ist, weist Goldoxid bedingt durch die polare Gold-Sauerstoffverbindung eine Polarität auf. Verbesserungen der Device-Performance organischer Transistoren nach einer Sauerstoffplas­mabehandlung werden deshalb häufig auf die reduzierte Pentacen-Goldwechselwirkung, die die Kristallinität des Pentacens bei der Abscheidung verbessert, zurückgeführt.

Ein Vergleich der Ausgangskennlinien untereinander in Abbildung 7.10, aber auch mit Abbil­dung 7.7, zeigt in Form der unterschiedlichen Linkskrümmungen im Anlaufbereich der Kenn­linien weiterhin die stark variierende Ladungsträgerinjektionsbarriere. Dabei verhalten sich die Kennlinien im linearen Betriebsbereich des Transistors in den Abbildungen 7.7 b und 7.10 b auf *T5* bzw. in den Abbildungen 7.7 c und 7.10 c auf *T3* stark gegenläufig. Die Barriere der plasma­behandelten Transistoren auf *T3* verschlechtert sich erheblich, während die OFETs mit Sauer­stoffplasma auf *T5* auf eine Verbesserung schließen lassen. Diese Hürde für die Ladungsträger wird in erster Linie durch die zufällig verteilte Anlagerung der Pentacen-Moleküle bestimmt. Dabei erschweren die bei den gesputterten Kontakten zum Teil vorhandenen Abschattungs­effekte das Zustandekommen des Kontaktes zwischen dem Metall und dem organischen Halb­leiter zusätzlich. Dementsprechend lässt sich vorerst weder eine eindeutige Abhängigkeit der Injektionsbarriere vom anorganischen Zusatz im Nanokompositlack noch von der Sauerstoff­plasmabehandlung ablesen.



**Abbildung 7.10:** Drei Ausgangskennlinienfelder einer Transistorgeometrie mit einer Kanallänge von  $10\ \mu\text{m}$  und einer Weite von  $1000\ \mu\text{m}$  auf den Lacken Z5 (a), T5 (b) und T3 (c). Vor dem Aufdampfen der etwa  $30 - 35\ \text{nm}$  dicken Pentacen-Schicht im Hochvakuum bei  $1 \cdot 10^{-6}\ \text{mbar}$  und einer Rate von etwa  $0,1\ \text{nm/s}$ , wurden die Proben  $20\ \text{s}$  im Sauerstoffplasma bei  $100\ \text{W}$  vorbehandelt. Das Gold für die Drain- und Source-Kontakte wurde aufgesputtert. In d) ist exemplarisch die Eingangskennlinie des Transistors auf Z5 abgebildet.

### Vergleich ausgewählter Transistorparameter

Für die weiteren Betrachtungen sind einige ausgewählte Parameter der ohne bzw. mit einem Sauerstoffplasma vorbehandelten Transistoren in Tabelle 7.2 gegenübergestellt. Die zur Ermittlung der Parameter benötigten Eingangskennlinien wurden analog zu Kapitel 7.4.1 bei einer Gate-Source-Spannung von  $-5\ \text{V}$  mit allen daraus folgenden Konsequenzen aufgezeichnet. Werden zunächst die maximalen Drain-Ströme betrachtet, so kann bei den plasmabehandelten Proben mit T5 und T3 eine Verbesserung des Drain-Stromes beobachtet werden, der sich auf T5 in Relation zum unbehandelten Lack annähernd verdoppelt. Demgegenüber kann die vorbehandelte Probe auf Z5 nur einen kleineren Strom als die unbehandelte Probe liefern. Zur Untersuchung dieses Verhaltens wirft sich die Frage auf, welchen Effekt das Sauerstoffplasma ausübt und inwieweit sich dieser Effekt auf die Eigenschaften der Transistoren auswirkt. Exakt extrahieren lassen sich die Auswirkungen bei diesen Proben aber nicht, solange die ermittelten

Parameter durch hohe Ladungsträgerinjektionsbarrieren, dominiert durch Abschattungseffekte an den gesputterten Kontakten, geprägt sind.

**Tabelle 7.2:** Gegenüberstellung ausgewählter Transistorparameter von OFETs auf Nanokompositlack ohne und mit Sauerstoffplasmabehandlung vor dem Aufdampfen des Pentacens.

Dielektrikum	$I_D(I_{on})$ [ $\mu\text{A}$ ]		$V_{th}$ [V]		$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	
	ohne/	mit Plasma	ohne/	mit Plasma	ohne/	mit Plasma
<i>inoflex Z5</i>	−32	−23	9,8	12,5	0,009	0,005
<i>inoflex T5</i>	−65	−113	7,4	23,8	0,02	0,043
<i>inoflex T3</i>	−27	−32	7,1	13	0,022	0,012

Bei den in Tabelle 7.2 aufgeführten Transistoren auf den Isolationslacken *Z5* und *T5* ändert sich die Ladungsträgerbeweglichkeit erwartungsgemäß entsprechend des maximalen Drain-Stromes. Somit lässt sich die Verbesserung der Drain-Ströme durch eine Änderung der Morphologie im Pentacen-Film erklären. Im Gegensatz dazu steigt der maximale Drain-Strom bei den Transistoren auf *T3*, gleichzeitig kann jedoch nach der Plasmabehandlung nur noch eine etwa halb so große Ladungsträgerbeweglichkeit ermittelt werden. Aufgrund des nichtlinearen Anlaufverhaltens im Ausgangskennlinienfeld ist von einer ungünstigen Anlagerung der Pentacen-Moleküle an die Kontakte auszugehen, die zu einer Zunahme des Kontaktwiderstands führt und damit die Ladungsträgerbeweglichkeit herabsetzt.

Da die Transistoren auf *T5* eine verbesserte Ladungsträgerbeweglichkeit aufweisen, lässt sich von der Plasmabehandlung eine Verbesserung des Pentacen-Wachstums auf dem Lack ableiten. Noch ausstehende Untersuchungen des Pentacen-Films, beispielsweise mit einem AFM, könnten in Zukunft diese Fragestellung beantworten. Gemäß der Ausgangskennlinien mit einem verbesserten Verhalten im Anlaufbereich des Transistors ist von einer Abnahme der Ladungsträgerinjektionsbarriere auszugehen, wobei sich die Abnahme der Barriere hier nicht eindeutig der Plasmabehandlung zuordnen lässt.

Der Vergleich der Transistorparameter zeigt weiterhin, dass sich das Sauerstoffplasma ganz entscheidend auf die Schwellenspannung auswirkt (siehe Tabelle 7.2). Sie weist bei den mit dem Sauerstoffplasma behandelten Transistoren erheblich größere Werte auf. Beim Transistor auf *T5*, dessen Drain-Strom durch das Plasma nahezu verdoppelt werden konnte, ergibt sich eine etwa drei mal größere Schwellenspannung als ohne Vorbehandlung. Die größere positive Schwellenspannung lässt auf mobile  $\text{OH}^-$ -Ionen auf dem Dielektrikum schließen [101]. In Folge der Sauerstoffplasmabehandlung eines Siliziumsubstrates wird die Dichte der OH-Gruppen auf Silizium erhöht [162]. Da hier jedoch ein organisches-anorganisches Nanokompositmaterial zur Anwendung kommt, kann davon ausgegangen werden, dass nach der Plasmabehandlung, vergleichbar zu den Ergebnissen in [226] auf einem anderen polymeren Dielektrikum, verstärkt OH-Gruppen (z. B. in Form der Silanolkomponente) zu finden sind, die den Anstieg der Schwellenspannung verursachen. Tritt gleichzeitig eine Modifikation der Ladungsträgerdichte im Transistorkanal, analog zu einer extern angelegten Gate-Source-Spannung, ein, wäre dieser Effekt eine Erklärung für die große Steigerung des Drain-Stromes beim Transistor auf *T5*.

Die weiteren Transistorparameter der vorbehandelten OFETs sind in Tabelle 7.3 zusammengefasst. Aus ihr wird ersichtlich, dass durch die Sauerstoffplasmabehandlung trotz einer deutlichen Steigerung des maximalen Drain-Stromes auf dem Dielektrikum *inoflex T5* keine Verbesserung der Strommodulation eingetreten ist. Daher muss von einem weiteren Anstieg des

Leckstromes ausgegangen werden. Als Ursache für die schlechten Parameter Strommodulation und Subschwelligenspannungsstromanstieg lassen sich die selben Argumente wie in Kapitel 7.4.1 anführen.

**Tabelle 7.3:** Gegenüberstellung der Transistorparameter einer Teststruktur mit einer Kanallänge von 10  $\mu\text{m}$  und einer Kanalweite von 1000  $\mu\text{m}$  auf den unterschiedlichen Nanokompositlacken mit Silizium-Gate. Die Teststrukturen wurden vor dem Aufdampfen des Pentacens einer Sauerstoffplasmabehandlung für 20 s bei 100 W unterzogen.

Dielektrikum	$\epsilon_i$	$t_i$ [nm]	$I_D(I_{\text{on}})$ [ $\mu\text{A}$ ]	$I_{\text{on}}/I_{\text{off}}$	$V_{\text{th}}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
<i>inoflex Z5</i>	9	300	-23	$>10^1$	12,5	0,005	4,2
<i>inoflex T5</i>	9,5	300	-113	$>10^1$	23,8	0,043	6
<i>inoflex T3</i>	12	200	-32	$>10^1$	13	0,012	undef.

## Fazit

Die Sauerstoffplasmabehandlung kann zu einer Steigerung des maximalen Drain-Stromes führen. Sie fördert die Bildung von OH-Gruppen an der Oberfläche des Gate-Dielektrikums und lässt die Grenzfläche hydrophiler werden. Gleichzeitig ist aufgrund der höheren Dichte an OH-Gruppen ein Anstieg der Schwellenspannung zu größeren positiven Werten zu verzeichnen. Ein Trend zur Absenkung der Potenzialbarriere aufgrund einer verbesserten Anlagerung der Pentacen-Moleküle an die Goldkontakte bzw. durch die größere Austrittsarbeit von Goldoxid an der Kontaktoberfläche, konnte nicht beobachtet werden. Hier könnte sich die Strukturierung der Kontakte mittels *Lift-off* in Verbindung mit den gesputterten Goldschichten negativ auswirken. Abschattungseffekte an den Kontaktflanken könnten eine direkte Anbindung des organischen Halbleiters an die Kontakte verhindern und den Kontaktwiderstand dominieren, so dass die mögliche Verbesserung der Kennlinien aufgrund des Sauerstoffplasmas nicht zur Geltung kommt. Abgesehen von der Schwellenspannung verfügt der Transistor auf *T5* über die besten elektrischen Parameter der drei vorgestellten Transistoren. Für die Verwendung derartiger Transistoren in einfachen Grundschaltungen sind die elektrischen Parameter jedoch weiter zu optimieren.

### 7.4.4 Nanokompositlack auf frei beschaltbarem Metall-Gate

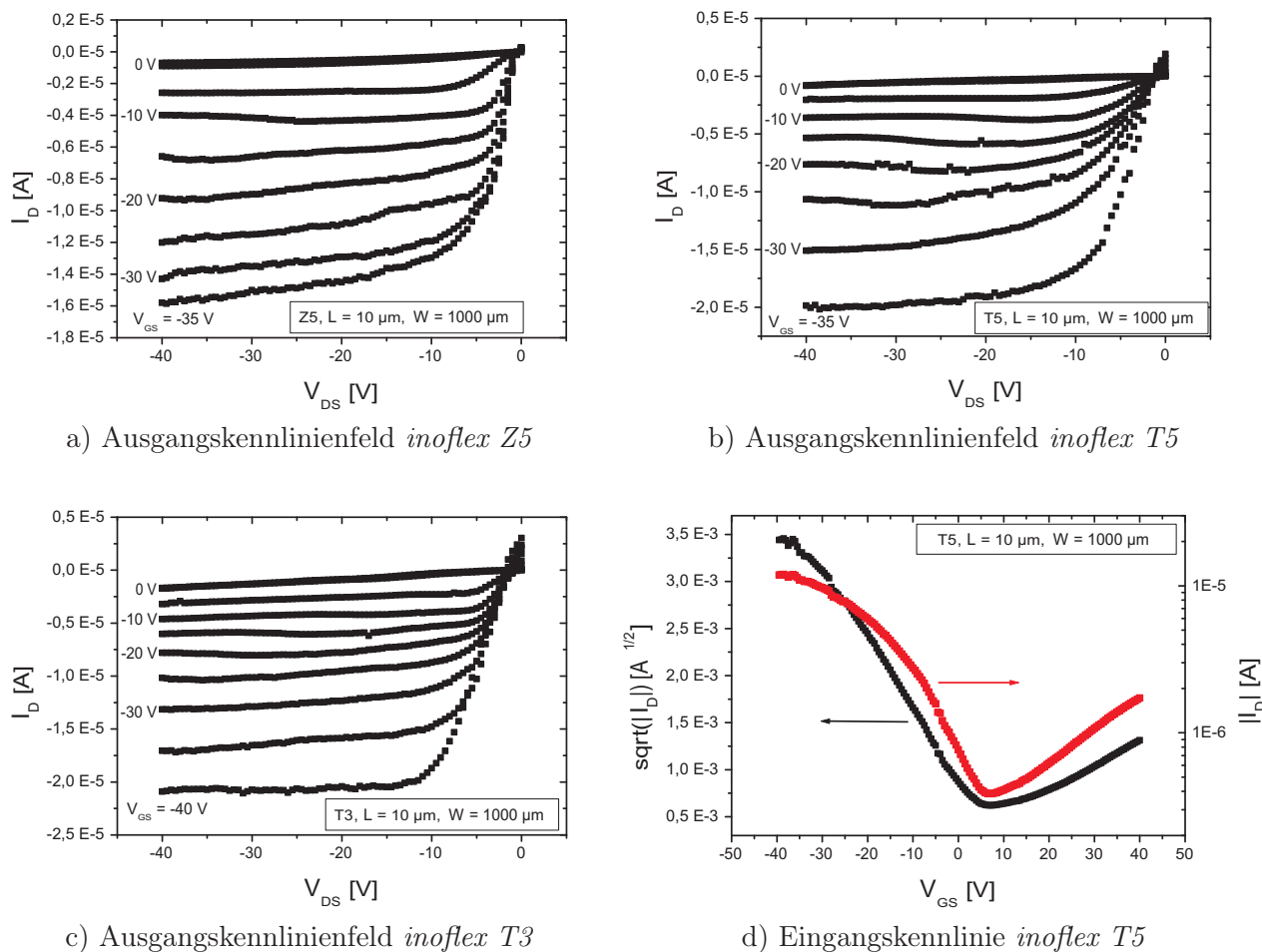
Die Ergebnisse der Transistoren auf dem organisch-anorganischen Nanokompositmaterial verstärken die Aussicht, Transistoren auch auf Foliensubstraten herstellen zu können, zumal die Verarbeitungstemperaturen für das Auftragen des Dielektrikums geradezu prädestiniert sind. Im Gegensatz zu den bisher vorgestellten Transistoren auf Siliziumsubstrat, erfordern die Bauelemente auf Folie in jedem Fall eine metallische Gate-Elektrode. Daher werden hier Transistoren auf einem oxidierten Siliziumsubstrat gemäß Abbildung 2.1 a mit elektrisch voneinander isolierten, metallischen Gate-Elektroden als Vorstufe für die Bauelemente auf Folien untersucht. Damit lassen sich die Ergebnisse auch für die Herstellung einfacher Grundschaltungen auf Siliziumsubstrat verwerten. Der Prozessablauf zur Herstellung der Transistoren ist in Kapitel 6.6.2 beschrieben. Eine detaillierte Beschreibung der Strukturierung des Dielektrikums beinhaltet Kapitel 6.3.

Für die Untersuchungen werden Transistoren mit einem 80 nm dicken, nasschemisch strukturierten Titan-Gate prozessiert. Die Gate-Elektroden sind vom Siliziumsubstrat über eine Siliziumdioxidschicht isoliert, die auch den elektrischen Kurzschluss der Transistoren untereinander über das Substratmaterial verhindert. Das Nanokompositmaterial wird analog zu den Teststrukturen in Kapitel 7.4.1 aufgeschleudert und gehärtet. Die Angaben zur Schichtdicke stammen aus dem Randbereich der Wafer, in denen sich der Lack im direkten Kontakt zum Siliziumdioxid befindet. Da keine zerstörungsfreien Messungen der Schichtdicke erfolgen konnten, wurden Messungen der Schichtdicke nur außerhalb der Transistoren im Feldbereich durchgeführt. Dementsprechend lässt sich die Schichtdicke des Nanokompositlacks über dem Gate-Metall nicht exakt vorhersagen. Aufgrund der einebnenden Wirkung des aufgeschleuderten Nanokompositlacks kann davon ausgegangen werden, dass die Schichtdicke über den vergleichsweise kleinen Gate-Elektroden, den Aktivgebieten der Transistoren, etwas geringer ist als im Feldbereich. Trotzdem werden die im Feldbereich ermittelten Zahlenwerte für die weiteren Betrachtungen verwendet. Als Folge dieses systematischen Fehlers könnte die Ladungsträgerbeweglichkeit, die sich proportional zur Dicke des Gate-Dielektrikums verhält, schätzungsweise um bis zu 20% zu groß bestimmt worden sein. Bedingt durch die sehr kleinen erzielten Beweglichkeiten, die durch den hohen Kontaktwiderstand an den Elektroden geprägt sind, dürften die Auswirkungen dieses Fehlers aber eher eine untergeordnete Rolle spielen.

Die Abbildungen 7.11 a–c veranschaulichen die Ausgangskennlinienfelder von drei Transistoren mit frei ansteuerbarer Titan-Gate-Elektrode. Das verwendete Pentacen wurde für diese Untersuchungen von der Firma *Riedel-de Haën* geliefert und verfügt über eine Reinheit von mehr als 98% [207]. Damit kann es noch viele Verunreinigungen enthalten, in deren Folge beispielsweise höhere *off*-Ströme zu erwarten sind. Anhand dieses Pentacens soll überprüft werden, wie stark sich der Grad der Verunreinigungen auf den *off*-Strom der Transistoren und infolge dessen auf die Strommodulation auswirkt. Außerdem werden die Teststrukturen vor dem Bedampfen mit Pentacen wieder für 20 s bei 100 W einer Sauerstoffplasmabehandlung im Plasmaätzer unterzogen, um die Ladungsträgerinjektionsbarriere an den Elektroden zu reduzieren und die Transistorperformance zu steigern. In Abbildung 7.11 d ist die im Sättigungsbereich des Transistors bei einer Drain-Source-Spannung von  $-30$  V gemessene Eingangskennlinie dargestellt.

Der in Abbildung 7.11 a vorgestellte Transistor mit einer Kanallänge von  $10\ \mu\text{m}$  und einer Weite von  $1000\ \mu\text{m}$  auf *inoflex Z5* wurde unabhängig von den übrigen beiden Proben mit Pentacen bedampft und liefert einen maximalen Drain-Strom von  $-15,7\ \mu\text{A}$  bei einer Gate-Source-Spannung von  $-35$  V und einer Drain-Source-Spannung von  $-40$  V. Dagegen wurden die beiden Teststrukturen auf den Lacken *inoflex T5* und *inoflex T3* gleichzeitig im Hochvakuum mit Pentacen beschichtet, so dass von annähernd identischen Wachstumsbedingungen ausgegangen werden kann. Der Transistor auf *T5* treibt einen maximalen Drain-Strom von  $-19,7\ \mu\text{A}$  bei  $-35$  V Gate-Source-Spannung und  $-40$  V Drain-Source-Spannung. Indessen ist für die Struktur auf *T3* eine Gate-Source-Spannung von  $-40$  V erforderlich, um mit  $-20,6\ \mu\text{A}$  annähernd den gleichen Strom steuern zu können.

Alle drei Ausgangskennlinien weisen ein gutes lineares Verhalten im Anlaufbereich der Kennlinie auf. Daher ist davon auszugehen, dass sich im Vergleich zu den Transistoren vorhergehender Kapitel höchstens eine sehr kleine Ladungsträgerinjektionsbarriere ausgebildet hat. Außerdem kann in allen drei Ausgangskennlinien ein frühzeitig einsetzendes Sättigungsverhalten beobachtet werden. Der gute Verlauf der Kennlinien wird jedoch durch Leckströme getrübt. Dies liegt zum einen an den parasitären Strömen durch das Gate-Dielektrikum, die sich besonders in Abbildung 7.11 in Form von positiven Drain-Strömen bei Drain-Source-Spannungen um  $0$  V äußern. Zum anderen fließen noch sehr große, von der Gate-Source-Spannung abhängige



**Abbildung 7.11:** Drei Ausgangskennlinienfelder einer Transistorgeometrie mit  $L = 10 \mu\text{m}$  und  $W = 1000 \mu\text{m}$  auf den Lacken Z5 (a), T5 (b) und T3 (c) mit frei beschaltbarem Titan-Gate. Vor dem Aufdampfen der etwa 30 – 33 nm dicken Pentacen-Schicht im Hochvakuum bei  $7 \cdot 10^{-7} - 1 \cdot 10^{-6}$  mbar und einer Rate von etwa 0,1 nm/s, wurden die Proben im Sauerstoffplasma für 20 s bei 100 W vorbehandelt. Das Gold für die Drain- und Source-Kontakte wurde aufgesputtert. In d) ist exemplarisch die Eingangskennlinie des Transistors auf T5 abgebildet.

Sperrströme, die beispielsweise bis zu  $-2 \mu\text{A}$  bei 0 V Gate-Source- und  $-40$  V Drain-Source-Spannung betragen können. Eine Ursache für die hohen Sperrströme könnten im organischen Halbleiter verbliebene Verunreinigungen sein, die in einer unbeabsichtigten Dotierung resultieren.

### Vergleich der Schwellenspannung

Eine Übersicht der erzielten Transistorparameter beinhaltet die Tabelle 7.4. Hervorzuheben ist die Schwellenspannung der OFETs, die trotz der Plasmabehandlung im Rahmen der Messgenauigkeit weitgehend vergleichbare Werte zu den Transistoren in Kapitel 7.4.1 annimmt, die keine Plasmabehandlung erfahren haben. Allerdings lassen sich die ermittelten Werte nicht direkt vergleichen, da die Eingangskennlinien der bisherigen Untersuchungen bei einer Drain-Source-Spannung von lediglich  $-5$  V aufgenommen wurden. In den vorherigen Kapiteln wurde



bereits darauf hingewiesen, dass sich die Transistoren bei derart kleinen Spannungen noch nicht in Sättigung befinden. Dagegen wurden die in diesem Kapitel vorgestellten Parameter aus den bei  $-30\text{ V}$  Drain-Source-Spannung aufgezeichneten Eingangskennlinien berechnet und sind damit konform zu den in [90] vorgeschlagenen Messvorschriften.

**Tabelle 7.4:** Gegenüberstellung der Transistorparameter einer Teststruktur mit einer Kanallänge von  $10\text{ }\mu\text{m}$  und einer Kanalweite von  $1000\text{ }\mu\text{m}$  auf den unterschiedlichen Nanokompositlacken mit Titan-Gate, die vor dem Aufdampfen des Pentacens einer Sauerstoffplasmabehandlung für  $20\text{ s}$  bei  $100\text{ W}$  unterzogen wurden.

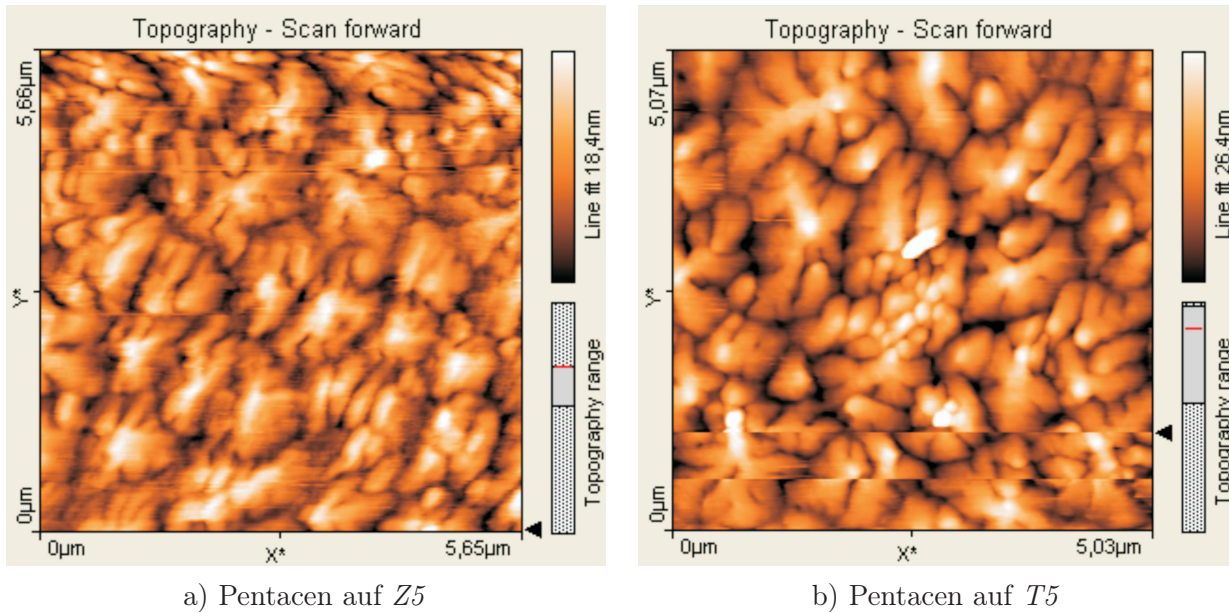
Dielektrikum	$\epsilon_i$	$t_i$ [nm]	$I_D(I_{\text{on}})$ [ $\mu\text{A}$ ]	$I_{\text{on}}/I_{\text{off}}$	$V_{\text{th}}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
<i>inoflex Z5</i>	9	300	$-15,7$	$>10^1$	7,2	0,002	undef.
<i>inoflex T5</i>	9,5	300	$-19,7$	$>10^1$	10	0,005	undef.
<i>inoflex T3</i>	12	200	$-20,6$	$>10^1$	9	0,003	undef.

### Ladungsträgerbeweglichkeit und Filmmorphologie

Wie in Tabelle 7.4 zu sehen ist, verfügt der Transistor auf dem Lack *inoflex T5* mit  $0,005\text{ cm}^2/\text{Vs}$  über eine mehr als doppelt so große Ladungsträgerbeweglichkeit wie der Transistor auf *inoflex Z5*. Anhand von AFM-Aufnahmen, bei denen etwa  $5\text{ }\mu\text{m} \times 5\text{ }\mu\text{m}$  große Ausschnitte der beiden Pentacen-Filme im *Contact Mode* abgetastet wurden, sollte untersucht werden, ob Differenzen in der Morphologie der beiden, in aufeinander folgenden Aufdampfprozessen beschichteten Proben, zu beobachten sind. In Abbildung 7.12 sind die sich ergebenden Bilder der Filmoberfläche mit dendritischen Kristalliten abgebildet. Die Kristallite erreichen auf dem Lack *Z5* (Abbildung 7.12 a) Durchmesser von bis zu  $1,2\text{ }\mu\text{m}$ , während die Kristallite auf *T5* eine maximale Größe von etwa  $1,8\text{ }\mu\text{m}$  annehmen. Auffällig zeigt sich das Höhenprofil der beiden Aufnahmen. Auf dem Lack *Z5* sind die Kristallite gleichmäßiger in die Höhe gewachsen und weniger verzweigt als beim Pentacen-Film auf *T5*. Aufgrund der kleineren Abmessungen der Kristallite auf *Z5* sind im organischen Halbleiter mehr Potenzialbarrieren und Gitterversetzungen zwischen den Kristalliten vorzufinden. Gleichzeitig ist aber ihr Höhenprofil kleiner, dennoch scheint dieser Aspekt bei den ermittelten Ladungsträgerbeweglichkeiten keine Auswirkungen zu haben. Es muss davon ausgegangen werden, dass auch hier der Kontaktwiderstand einen entscheidenden Einfluss auf die Beweglichkeit hat.

Entgegen den Erwartungen lassen sich bei den Transistoren mit den relativ großen Geometrieabmessungen der Kristallite, in denen eine hohe Ladungsträgerbeweglichkeit vorherrscht, im halbleitenden Kanal nur kleine Beweglichkeiten ermitteln. Aufgrund des angesprochenen Höhenwachstums ist von Fehlstellen bzw. Gitterversetzungen in den für den Ladungstransport entscheidenden unteren Monolagen des Pentacen-Films auszugehen. Es bilden sich Potenzialbarrieren und Ladungsträgerfallen zwischen benachbarten Kristalliten aus, die den Ladungstransport im halbleitenden Kanal hemmen.

Abschließend sei noch der Transistor auf *T3* betrachtet, der gleichzeitig mit dem OFET auf *T5* bedampft wurde, um identische Aufdampfbedingungen voraussetzen zu können. Trotz übereinstimmender Depositionsbedingungen verfügt er mit  $0,003\text{ cm}^2/\text{Vs}$  über eine nur etwa halb so große Ladungsträgerbeweglichkeit, wie der Transistor auf *T5*. Neben den erwähnten Störungen im Pentacen-Film könnte auch eine schlechtere Anlagerung der Moleküle an die gesputterten



a) Pentacene auf Z5

b) Pentacene auf T5

**Abbildung 7.12:** Die AFM-Aufnahmen zeigen das Pentacene-Wachstum auf den Lacken *inoflex Z5* (a) und *inoflex T5* (b) nach einer Vorbehandlung mit Sauerstoffplasma im Plasmaätzer für 20 s bei 100 W.

Kontakte eine Ursache für die kleinere Beweglichkeit sein. Möglicherweise sind die Kontakte nicht so gut geformt, wie die Elektroden des aufgezeigten Transistors auf T5. Daher können sich die mehrfach erwähnten Abschattungseffekte, aber auch Ladungsträgerfallen an den Elektroden vermindert auf die Transistoreigenschaften auswirken.

### Strommodulation und Sperrstrom

Die in diesem Kapitel vorgestellten Transistoren verfügen alle über eine sehr schlechte Strommodulation, die lediglich etwas größer als 10 ist. Ihre Ursache liegt vornehmlich in den hohen Sperrströmen, die durch den Transistor im ausgeschalteten Zustand fließen. Bedingt durch die schlechte Strommodulation wird ein verwertbarer Subschwellsenpannungsstromanstieg verhindert. Der in der Literatur in [97] prognostizierte Rückschluss auf die sich im organischen Halbleitermaterial an der Grenzfläche zum Gate-Dielektrikum ausbildenden *Traps* erscheint hier nicht zulässig, da die Strommodulation in erster Linie durch den hohen Sperrstrom geschmälert wird (siehe auch 7.11 d).

### Zusammenfassung

Die Transistoren mit frei ansteuerbarer Titan-Gate-Elektrode auf den drei vorgestellten Nanokompositmaterialien zeigen akzeptable Ausgangskennlinienfelder. Im Gegensatz zu den OFETs mit Silizium-Gate verfügen die Kennlinien alle über ein lineares Anlaufverhalten. Dies lässt auf eine gute Anlagerung des Pentacens an die Kontakte schließen, obwohl die Goldschicht für die Drain- und Source-Kontakte aufgesputtert wurde. Jedoch sind die Transistorparameter der OFETs, insbesondere die Strommodulation, für den technischen Einsatz in logischen Grundschaltungen weiter zu verbessern, um sicher zwischen den elektrischen *High-* und *Low-*Pegeln

unterscheiden zu können. Trotz der Sauerstoffplasmabehandlung hat sich die Schwellenspannung im Vergleich zu den Transistoren mit Silizium-Gate ohne Plasmabehandlung nicht gravierend verändert. AFM-Aufnahmen des untersuchten Pentacen-Films zeigen relativ große Pentacen-Kristallite, allerdings konnte keine deutlich größere Ladungsträgerbeweglichkeit des Transistors nachgewiesen werden. Um gezielt die Auswirkungen der Kontaktform auf die Transistorparameter zu untersuchen, werden die Goldschichten im Kapitel 7.4.5 durch unterschiedliche Verfahren abgeschieden.

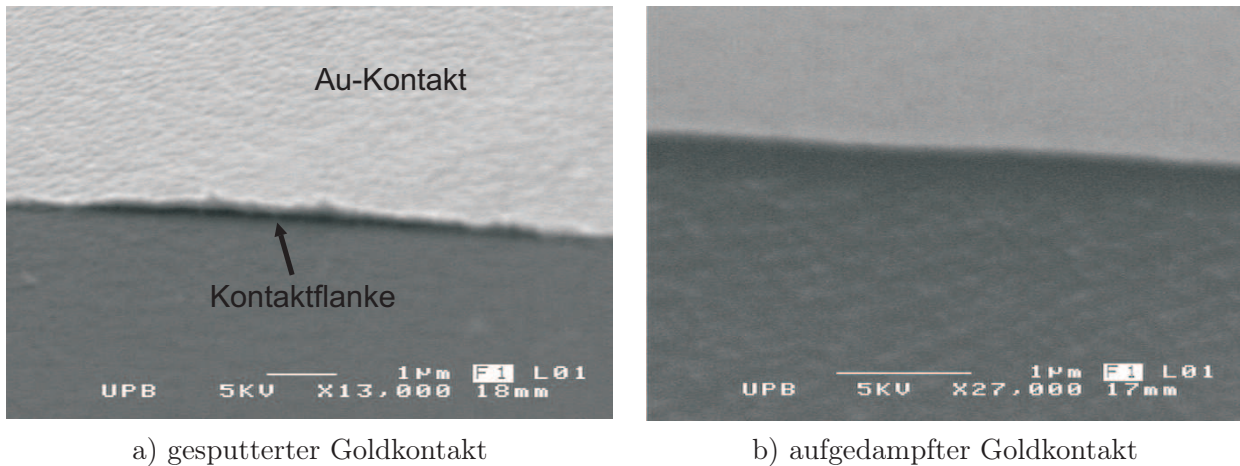
### 7.4.5 Vergleich aufgesputterter und aufgedampfter Kontakte

In den vorherigen Abschnitten wurde wiederholt eine hohe Ladungsträgerinjektionsbarriere in den Ausgangskennlinien beobachtet, die zum Teil durch ungünstig geformte, aufgesputterte Goldkontakte verursacht wird (siehe Abbildung 7.2). Deshalb soll der Einfluss der aufgesputterten oder aufgedampften Goldschichten auf die Transistorparameter gezielt untersucht werden. Dazu werden entsprechende Teststrukturen auf einem oxidierten Siliziumsubstrat mit frei ansteuerbarem Titan-Gate und einer etwa 300 nm dicken *inoflex Z5*-Schicht als Gate-Dielektrikum hergestellt. Zur Strukturierung der Drain- und Source-Elektroden wird auf das Dielektrikum eine Lackmaske aufgebracht. Sie wird entweder im Grobvakuum bei einem Druck um  $3 \cdot 10^{-2}$  mbar mit einer etwa 30 nm dicken Goldschicht besputtert, oder im Hochvakuum bei einem Druck unterhalb von  $1 \cdot 10^{-6}$  mbar mit 30 nm Gold bedampft. Die Herstellung der Teststrukturen wird durch den *Lift-off*-Schritt abgeschlossen.

#### Auswirkungen einer konform abgeschiedenen Metallisierung auf die Kontakte

Während sich im Grobvakuum Metallschichten mit hoher Konformität aufspalten lassen, werden beim thermischen Verdampfen von Metallen im Hochvakuum die senkrechten Kanten der vor dem *Lift-off* vorhandenen Lackmaske kaum bedeckt. Üblicherweise ist die schlechte Konformität in der Halbleitertechnologie ein störender Effekt, da für zuverlässige Schaltungen die Leiterbahnen an Kanten und Stufen keine nennenswerten Querschnittsverengungen aufweisen dürfen. Um dieses Problem zu umgehen, werden die Wafer zumeist an einer rotierenden Halterung befestigt, so dass auch die senkrechten Kanten ausreichend beschichtet werden. Für die Untersuchungen in diesem Abschnitt werden die Proben jedoch an einem statisch befestigten Substrathalter angebracht, weil die Kantenbedeckung bei den ebenen Teststrukturen nicht erforderlich und auch nicht gewünscht ist.

Die Abbildung 7.13 stellt Rasterelektronenmikroskop-Aufnahmen eines gesputterten und eines aufgedampften Kontaktes gegenüber. Dabei wird in a) die hochstehende Kontaktflanke verdeutlicht, deren Ursache einerseits in der Konformität bei der Abscheidung der Goldschicht zu suchen ist. Andererseits kann sich die zur Unterstützung des *Lift-offs* eingesetzte Ultraschallleistung auf die Kontakte auswirken. Ist die Ultraschallleistung zu groß bzw. wird die Probe der Ultraschallleistung zu lange ausgesetzt, können sich Teile des Kontaktes, ähnlich wie bei dem mit dem Pfeil gekennzeichneten Ausschnitt in Abbildung 7.13 a, vom Dielektrikum ablösen. Dementsprechend sollte die Prozessdauer der Ultraschallunterstützung so lang wie erforderlich und so kurz wie möglich gewählt werden. In Abbildung 7.13 b sind an den Kanten der Kontakte keine Aufwölbungen, respektive sich vom Dielektrikum ablösende Kontaktabschnitte zu beobachten. Dabei sei darauf hingewiesen, dass die Aufnahme in b) bei einer mehr als doppelt so großen Vergrößerung wie in a) aufgenommen wurde.



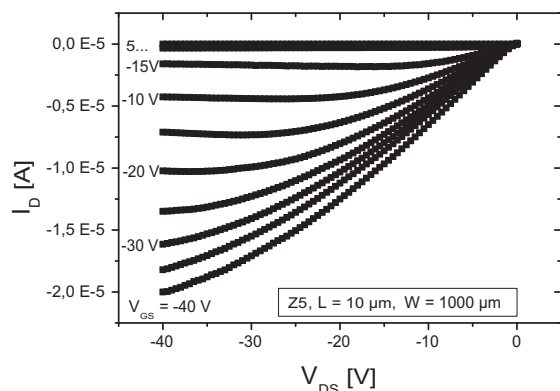
**Abbildung 7.13:** a) REM-Aufnahme eines gesputterten und *Lift-off* strukturierten Kontaktes mit einer Aufwölbung an der Kontaktflanke, die beim Aufdampfen des Pentacens zur Abschattung führt; Aufnahme 13000-fach vergrößert. b) Zum Vergleich dagegen ein aufgedampfter Goldkontakt nach dem *Lift-off*; Aufnahme 27000-fach vergrößert.

Bei zu intensiver Ultraschallunterstützung während des *Lift-off*-Prozesses kommt es unabhängig vom Abscheideverfahren des Metalls zum Ablösen vom Gate-Dielektrikum. Allerdings kann bei der erforderlichen Prozesszeit für die Ultraschallunterstützung ein Unterschied zwischen konform abgeschiedenen und weniger konform abgeschiedenen Schichten ausgemacht werden. Je schlechter die Konformität und damit die Kantenbedeckung der senkrechten Fotolackkanten, desto besser kann das Aceton den Fotolack und die sich darauf befindende Metallisierung entfernen. Mit abnehmender Konformität sinkt die für den *Lift-off* erforderliche Prozesszeit mit Ultraschallunterstützung. Bei sehr schlechter Konformität kommt der Prozess nahezu ohne Ultraschallunterstützung aus. Als Beispiel lassen sich die hier auf ein statisches Substrat aufgedampften Goldschichten anführen. Dagegen muss bei konform abgeschiedener Metallisierung das Metall durch die Ultraschallunterstützung beim *Lift-off* an den Flanken der Kontakte abreißen; dies erfordert dementsprechend eine längere Prozesszeit. Zu dieser Gruppe zählen die aufgesputterten Goldschichten. Im Folgenden soll durch den Kennlinien- und Parametervergleich herausgefunden werden, in wie weit das Abscheideverfahren der Metallisierung die Transistorparameter beeinflusst.

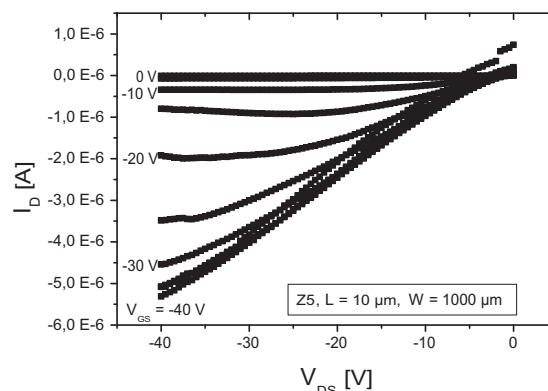
### Elektrischer Parametervergleich

Für den Vergleich der aufgesputterten und aufgedampften Kontakte werden beide Substrate gleichzeitig mit einer etwa 27 nm dicken Pentacen-Schicht bei einer Aufdampftrate von etwa 0,1 nm/s und einem Druck von  $8 \cdot 10^{-7}$  mbar im selben Rezipienten beschichtet. Dadurch können identische Depositionsbedingungen vorausgesetzt werden. Zudem verwenden beide Proben das gleiche Dielektrikum, um identische Voraussetzungen für das Pentacen-Wachstum auf dem Substrat zu schaffen. Die Ausgangskennlinienfelder und die Transferkennlinien resultierender OFETs sind in der Abbildung 7.14 gegenübergestellt. Zusätzlich sind die extrahierten Transistorparameter in Tabelle 7.5 erfasst.

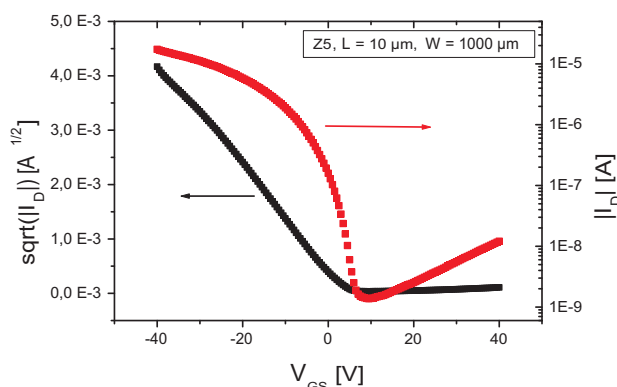
Sowohl ein Blick in die Tabelle mit den Transistorparametern als auch der Vergleich der Kennlinien in Abbildung 7.14 verdeutlichen die Unterschiede in den Transistorparametern. In der



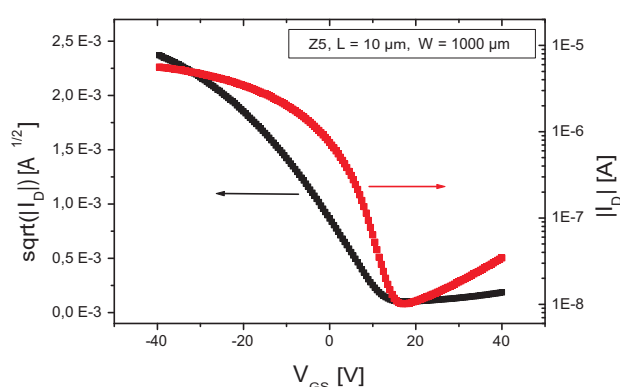
a) Ausgangskennlinienfeld, Au aufgedampft



b) Ausgangskennlinienfeld, Au gesputtert



c) Eingangskennlinie, Au aufgedampft



d) Eingangskennlinie, Au gesputtert

**Abbildung 7.14:** Vergleich der Ausgangskennlinienfelder eines Transistors mit aufgedampften Goldkontakten (a) und aufgesputterten Goldkontakten (b). Die zugehörigen Transferkennlinien (c) und (d) wurden bei einer Drain-Source-Spannung von  $-30\text{ V}$  aufgezeichnet.

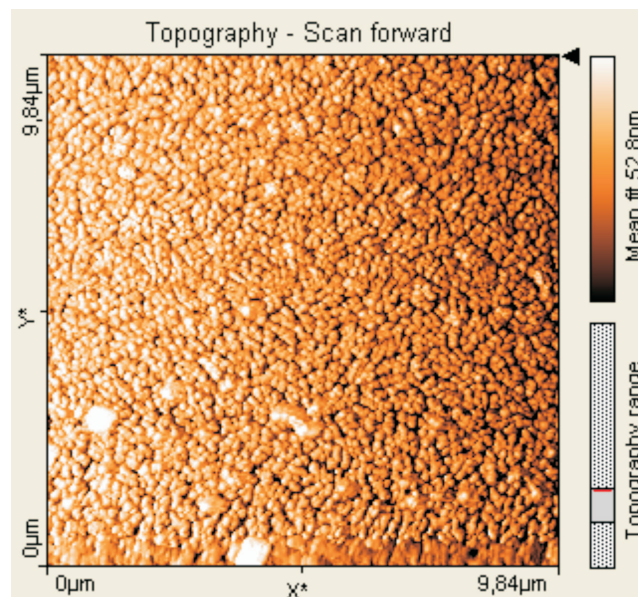
direkten Gegenüberstellung der unter identischen Aufdampfbedingungen hergestellten Proben zeigt die Struktur mit den aufgedampften Kontakten erheblich bessere Eigenschaften. Durch das Aufdampfen der Elektroden kann ein Drain-Strom von  $-20\text{ }\mu\text{A}$  bei einer Drain-Source- und Gate-Source-Spannung von  $-40\text{ V}$  fließen, während der Transistor mit den gesputterten Kontakten lediglich einen Strom von  $-5,3\text{ }\mu\text{A}$  treiben kann. Bedeutender ist der Unterschied in der Schwellenspannung, die von  $13,3\text{ V}$  auf  $2,5\text{ V}$  sinkt. Ebenso verfügt die Teststruktur mit den aufgedampften Kontakten über eine Strommodulation von mehr als  $10^4$ , die damit in den für einfache Grundschaltungen interessanten Fokus rückt. Außerdem ist bei der bedampften Transistorstruktur eine mit  $0,008\text{ cm}^2/\text{Vs}$  größere Ladungsträgerbeweglichkeit und ein kleinerer Subschwellsenspannungsstromanstieg von  $2,4\text{ V}/\text{dek}$  zu verzeichnen. Damit konnten die Parameter durch das Aufdampfen der Kontakte deutlich gesteigert werden, wobei die Steigerung vorrangig auf die verbesserte Anlagerung der organischen Moleküle an die Drain- und Source-Elektroden zurückzuführen ist.

Der Vergleich der beiden Ausgangskennlinienfelder deutet auf eine geringere Ladungsträgerinjektionsbarriere bei den aufgedampften Kontakten in Relation zu den aufgesputterten Elektroden hin. Wird dagegen für den Vergleich eine der Kennlinien aus den Abbildungen 7.11 a–c herangezogen, ist im Triodenbereich des Transistors in Abbildung 7.14 a trotz aufgedampfter

**Tabelle 7.5:** Extrahierte Parameter für Transistoren mit  $10\ \mu\text{m}$  Kanallänge und  $1000\ \mu\text{m}$  Kanalweite, deren Drain- und Source-Elektroden aufgesputtert bzw. aufgedampft wurden. Eine strukturierte,  $80\ \text{nm}$  dicke Titanschicht dient als Gate-Elektrode, als Dielektrikum wird *Z5* eingesetzt.

Metallisierung	$\epsilon_i$	$t_i$ [nm]	$I_D$ [ $\mu\text{A}$ ]	$I_{\text{on}}/I_{\text{off}}$	$V_{\text{th}}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
gesputtertes Gold	9	300	-5,3	$>10^2$	13,3	0,003	6,4
aufgedampftes Gold	9	300	-20	$>10^4$	2,5	0,008	2,4

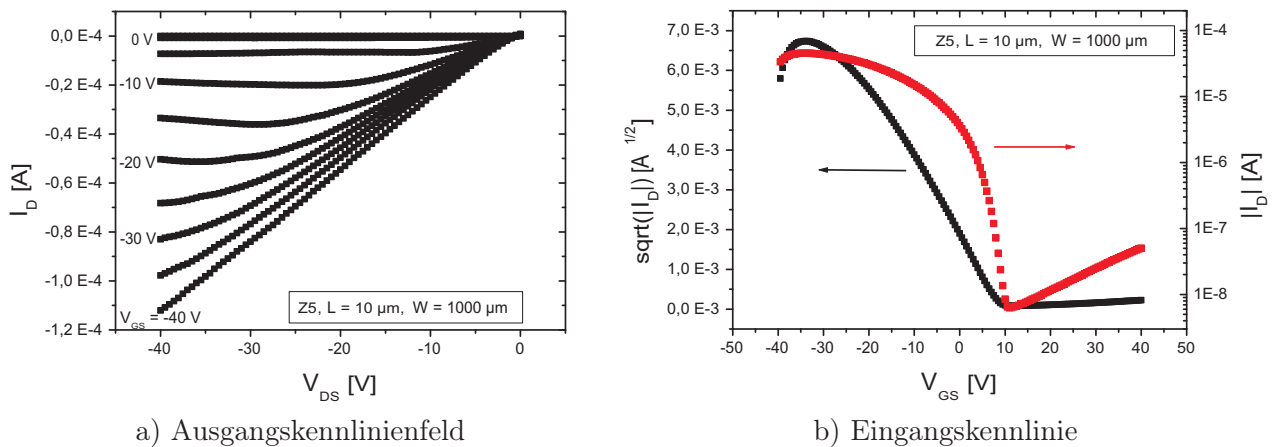
Kontakte eine vorhandene Löcherinjektionsbarriere auszumachen. Sie könnte sich auf leicht abweichende, ungünstige Aufdampfbedingungen zurückführen lassen. Zur Beurteilung der Qualität des Pentacen-Films wird daher seine Oberfläche mit dem AFM im *Contact Mode* untersucht. Die Abbildung 7.15 zeigt einen Pentacen-Film mit sehr kleinen dendritischen Kristalliten, deren Durchmesser unterhalb von  $0,5\ \mu\text{m}$  liegt. Somit sind die Kristallite erheblich kleiner als in der Abbildung 7.12, die nach einer Vorbehandlung des Dielektrikums im Sauerstoffplasma aufgewachsen sind.



**Abbildung 7.15:** AFM-Aufnahme eines  $10\ \mu\text{m} \times 10\ \mu\text{m}$  großen, im *Contact Mode* abgescannten Ausschnitt des Pentacen-Films auf *inoflex Z5*. Die Parameter des zugehörigen Transistors mit aufgedampften Goldkontakten sind in Tabelle 7.5 aufgeführt.

Um zu überprüfen, ob sich die Depositionsbedingungen ungünstig auf die Anlagerung der Pentacen-Moleküle an die aufgedampften Goldkontakte ausgewirkt haben, wurden weitere Teststrukturen mit aufgedampften Goldkontakten untersucht. In Abbildung 7.16 sind das Ausgangskennlinienfeld und die Eingangskennlinie eines derartigen Transistors mit  $10\ \mu\text{m}$  Kanallänge und  $1000\ \mu\text{m}$  Kanalweite dargestellt. Die aus den Kennlinien ermittelten elektrischen Kenndaten zeigen mit Blick auf den maximalen Drain-Strom von  $-110\ \mu\text{A}$  und eine Ladungsträgerbeweglichkeit von  $0,035\ \text{cm}^2/\text{Vs}$  eine deutliche Steigerung der Parameter, die bislang auf dem Lack nur nach einer Vorbehandlung im Sauerstoffplasma vor dem Abscheiden der Pentacen-Schicht erzielt werden konnten. Mit einem Wert von  $10^4$  für die Strommodulation

und  $2 \text{ V/dek}$  für den Subschwelligenspannungsstromanstieg sind die Daten ebenfalls vergleichbar mit den Parametern des Transistors aus Abbildung 7.14 a. Lediglich die Schwellenspannung verschlechtert sich deutlich auf  $8,9 \text{ V}$ .



**Abbildung 7.16:** a) Ausgangskennlinienfeld eines Transistors mit  $10 \mu\text{m}$  Kanallänge und  $1000 \mu\text{m}$  Kanalweite auf oxidiertem Siliziumsubstrat mit Titan-Gate und *inoflex Z5* als Gate-Dielektrikum. Die etwa  $30 \text{ nm}$  dicke Pentacen-Schicht wurde bei Raumtemperatur mit einer Aufdampftrate von circa  $0,1 \text{ nm/s}$  bei einem Kammerdruck von  $4 \cdot 10^{-7} \text{ mbar}$  thermisch aufgedampft.

Auch bei diesem Transistor deutet der nichtlineare Kennlinienverlauf im Triodenbereich eine vorhandene Ladungsträgerinjektionsbarriere trotz der verbesserten Kontaktform an. Verglichen mit den in einem Sauerstoffplasma vorbehandelten gesputterten Elektroden in Kapitel 7.4.4 kann demnach nicht allein die Form der Kontakte für die Barriere verantwortlich gemacht werden. Es ist unumstritten, dass die Form der Elektroden eine entscheidende Rolle spielt und die Barriere durch die Abscheidung des Kontaktmetalls mit geringer Konformität sowie eine geringe Ultraschallunterstützung beim *Lift-off* deutlich abgesenkt werden kann. Eine weitere Reduzierung der Barriere in Kapitel 7.4.4 ist demnach durch die Sauerstoffplasmabehandlung, in deren Folge die Kontakte oxidiert sind und daher über eine größere Austrittsarbeit verfügen, möglich. Ergänzend sei erwähnt, dass sich zusätzliche Einflussgrößen – beispielsweise die Oberflächenenergie des Gate-Dielektrikums oder der Abscheiderate des organischen Halbleitermaterials – auf die Anlagerung der Pentacen-Moleküle an die Drain- und Source-Elektroden auswirken können.

## Fazit

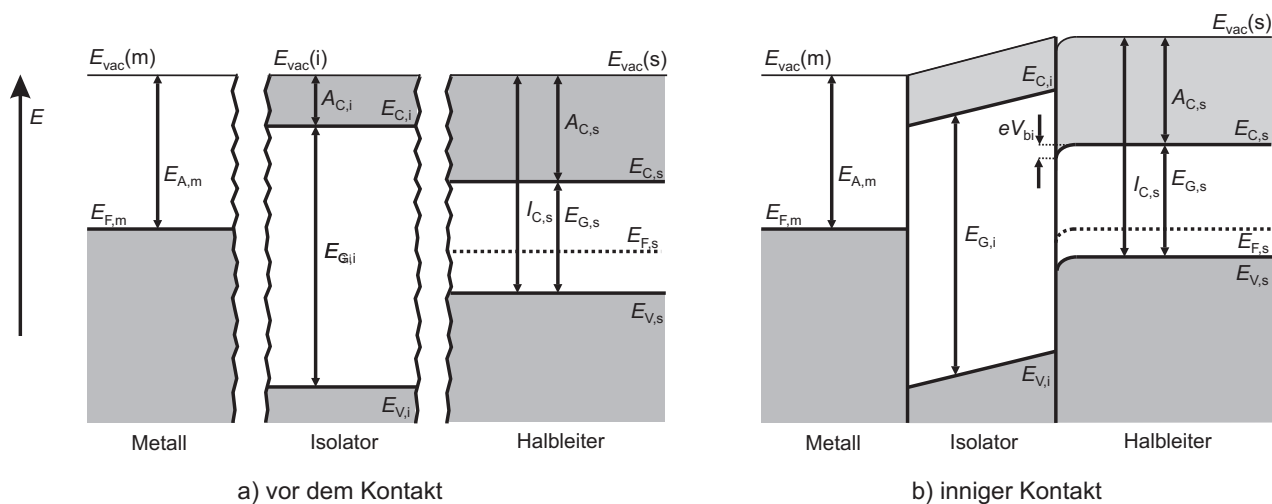
Die elektrische Performance der Transistoren wird neben dem Kontaktmaterial der Elektroden entscheidend durch die Kontaktform und die Möglichkeit zur Anlagerung der Pentacen-Moleküle bestimmt. Dabei können bei einer Strukturierung der Kontakte mittels *Lift-off* die Kontaktform und damit die elektrischen Parameter der Transistoren im Vergleich zu gesputterten Elektroden erheblich verbessert werden, da eine Behinderung der sich an die Kontaktflanken anlagernden Pentacen-Moleküle aufgrund von Abschattungseffekten und Aufwölbungen weitgehend unterbleibt.

## 7.4.6 Untersuchung unterschiedlicher Gate-Metalle

Die bisherigen Untersuchungen veranschaulichen die Komplexität einiger material- bzw. fertigungsspezifischer Faktoren auf die elektrischen Eigenschaften organischer Feldeffekt-Transistoren. In diesem Abschnitt wird als weiterer Gesichtspunkt der Einfluss unterschiedlicher Gate-Metalle auf das elektrische Verhalten der Transistoren beleuchtet. Bereits aus der MOS-Technologie ist bekannt, dass sich das Gate-Metall auf die Bildung von Oberflächenzuständen auswirkt. Außerdem kann es mit seiner Austrittsarbeit die Schwellenspannung des Bauelementes beeinflussen. Der Fokus der folgenden Untersuchungen liegt auf dem Einfluss der Austrittsarbeit des Gate-Metalls auf die Schwellenspannung. Mögliche Oberflächenzustände des als Gate-Dielektrikum eingesetzten Nanokompositlacks *inoflex T5*, aber auch anderer polymerer Isolatoren, bieten Potenzial für zukünftige Untersuchungen, da sie in hohem Maße material-spezifisch sind.

### Bändermodell der MIS-Diode

Für die theoretische Betrachtung seien lediglich die Gate-Elektrode, der Isolator und der p-Halbleiter betrachtet, die im innigen Kontakt eine MIS-Diode (MIS: *Metall-Insulator-Semiconductor*) bilden. Die bei der MIS-Diode auftretenden Effekte in den Bändermodellen sollen der Einfachheit halber anhand einer rein anorganischen Anordnung aus Aluminium-Gate, Siliziumdioxid und p-Silizium erläutert werden. Sie lassen sich prinzipiell aber auch auf das System mit polymerem Dielektrikum und organischem Halbleiter übertragen, allerdings sind besonders für das polymere Dielektrikum noch Daten, wie beispielsweise die Bandlücke, zu ermitteln.



**Abbildung 7.17:** a) Bändermodell und Austrittsarbeiten von Metall, Isolator und p-Halbleiter ohne gegenseitigen Kontakt. b) Werden die drei Materialien in innigen Kontakt gebracht, liegt eine MIS-Diode vor. Durch das Schließen des äußeren elektrischen Kreises kann ein Ladungsträgerausgleich stattfinden, der zur Bandverschiebung führt. (bearbeitet, nach [24])

Durch den elektrischen Kontakt der Materialien und das Schließen des äußeren elektrischen Stromkreises werden aufgrund der Differenz der Austrittsarbeiten zwischen Silizium und Aluminium von etwa 0,8 eV Elektronen vom Aluminium zum p-Silizium transportiert. Dort rekombinieren die Elektronen oberflächennah mit den Löchern und es bildet sich eine Verarmungszone



durch die Akzeptorladungen aus [24]. Da der Isolator den direkten Ladungstransport zwischen dem Metall und dem Halbleiter verhindert, kommt es an der Gate-Elektrode zu einer positiven Ladungsschicht durch die abgewanderten Elektronen. Sein Pendant in Form einer negativen Ladungsschicht befindet sich aufgrund eines Elektronenüberschusses in der Verarmungszone im Halbleiter. Aus den beiden Ladungsschichten resultiert im thermodynamischen Gleichgewicht ein elektrisches Feld im Isolator und im oberflächennahen Bereich des Halbleiters, das die Neigung der Bänder im Bandmodell verursacht (siehe Abbildung 7.17).

### Untersuchte Gate-Metalle

Als Gate-Metalle kommen bei diesen Untersuchungen Aluminium (Schichtdicke: 100 nm), Titan (100 nm), Chrom (100 nm) und Gold (50 nm) zum Einsatz. Die zugehörigen Austrittsarbeiten sind der Übersicht halber noch einmal in Tabelle 7.6 aufgeführt. Unter Berücksichtigung des HOMO-Levels, das bei Pentacen etwa 4,8 – 5,1 eV beträgt, ergibt sich eine Differenz zwischen dem HOMO und der Austrittsarbeit des Metalls von bis zu 0,8 eV bei Aluminium als Gate-Metall. Die kleinste Differenz berechnet sich für Gold als Gate-Kontakt.

**Tabelle 7.6:** Aufstellung der Austrittsarbeit ausgewählter Metalle, die als Gate-Elektrode eingesetzt wurden. (Daten aus Abbildung 3.6)

Metall	Aluminium	Titan	Chrom	Gold
Austrittsarbeit	4,28 eV	4,33 eV	4,5 eV	4,8 – 5,1 eV

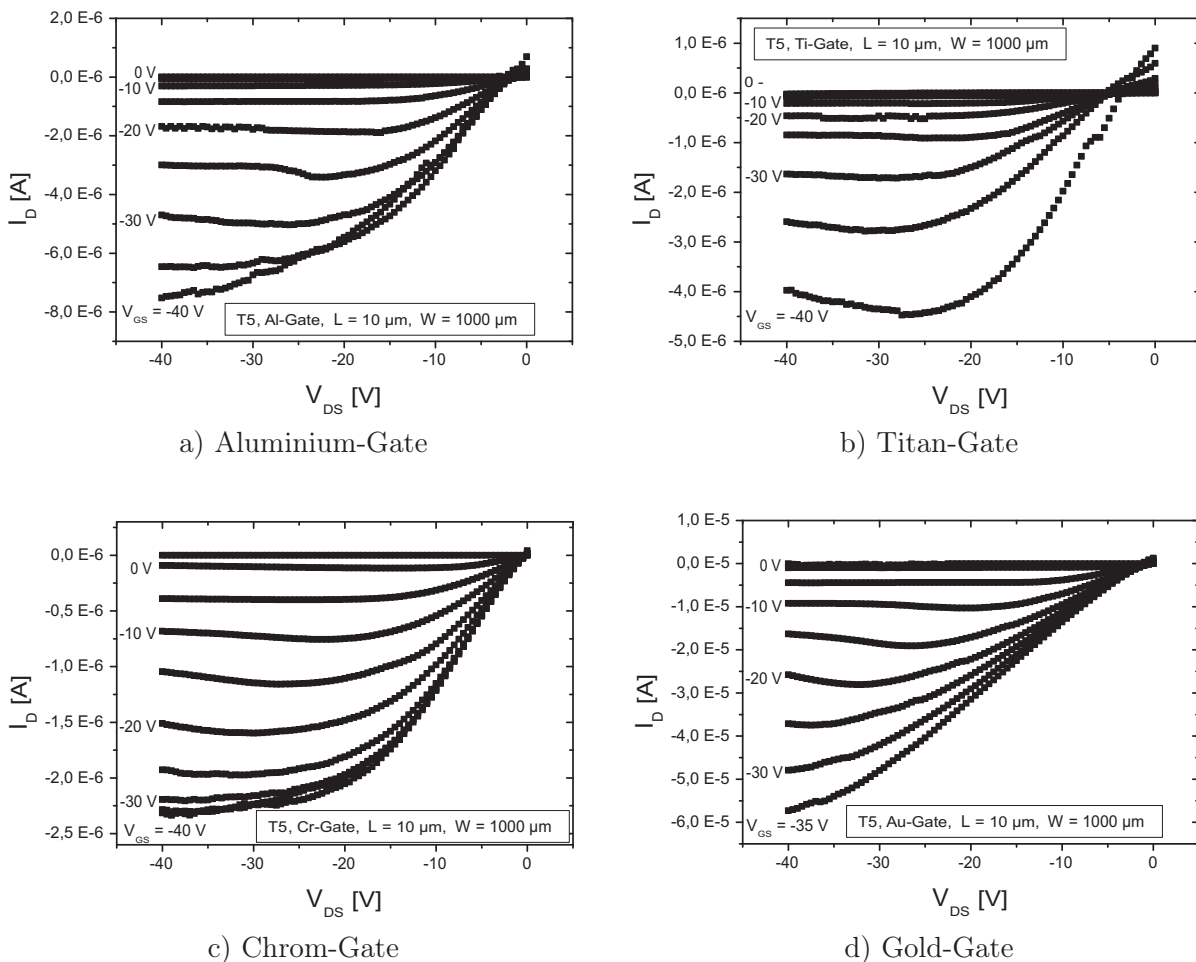
Abgesehen von den Gate-Metallen, deren nasschemischer Strukturierung und dem abschließenden Aufdampfen des organischen Halbleiters erfahren alle auf thermisch oxidiertem Silizium präparierten Proben die gleichen Prozessschritte bei der Herstellung. Als Gate-Dielektrikum wird ein etwa 300 nm dicker Film des Nanokompositmaterials *inoflex T5* eingesetzt. Die Drain- und Source-Elektroden aus Gold werden im Hochvakuum durch thermisches Verdampfen abgeschlossen, um möglichst gute Kontakte mit einer geringen Ladungsträgerinjektionsbarriere zu erzielen. Abschließend werden die Wafer geteilt, um von jedem Gate-Metall gleichzeitig ein Viertel eines Wafers im Hochvakuum bei einem Druck um  $8 \cdot 10^{-7}$  mbar und mit einer Rate von etwa 0,1 nm/s mit Pentacen bedampfen zu können. Die Schichtdicke der organischen Schicht beträgt rund 30 nm. Parallel dazu lässt sich durch dieses Vorgehen die Reproduzierbarkeit der Ergebnisse an identisch prozessierten Proben überprüfen.

**Tabelle 7.7:** Aufstellung der elektrischen Parameter von OFETs mit unterschiedlichen Gate-Metallen, die innerhalb eines Aufdampfvorgangs im Hochvakuum mit 30 nm Pentacen beschichtet wurden. Die Geometrieabmessungen der Transistoren betragen  $L = 10 \mu\text{m}$  und  $W = 1000 \mu\text{m}$ .

Gate-Metall	$\epsilon_i$	$t_i$ [nm]	$I_D(I_{on})$ [ $\mu\text{A}$ ]	$I_{on}/I_{off}$	$V_{th}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
Aluminium	9,5	300	-7,4	$10^4$	-9,6	0,012	8
Titan	9,5	300	-4	$10^2$	-14,5	0,005	4,6
Chrom	9,5	300	-2,3	$10^4$	6,7	0,002	3,7
Gold	9,5	300	-56,7	$10^3$	7	0,018	5,6

## Analyse der Transistorparameter

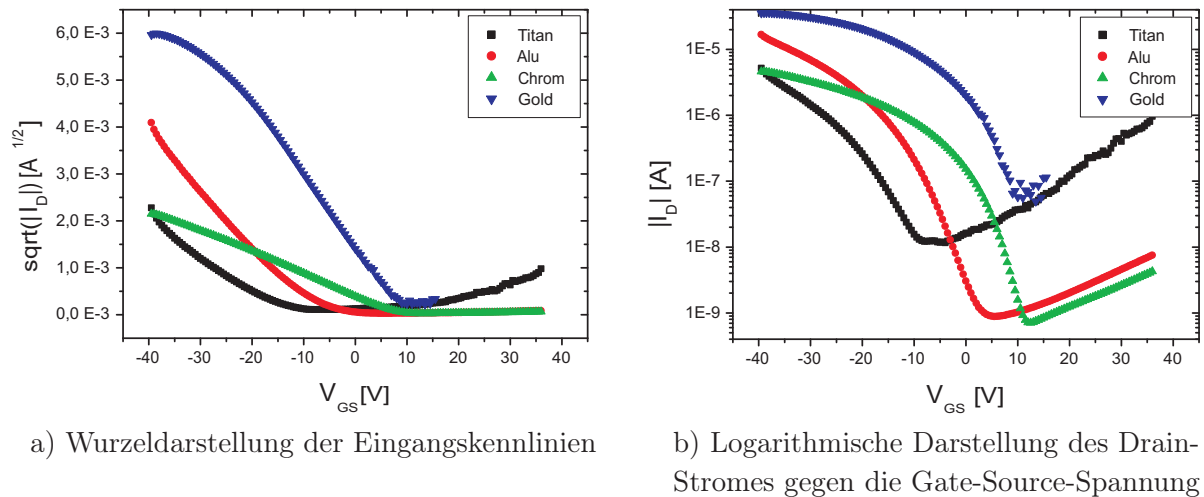
In der Tabelle 7.7 sind die ermittelten OFET-Parameter von Transistoren auf vier verschiedenen Gate-Metallen erfasst. Die Transistoren verfügen jeweils über eine Kanallänge von  $10\ \mu\text{m}$  und eine Kanalweite von  $1000\ \mu\text{m}$ , ihre Ausgangskennlinien sind in Abbildung 7.18 dargestellt. Den betragsmäßig größten Strom mit  $-60\ \mu\text{A}$  kann der Transistor mit der Gate-Elektrode aus Gold bei einer Gate-Source-Spannung von  $-35\ \text{V}$  und einer Drain-Source-Spannung von  $-40\ \text{V}$  liefern. Die Drain-Ströme der übrigen Transistoren liegen mit Werten zwischen  $-2,3$  und  $-7,4\ \mu\text{A}$  deutlich darunter. Dies bedeutet aber nicht, dass die weiteren Transistorparameter ebenfalls schlechter sind. So verfügen die Transistoren mit Aluminium-Gate und Chrom-Gate mit  $10^4$  über die bessere Strommodulation (siehe Abbildung 7.19 b). Hervorzuheben ist auch die Schwellenspannung, die bei den Transistoren mit Titan- und Aluminium-Gate mit  $-9,4$  bis  $-14,5\ \text{V}$  im negativen Bereich liegt, während die Transistoren auf Chrom und Gold über eine positive Schwellenspannung verfügen (vergleiche Abbildung 7.19 a).



**Abbildung 7.18:** Gegenüberstellung der Ausgangskennlinienfelder von einer Teststruktur mit  $10\ \mu\text{m}$  Kanallänge und  $1000\ \mu\text{m}$  Kanalweite, wobei die Gate-Metalle Aluminium (a), Titan (b), Chrom (c) und Gold (d) zum Einsatz kommen.

Die theoretischen Betrachtungen zur Differenz der Austrittsarbeit vom Gate-Metall und dem HOMO des Pentacens erweckten die Erwartung, dass bei einer Gate-Elektrode aus Gold im ausgeschalteten Zustand ein geringerer Leckstrom durch den Transistorkanal fließt, da das

eingeprägte elektrische Feld kleiner ist. Zudem sollte die Schwellenspannung näher an Null Volt als die der Transistoren mit den übrigen Gate-Metallen liegen. Beides trifft hier jedoch nicht zu. Durchgeführte Referenzmessungen an zurückgestellten Proben, die nachfolgend zur Überprüfung der Reproduzierbarkeit der Ergebnisse mit Pentacen bedampft wurden, zeigen keine eindeutige Tendenz der Transistorparameter in Abhängigkeit vom verwendeten Gate-Metall (siehe Tabelle 7.8). Die große Streuung deutet auf eine weitgehend zufällige Verteilung hin. Tendenziell weisen aber die Transistoren mit Gate-Elektroden geringerer Austrittsarbeit eine geringere Schwellenspannung auf.



**Abbildung 7.19:** Um die Eingangskennlinien der Transistoren mit unterschiedlichen Gate-Metallen besser vergleichen zu können, sind die Wurzel des Drain-Stromes und logarithmisch sein Betrag jeweils in einem Diagramm gegen die Gate-Source-Spannung aufgetragen.

### Abschließende Betrachtungen

Eine mögliche Ursache für die außergewöhnlich stark schwankenden Transistorparameter bei diesen Untersuchungen könnte im Gate-Dielektrikum zu finden sein. Das Nanokompositmaterial hatte nach mehr als sechs Monaten Lagerung seinen Anwendbarkeitszeitraum bereits überschritten. Es ist davon auszugehen, dass bei der zwischenzeitlichen Materialentnahme innerhalb dieses Zeitraums Luftfeuchtigkeit in die bei  $6 - 8^\circ\text{C}$  gelagerten Kunststoffflaschen gelangt ist. Ebenso könnte sich bei zu großem Temperaturgefälle zwischen Raumtemperatur und Lacktemperatur zum Zeitpunkt der Materialentnahme in geringem Maße Kondenswasser gebildet haben. Der Lack reagiert im flüssigen Zustand sehr leicht mit der Feuchtigkeit und ändert aufgrund dessen seine Konsistenz. Diese Änderungen sind in den aufgeschleuderten Filmen beispielsweise in Form von Gel-Teilchen wahrnehmbar. Darüber hinaus verliert der Lack seine Elastizität und neigt verstärkt zur Rissbildung, die beim frischen Lack nicht beobachtet werden kann.

Daher sind die hier aufgezeigten Ergebnisse hinsichtlich des Einflusses der Gate-Metalle auf die Transistorparameter nur von geringer Aussagekraft. In welcher Form und in wie weit sich die Alterung des Lacks auf die Transistorparameter auswirkt, lässt sich nur schwer abschätzen. In Zukunft könnten Untersuchungen mit neuem Nanokompositlack durchgeführt werden,

**Tabelle 7.8:** Ausgewählte elektrische Parameter von Transistoren mit unterschiedlichen Gate-Metallen. Proben mit identischer Ziffer wurden in einem Vorgang mit etwa 30 nm Pentacen bei einem Prozessdruck von etwa  $8 \cdot 10^{-7}$  mbar bedampft. Die Geometrieabmessungen der Transistoren betragen  $L = 10 \mu\text{m}$  und  $W = 1000 \mu\text{m}$ .

Probe	Aluminium-Gate		Titan-Gate		Chrom-Gate		Gold-Gate	
	$I_D$ [ $\mu\text{A}$ ]	$V_{th}$ [V]	$I_D$ [ $\mu\text{A}$ ]	$V_{th}$ [V]	$I_D$ [ $\mu\text{A}$ ]	$V_{th}$ [V]	$I_D$ [ $\mu\text{A}$ ]	$V_{th}$ [V]
1	-7,4	-9,6	-4	-14,5	-2,3	6,7	-56,7	7
2	-3	-0,65	-13	3	-4,4	2,7	-	-
3	-11	0,1	-7,5	2,3	-	-	-15	2,4
4	-11,7	-2,6	-54	4,3	-	-	-21	10,2

der für die reproduzierbare Herstellung zuverlässiger Bauelemente in jedem Fall erforderlich ist. Deshalb erscheint es nur dort sinnvoll, den Einfluss des Gate-Elektrodenmaterials auf die Transistorparameter nochmals zu untersuchen.

Des Weiteren könnte sich die chemische Resistenz des gealterten Lacks gegenüber der basischen Entwicklerlösung verändert haben. Kontrollmessungen zur Überprüfung der Schichtdicke der Drain- und Source-Elektroden zeigten nur eine sehr kleine Stufe, die anstatt 30 nm nur wenige Nanometer betrug. Ein Fehler bei der Messung der Schichtdicke mit einem Schwingquarz während des Aufdampfens der Goldschicht in dieser Größenordnung kann ausgeschlossen werden. Vielmehr ist davon auszugehen, dass ein Teil des Nanokompositlacks durch das Überentwickeln des Fotolacks mit weggeätzt wird. Dadurch werden die Elektroden in den Isolationslack eingebettet. Folglich kann lediglich eine eingeschränkte Ladungsträgerinjektion in das Aktivgebiet des Transistors stattfinden, da sich die senkrechten Kanten der Goldkontakte unterhalb der Oberfläche des Dielektrikums befinden.

## 7.5 Methacryloxypropyltrimethoxysilan

In diesem Kapitel werden die Ergebnisse von OFETs auf Methacryloxypropyltrimethoxysilan (MEMO) als Gate-Dielektrikum präsentiert, dessen Prozessierung bereits in Kapitel 5.5 behandelt wurde. Die Teststrukturen für diese Untersuchungen werden auf einem oxidierten bzw. einem mit einer Siliziumnitridschicht versehenen Siliziumsubstrat hergestellt. Darauf wird ganzflächig eine 150 nm dicke Aluminiumschicht im Hochvakuum aufgedampft, die als gemeinsame Gate-Elektrode für die OFETs dient.

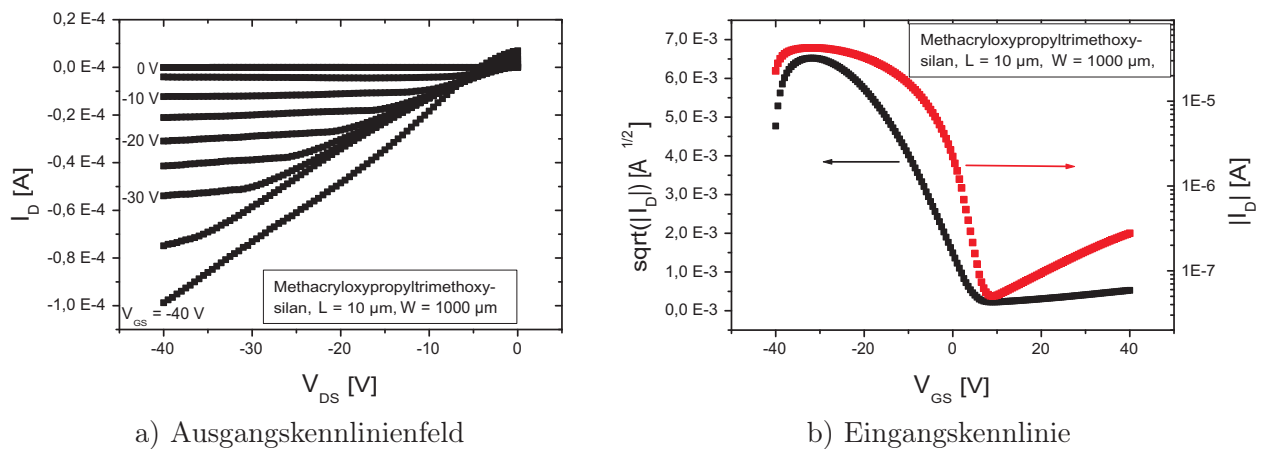
### Aluminium Gate-Elektrode

Eine ganzflächige Metallisierung als gemeinsame Gate-Elektrode bietet den Vorteil, dass neben dem Dielektrikum selbst gleichzeitig auch die Beschichtung von metallischen Oberflächen untersucht werden kann. Mit Blick auf die Herstellung von Transistoren auf Foliensubstraten muss sich das Dielektrikum in jedem Fall auf einer metallischen Oberfläche homogen verteilen lassen und einen isolierenden Film ausbilden. Die Verwendung einer gemeinsamen Gate-Elektrode für alle auf dem Substrat präparierten Proben hat aber auch gravierende Nachteile. Es lassen sich beispielsweise keine einfachen Grundschaltungen untersuchen. Zudem muss bei der Charak-

terisierung der Proben beachtet werden, dass die Messspitzen nicht durch das Dielektrikum bis auf die Gate-Elektrode durchdringen und einen Kurzschluss verursachen. Außerdem können sich bei diesem Aufbau im Dielektrikum vorhandene *Pinholes*, die sich in der Nähe der zu vermessenden OFET-Strukturen aber trotzdem außerhalb des Aktivgebietes befinden, in Form von erhöhten Gate-Leckströmen auswirken. Bei strukturierter Gate-Elektrode kann dieser Fall nicht auftreten, da außerhalb des Aktivgebietes kein elektrischer Kontakt zur Gate-Elektrode zustande kommt.

Trotzdem bietet der Aufbau mit gemeinsamer Gate-Elektrode einen entscheidenden Vorteil: das Dielektrikum wird auf eine ebene Oberfläche ohne Stufen und Kanten aufgeschleudert und kann aufgrund dessen einen Film mit homogener Schichtdicke ausbilden. Sind Kanten oder Stufen aufgrund strukturierter Gate-Elektroden vorhanden, weicht die Schichtdicke des aufgeschleuderten Gate-Dielektrikums besonders in den kritischen Randbereichen des Gates von den übrigen Bereichen ab.

Das bei 1000 U/min aufgeschleuderte und unter einer UV-Lampe polymerisierte MEMO bildet einen etwa 350 nm dicken Film. Da ohne UV-Initiator gearbeitet wurde, lässt sich nach der Durchführung dieser Untersuchungen nicht exakt abschätzen, ob der MEMO-Film lediglich durch UV-Licht gehärtet wurde oder ob die thermische Belastung der UV-Lampe während der Belichtungszeit maßgeblich zum Aushärten des Isolators beigetragen hat. Üblicherweise lassen sich die MEMO-Filme ohne Initiatorzusatz nicht allein durch UV-Licht härten, sondern erfordern einen thermischen Prozessschritt zum vollständigen Aushärten.

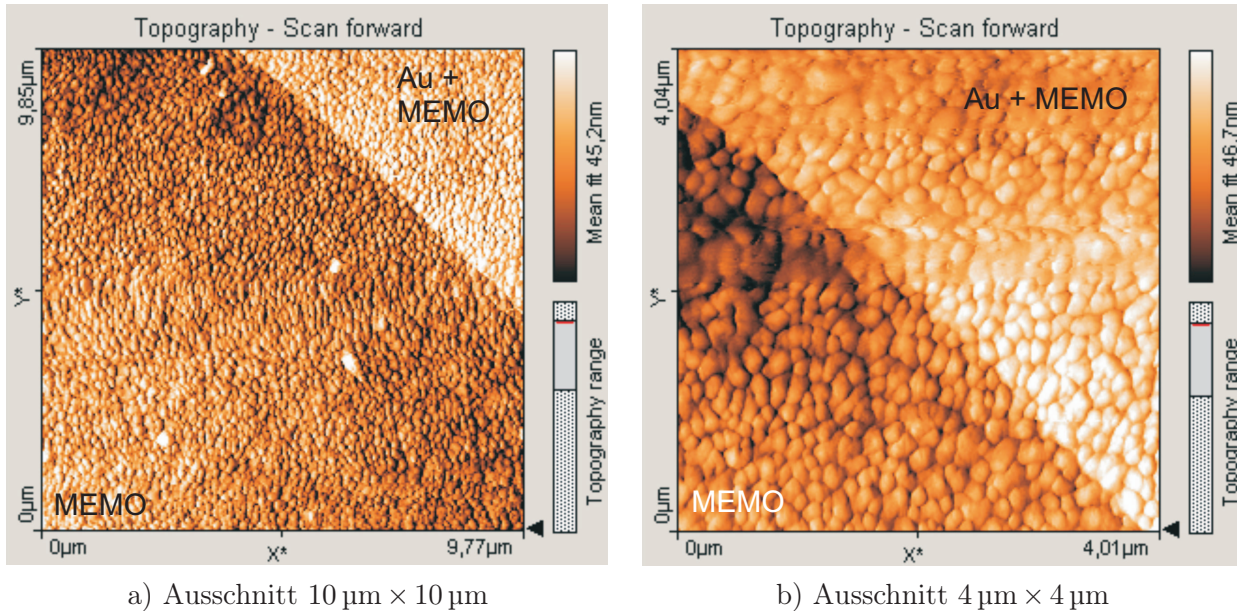


**Abbildung 7.20:** a) Ausgangskennlinienfeld eines Transistors mit  $L = 10 \mu\text{m}$  und  $W = 1000 \mu\text{m}$  auf Siliziumsubstrat, das gleichzeitig als Gate-Elektrode dient. Die rund 30 nm dicke Pentacen-Schicht wurde bei Raumtemperatur mit einer Aufdampftrate von etwa  $0,1 \text{ nm/s}$  bei einem Kammerdruck von  $7 \cdot 10^{-7} \text{ mbar}$  thermisch aufgedampft. Die Dicke des Methacryloxypropyltrimethoxysilans wurde mit Hilfe eines Stufenmessplatzes (*Tencor Alpha Step*) bestimmt und beträgt 350 nm. b) Eingangskennlinie des Transistors aus a), die bei  $V_{DS} = -30 \text{ V}$  gemessen wurde.

Die Abbildung 7.20 zeigt das Ausgangskennlinienfeld und die Eingangskennlinie eines Transistors mit einer Kanallänge von  $10 \mu\text{m}$  und einer Kanalweite von  $1000 \mu\text{m}$ . Der etwa 30 nm dicke Pentacen-Film wurde im Hochvakuum bei einem Druck von  $7 \cdot 10^{-7} \text{ mbar}$  mit einer Rate von etwa  $0,1 \text{ nm/s}$  aufgedampft. Dabei haben sich aber nur sehr kleine Kristallite mit Abmessungen um  $150 \text{ nm}$  gebildet, wie die AFM-Aufnahmen in Abbildung 7.21 zeigen. Ein Unterschied in

der Kristallitgröße auf MEMO bzw. auf den Goldkontakten, die sich in den beiden Aufnahmen jeweils oben rechts befinden, konnte nicht festgestellt werden.

Der aufgezeigte Transistor liefert einen maximalen Drain-Strom von  $-96,5 \mu\text{A}$  bei einer Drain-Source- und Gate-Source-Spannung von  $-40 \text{ V}$ . Die Schwellenspannung lässt sich aus der bei  $-30 \text{ V}$  aufgenommenen Eingangskennlinie zu  $4,8 \text{ V}$  ermitteln, die Strommodulation beträgt nahezu  $10^3$  und der Subschwelligenspannungsstromanstieg  $3,9 \text{ V/dek}$ .



**Abbildung 7.21:** AFM-Aufnahmen des im *Contact Mode* abgescanntem Pentacene-Films auf MEMO und den Goldkontakten. a) zeigt einen  $10 \mu\text{m} \times 10 \mu\text{m}$  großen Ausschnitt des organisch halbleitenden Films. In b) handelt es sich um einen aus a) vergrößerten Ausschnitt.

Die Betrachtung des Ausgangskennlinienfeldes in Abbildung 7.20 zeigt im linearen Arbeitsbereich des Transistors ein deutliches nichtlineares Verhalten, das auf eine große Ladungsträgerinjektionsbarriere an den aufgedampften, etwa  $50 \text{ nm}$  dicken Goldkontakten hindeutet. Bei den AFM-Untersuchungen des Pentacene-Films im Transistorkanal werden auch die Elektroden des OFETs mit erfasst. Theoretisch müsste sich bei homogener Beschichtung der Probenoberfläche die Stufe der Goldelektroden im organischen Film wiederfinden lassen. Eine Auswertung der Messdaten deutet jedoch auf eine Elektrodenhöhe von etwa  $20 \text{ nm}$  hin. Dafür kann es zwei Ursachen geben. Zum einen könnte sich mehr Pentacene auf dem Dielektrikum als auf den Elektroden angelagert haben, allerdings gibt es für dieses Verhalten keinen plausiblen Grund. Wahrscheinlicher ist es, dass bei der fotolithografischen Strukturierung das Dielektrikum angegriffen und geätzt wurde. Dadurch wurden die Elektroden um bis zu  $30 \text{ nm}$  im Dielektrikum versenkt. Dies behindert die Ladungsträgerinjektion in die unteren Monolagen des Pentacens und wirkt sich negativ auf die übrigen Transistorparameter aus. Außerdem ist im Ausgangskennlinienfeld ein sehr großer Leckstrom von rund  $10 \mu\text{A}$  zu verzeichnen. Dieser könnte durch im Dielektrikum vorhandene *Pinholes* oder durch die dünnere Isolationsschicht unter den Drain- und Source-Elektroden verursacht werden. Der Leckstrom reduziert die Strommodulation beträchtlich (siehe  $|I_D|$  in Abbildung 7.20 b).

Der untersuchte Pentacene-Film in Abbildung 7.21 weist nur sehr kleine Kristallite auf. Dies deutet auf eine reduzierte Oberflächenenergie des Dielektrikums aufgrund von Silanverbin-

dungen an seiner Oberfläche hin, da in [153] über eine reduzierte Grenzflächenenergie auf silanisierten Oberflächen berichtet wird. Trotz der kleinen Kristallite kann mit  $-96,5 \mu\text{A}$  ein großer Drain-Strom durch den Transistorkanal fließen. D.h. es sind nicht zwangsläufig große Pentacen-Kristallite im Pentacen-Film für hohe Drain-Ströme der Transistoren erforderlich. Möglicherweise kommt es gerade in den unteren zwei bis drei Monolagen der halbleitenden Schicht zu einer besseren molekularen Ordnung bzw. zwischen benachbarten Kristalliten bilden sich kleinere Potenzialbarrieren aus, so dass ein hoher Strom durch den Kanal fließen kann. Detaillierte Aussagen zu den auftretenden Phänomenen lassen die bei dieser Arbeit zur Verfügung stehenden Untersuchungsmethoden nicht zu. Hier wären beispielsweise Röntgenbeugungsuntersuchungen erforderlich, mit deren Hilfe sich die Kristallinität des organischen Films untersuchen lässt.

**Tabelle 7.9:** Elektrische Parameter eines OFETs mit Pentacen, der eine 350 nm dicke MEMO-Schicht als Gate-Dielektrikum verwendet. Die Geometrieabmessungen der Transistoren betragen  $L = 10 \mu\text{m}$  und  $W = 1000 \mu\text{m}$ .

Dielektrikum	$\epsilon_i$	$t_i$ [nm]	$I_D(I_{on})$ [ $\mu\text{A}$ ]	$I_{on}/I_{off}$	$V_{th}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
MEMO	–	350	–96,5	$10^3$	4,8	–	3,9

## Fazit

Mit Hilfe des MEMOs konnten auf einer Gate-Elektrode aus Aluminium auf einem oxidierten Siliziumsubstrat geschlossene, isolierende Filme aufgeschleudert werden. Diese Filme lassen sich bei geringen Prozesstemperaturen thermisch härten bzw. durch intensive UV-Bestrahlung vernetzen, so dass sie für polymere Substrate geeignet erscheinen. Die gebauten Transistoren können dabei durchaus Ströme bis annähernd  $-100 \mu\text{A}$  bei einer Kanallänge von  $10 \mu\text{m}$  und einer Weite von  $1000 \mu\text{m}$  sowie einer Gate-Source- und Drain-Source-Spannung von  $-40 \text{V}$  liefern (weitere Parameter siehe Übersicht in Tabelle 7.9).

Noch nicht abgeschlossene Arbeiten beschäftigen sich mit der Untersuchung dieses Dielektrikums, das durch den Zusatz verschiedener Initiatoren gehärtet wird. Die Analysen sollen die Auswirkungen des Initiatorzusatzes auf das Polymerisieren des isolierenden Films, die chemische Resistenz und vor allem die Transistoreigenschaften beleuchten. Möglicherweise kann das elektrische Verhalten der OFETs durch geschickte Materialpaarungen weiter optimiert werden.





## 8 OFETs auf polymeren Substraten

Nachdem im vorangegangenen Kapitel organische Feldeffekt-Transistoren mit polymeren Dielektrika auf Siliziumträgern vorgestellt wurden, sollen im Folgenden OFETs auf Kunststofffolien untersucht werden, da diese Form des polymeren Substratmaterials die Basis für die Polymer Elektronik im Segment *low cost - low performance* sein wird. Aufgrund der erforderlichen, sehr aufwändigen und kostenintensiven technischen Ausrüstung für die direkte Fertigung im *Rolle-zu-Rolle*-Verfahren werden für erste Untersuchungen die zu analysierenden Proben im Labormaßstab mit Hilfe der zur Verfügung stehenden Anlagen der Silizium-Halbleitertechnologie präpariert. Gleichzeitig lassen sich, bedingt durch die ähnliche Herstellung der Proben, Parallelen zu den auf Siliziumsubstrat erzielten Ergebnissen ziehen. Bezüglich der Folien sind bei der Prozessierung – insbesondere aufgrund der begrenzten thermischen Belastbarkeit und chemischen Resistenz – einige Einschränkungen hinzunehmen. Die wesentlichen technischen Parameter der polymeren Substrate wurden bereits im Kapitel 4 beschrieben. Außerdem wurden die zur Vorbereitung der Folienproben eingesetzten Prozessschritte im Kapitel 6.1 erklärt.

Für die Untersuchungen auf Foliensubstraten wurden die Nanokompositlacke aus Kapitel 7.4 als Gate-Dielektrikum eingesetzt. Sie haben auf Siliziumsubstrat zu Transistoren mit guten elektrischen Parametern geführt und erfüllen mit maximalen Verarbeitungstemperaturen unterhalb von 80°C wesentliche Voraussetzungen für die Anwendung auf Foliensubstraten. Mit den Dielektrika wurden in dieser Arbeit Transistoren auf den Trägerfolien PET, OPP und Polyimid gebaut und untersucht. Die Ergebnisse zu diesen Analysen sind im Kapitel 8.1 zusammengefasst. Darüber hinaus wurden Experimente mit einem Acrylatmonomer durchgeführt, das ausschließlich PET als Trägermaterial verwendet (siehe Kapitel 8.2). Das Kapitel 8.3 stellt Resultate von OFETs vor, deren halbleitende Pentacen-Schicht zur Kostenreduktion im Grobvakuum unter Inertgasatmosphäre aufgedampft wurde.

### 8.1 Nanokompositlack auf Foliensubstraten

Nach vielversprechenden Ergebnissen organischer Feldeffekt-Transistoren mit dem organisch-anorganischen Nanokompositlack, wird in diesem Kapitel die Applikation der Lacke auf den oben genannten Foliensubstraten analysiert. Dabei liegt der Fokus zum einen im Auftragen einer homogenen, elektrisch isolierenden und *Pinhole*-armen Lackschicht. Zum anderen wird untersucht, ob möglicherweise substratspezifische Unterschiede in den elektrischen Parametern der hergestellten Transistoren zu beobachten sind, die sich genau einer der untersuchten Foliensorten zuordnen lassen.

### 8.1.1 Polyethylenterephthalat-Folie

Zur Vorbereitung der Polyethylenterephthalat-Proben (PET-Proben) wurden die Folien auf die Größe eines 100 mm Siliziumwafers zugeschnitten, gereinigt und anschließend mit einem Zweikomponentenkleber (*UHU Plus endfest 300*) auf dem Siliziumträger befestigt. Dadurch wird die Bearbeitung des polymeren Substrates mit den Anlagen der Silizium-Halbleitertechnologie ermöglicht, um darauf Teststrukturen herstellen zu können. Eine ausgefeilte Technik zum Verteilen des Klebers mit Hilfe eines Spachtels, gefolgt von einem ganzflächigen Anpressen der 23 µm dicken Folie an eine Glasscheibe, kann nicht verhindern, dass die Folie kleine Bläschen wirft. Aufgrund dessen kommt es zu zusätzlichen Unebenheiten auf der Substratoberfläche. Da die Beschaffenheit der Substratoberfläche zu den Schlüsselparametern bei der Herstellung organischer Elektronik zählt, ist eine Reduzierung der Oberflächenrauigkeit erforderlich. Deshalb werden die Folienabschnitte vor der eigentlichen Herstellung der Teststrukturen mit einem etwa 1 µm dicken Film des Nanokompositlacks beschichtet, der die Aufgabe einer Funktionsschicht übernimmt. Diese verleiht der Substratoberfläche Grenzflächeneigenschaften des Lacks und mildert zugleich die substratspezifische Oberflächenrauigkeit ab bzw. kann diese zum Teil sogar eliminieren. Negative Auswirkungen eines rauen Substrates auf die Transistorparameter lassen sich dadurch reduzieren respektive verhindern (siehe ebenfalls Kapitel 4.1). In der Literatur kommen derartige, einebnende Schichten vielfach erst nach der Fertigstellung der Gate-Elektrode als alleiniges oder als mehrschichtiges Gate-Dielektrikum zum Einsatz [227].

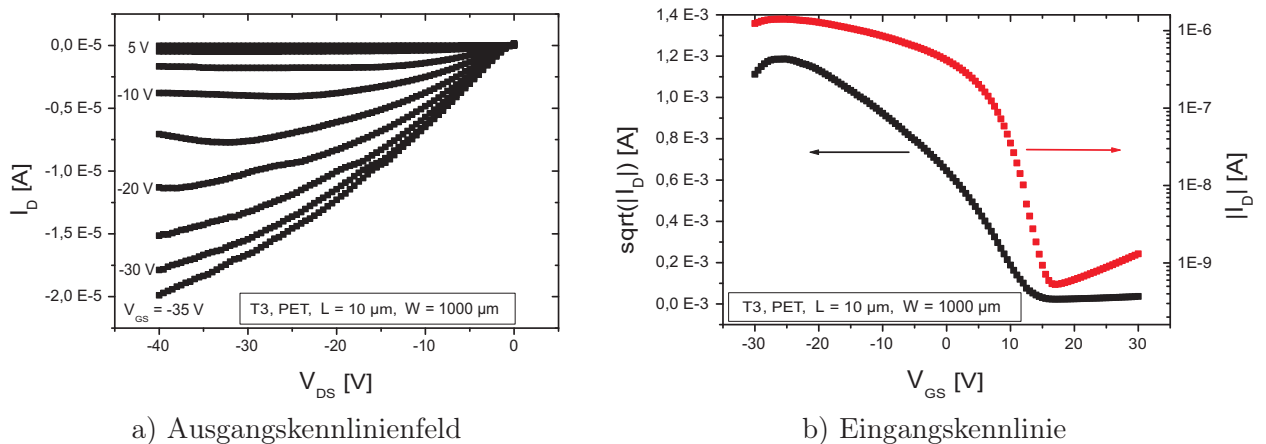
#### Probenpräparation

Das Substrat ist nun so weit vorbereitet, dass ganzflächig eine 150 nm dicke Aluminiumschicht aufgedampft werden kann. Sie dient als gemeinsame Gate-Elektrode für alle Transistoren auf dem Foliensubstrat. Einige Vor- und Nachteile der gemeinsamen metallischen Gate-Elektrode wurden schon im Kapitel 7.5 erörtert. Ein weiterer Vorzug der gemeinsamen Gate-Elektrode kommt bei den Foliensubstraten zum Tragen, der auf Silizium belanglos war: Im Kapitel 4 wurde das Schrumpfen der Folien bedingt durch thermische Belastungen angesprochen. Diese Veränderung der mechanischen Abmessungen kann bei segmentierten Gate-Elektroden und prozessbedingter thermischer Belastung durch nachfolgende Schritte – beispielsweise zum Strukturieren des Gate-Dielektrikums oder der Drain- und Source-Elektroden – eine Justierung der Maskenebenen zueinander verhindern. Sobald die Gate-Elektrode den Transistorkanal nicht mehr überdeckt kann der Drain-Strom nur unzureichend über das Gate kontrolliert werden. Zumeist sind in diesem Fall lediglich vereinzelte funktionierende Teststrukturen auf dem Foliensubstrat zu erwarten. Durch die gemeinsame Gate-Elektrode wird diese Problematik zunächst umgangen. Für einfache Schaltungen sind die frei ansteuerbaren Gate-Elektroden aber unumgänglich, so dass dann ein zusätzlicher Prozessschritt zum Vorschrumpfen der polymeren Substrate in Erwägung gezogen werden muss.

Auf das gemeinsame Aluminium-Gate werden die Nanokompositlacke *inoflex T3*, *T5* bzw. *Z5* zu 300 bzw. 400 nm dicken Filmen aufgeschleudert. Aufgrund der Restrauigkeit des Substrates, die durch die Funktionsschicht nicht vollständig kompensiert werden kann, soll auf diese Weise ein elektrisch gut isolierender Film aufgetragen werden. Für die Drain- und Source-Elektroden wurde im Grobvakuum bei  $3 \cdot 10^{-2}$  mbar eine etwa 30 nm dicke Goldschicht auf eine fotolithografisch strukturierte Lackmaske aufgesputtert, um anschließend durch einen *Lift-off*-Schritt den Fotolack und das überschüssige Metall zu entfernen.

## Elektrische Transistorparameter

Abschließend wurden die Teststrukturen im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6}$  mbar und einer Aufdampftrate von etwa 0,1 nm/s mit einer circa 30 nm dicken Pentacen-Schicht bedampft. Die Abbildung 8.1 zeigt die Kennlinien eines Transistors mit 10  $\mu\text{m}$  Kanallänge und 1000  $\mu\text{m}$  Kanalweite auf PET mit einer 300 nm dicken *inoflex T3*-Schicht als Dielektrikum. Dem Ausgangskennlinienfeld lässt sich entnehmen, dass der Transistor bei einer Gate-Source-Spannung von -35 V und einer Drain-Source-Spannung von -40 V einen Drain-Strom von -19,6  $\mu\text{A}$  treiben kann. Somit liefert der Transistor in Relation zu den Exemplaren aus Abbildung 7.11 auf Siliziumsubstrat mit strukturiertem Titan-Gate und einer Vorbehandlung im Sauerstoffplasma vergleichbare Ströme. Jedoch verhält er sich im Anlaufbereich weniger linear und deutet damit einen etwas schlechteren Metall-Halbleiterkontakt an. Vorteilhaft wirkt sich der geringere Gate-Leckstrom aus. Dieser Vorzug lässt sich auf bessere Isolationseigenschaften aufgrund des dickeren Gate-Dielektrikums zurückführen, erfordert aber bedingt durch die größere Schichtdicke des Isolators höhere Betriebsspannungen.



**Abbildung 8.1:** Der Transistor mit einer Kanallänge von 10  $\mu\text{m}$  und einer Kanalweite von 1000  $\mu\text{m}$  wurde im Hochvakuum bei  $1 \cdot 10^{-6}$  mbar und einer Aufdampftrate von 0,1 nm/s mit einer etwa 30 nm dicken Pentacen-Schicht bedampft. Als Substratmaterial wird eine PET-Folie verwendet, die auf einen Siliziumwafer mit einem Zweikomponentenkleber aufgeklebt wurde. Eine 300 nm dicke *inoflex T3*-Schicht dient als Gate-Dielektrikum.

Obwohl das PET-Substrat nach dem Aufkleben auf den Wafer über zusätzliche Unebenheiten an seiner Oberfläche verfügt, erreichen darauf hergestellte Transistoren in der Gegenüberstellung zu Transistoren auf Siliziumsubstrat ähnliche elektrische Parameter (siehe Kapitel 7.4). Die Tabelle 8.1 gibt eine Übersicht über die ermittelten Daten des obigen Transistors auf PET. Abweichungen, die sich direkt auf den Einsatz der PET-Folie zurückführen lassen, konnten bislang nicht beobachtet werden.

Eine Optimierung der Transistorparameter könnte sich mittels einer Abscheidung des Goldes mit geringer Konformität, z. B. durch thermisches Verdampfen oder durch eine Vorbehandlung im Sauerstoffplasma, erzielen lassen. Darüber hinaus wird die Befestigung der Folie auf dem Siliziumträger für den Zeitraum der Prozessierung mit doppelseitigem Klebeband getestet. Durch diese Vorgehensweise wird das Foliensubstrat in seiner ursprünglichen Oberfläche weniger beeinträchtigt, dies sollte positive Auswirkungen auf die Transistorparameter zur Folge haben.

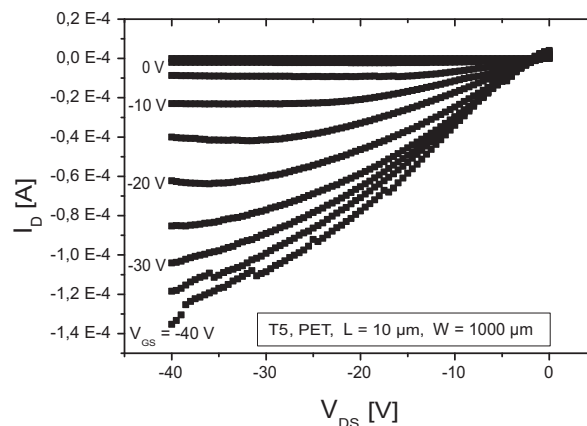
**Tabelle 8.1:** Extrahierte elektrische Parameter eines organischen Feldeffekt-Transistors mit  $10\ \mu\text{m}$  Kanallänge und  $1000\ \mu\text{m}$  Kanalweite auf einem PET-Substrat mit einer Aluminium-Gate-Elektrode und *inoflex T3* als Gate-Dielektrikum. Das PET-Substrat wurde mit einem Zweikomponentenkleber auf dem Siliziumsubstrat befestigt.

Substrat	$\epsilon_i$	$t_i$ [nm]	$I_D$ [ $\mu\text{A}$ ]	$I_{\text{on}}/I_{\text{off}}$	$V_{\text{th}}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
PET	12	300	-19,6	$>10^3$	13,3	0,003	3

In Zukunft ist bei den mit dem Zweikomponentenkleber befestigten Folien eine gezielte Untersuchung zu den Auswirkungen des Klebers auf die Transistorparameter erforderlich. Derzeit lässt sich nicht abschätzen, ob der Zweikomponentenkleber unter dem Foliensubstrat neben einer unebenen Substratoberfläche nach der Fertigstellung der Teststrukturen zu zusätzlichen Beeinträchtigungen der Transistorparameter führt. Beispielsweise könnten mögliche flüchtige Anteile des Klebstoffs durch das Foliensubstrat hindurch diffundieren.

### 8.1.1.1 Sauerstoffplasmabehandlung

In diesem Abschnitt werden Kennlinien von OFETs vorgestellt, deren Teststrukturen eine PET-Folie als Substrat und den Nanokompositlack *inoflex T5* als Gate-Dielektrikum verwenden. Die Goldschicht für die *Lift-off* strukturierten Drain- und Source-Kontakte wird nochmals aufgesputtert, da bei der Durchführung dieser Untersuchungen keine Möglichkeit bestand, sie thermisch im Hochvakuum aufzudampfen. Vor dem Aufspüttern des Pentacens auf die auf Siliziumscheiben aufgeklebten Folien wird eine der beiden Proben einer Vorbehandlung im Sauerstoffplasma für 30s bei 100 W unterzogen. Die zweite Scheibe dient als Referenz, um einen Vergleich der Transistorparameter zu ermöglichen.

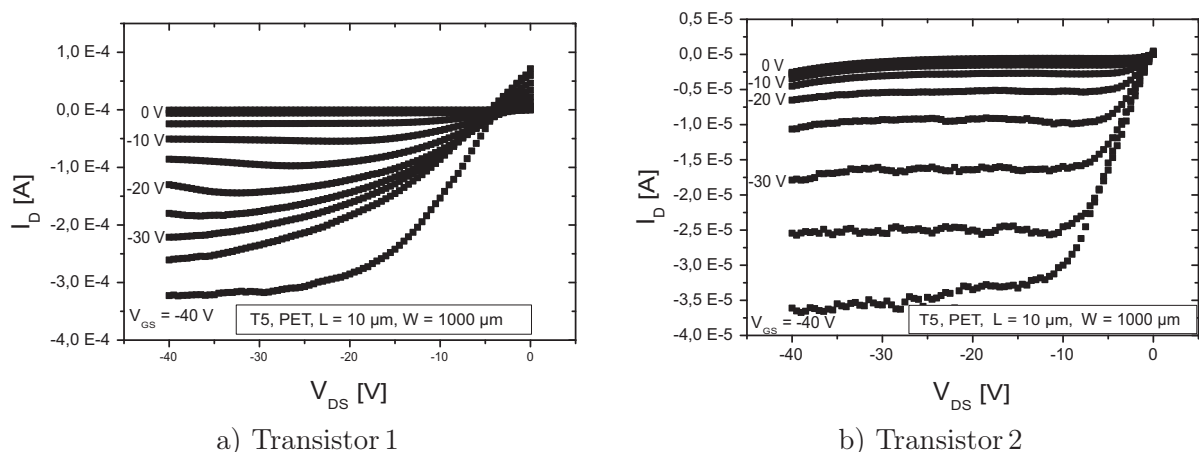


**Abbildung 8.2:** Ausgangskennlinienfeld eines Transistors auf PET-Substrat mit  $L = 10\ \mu\text{m}$  und  $W = 1000\ \mu\text{m}$  sowie *T5* als Gate-Dielektrikum. Der etwa  $25\ \text{nm}$  dicke Pentacene-Film wurde im Hochvakuum bei  $9 \cdot 10^{-7}\ \text{mbar}$  mit einer Rate von etwa  $0,1\ \text{nm/s}$  aufgedampft. Das PET-Substrat wurde gemäß der Beschreibung in Kapitel 6.1 mit doppelseitigem Klebeband auf dem Siliziumwafer befestigt.

Die beiden vorbereiteten Proben werden gleichzeitig mit einem etwa  $25\ \text{nm}$  dicken Pentacene-Film im Hochvakuum bei einem Druck von  $9 \cdot 10^{-7}\ \text{mbar}$  und einer Rate von etwa  $0,1\ \text{nm/s}$

bedampft. Dabei kann auf der unbehandelten Probe nur das Ausgangskennlinienfeld des in Abbildung 8.2 dargestellten Transistors mit  $10\ \mu\text{m}$  Kanallänge und  $1000\ \mu\text{m}$  Kanalweite mit einem maximalen Drain-Strom von  $-130\ \mu\text{A}$  bei  $-40\ \text{V}$  Gate-Source- und Drain-Source-Spannung ermittelt werden. Beim Aufzeichnen der Eingangskennlinie dieses Transistors ist es zum elektrischen Durchbruch des Gate-Dielektrikums gekommen, so dass hierzu keine geeignete Kennlinie gezeigt werden kann. Dementsprechend konnten die übrigen Transistorparameter nicht ermittelt werden. Die elektrische Charakterisierung weiterer Teststrukturen auf diesem Substrat wurde durch eine schlechte Qualität des Gate-Dielektrikums, einhergehend mit einer Vielzahl von *Pinholes*, deren Ursache in einer ungünstigen Prozessierung der Probe zu finden ist, verhindert.

Die Abbildung 8.3 zeigt die Ausgangskennlinienfelder von zwei Transistoren (1 und 2) mit  $10\ \mu\text{m}$  Kanallänge und  $1000\ \mu\text{m}$  Kanalweite, die auf dem selben PET-Wafer gefertigt wurden. Der Transistor 1 mit dem Ausgangskennlinienfeld aus a) kann einen maximalen Drain-Strom von  $-320\ \mu\text{A}$  bei  $-40\ \text{V}$  Gate-Source- und Drain-Source-Spannung treiben. Dieser Wert ist bislang der betragsmäßig größte Drain-Strom, der mit derartigen Geometrieabmessungen in dieser Arbeit gebaut werden konnte. Der Betrag des Stromes liegt oberhalb des parallel bedampften und nicht vorbehandelten Transistors aus Abbildung 8.2. Das Kennlinienfeld des Transistors 1 wird jedoch durch einen großen Gate-Leckstrom geprägt, der für die positiven Drain-Ströme von bis zu  $71\ \mu\text{A}$  in der Kennlinie bei einer Drain-Source-Spannung nahe  $0\ \text{V}$  und  $-40\ \text{V}$  Gate-Source-Spannung verantwortlich ist. Hervorzuheben ist noch die Ladungsträgerbeweglichkeit des Testmusters, die im linearen Bereich zu  $0,11\ \text{cm}^2/\text{Vs}$  bestimmt werden konnte. Ihr Wert liegt zwei Größenordnungen über der Beweglichkeit des Transistors auf *T3* ohne Sauerstoffplasmabehandlung (vergleiche Tabelle 8.1) und liefert damit einen wesentlichen Beitrag zur Steigerung des Drain-Stromes. Aufgrund der besseren Ladungsträgerbeweglichkeit wird eine höhere molekulare Ordnung im Pentacen-Film vermutet. Ebenfalls kann ein besser ausgeformter Metall-Halbleiterkontakt für die gesteigerten Werte des Drain-Stromes und der Beweglichkeit verantwortlich sein. Auf die übrigen, in Tabelle 8.2 gruppierten Transistorparameter (obere Zeile), wird nicht näher eingegangen, da sie sich unwesentlich von den Parametern der Teststruktur in Tabelle 8.1 unterscheiden.



**Abbildung 8.3:** Vergleich zweier Ausgangskennlinienfelder auf *T5*, deren Transistoren auf dem selben PET-Substrat, welches mit dem Zweikomponentenkleber auf dem Siliziumwafer aufgeklebt wurde, hergestellt und mit einem Sauerstoffplasma für 30 s bei  $100\ \text{V}$  vorbehandelt wurden. Die Proben wurden gleichzeitig mit dem Transistor aus Abbildung 8.2 mit Pentacen bedampft.

Der Transistor 2 mit seinem Ausgangskennlinienfeld in Abbildung 8.3 b kann bei identischen Geometrieabmessungen im Vergleich zum Transistor 1 nur einen betragsmäßig kleinen Drain-Strom von  $-36,7 \mu\text{A}$  liefern. Er zeichnet sich dafür aber durch einen geringen Gate-Leckstrom und ein gutes lineares Anlaufverhalten aus. Während das lineare Anlaufverhalten auf einen besseren Metall-Halbleiterkontakt zurückgeführt werden kann, könnte ein hoher ohmscher Kontaktwiderstand für den kleineren Drain-Strom verantwortlich sein. Entgegen den Erwartungen verfügt der Transistor mit  $0,35 \text{ cm}^2/\text{Vs}$  über eine etwa drei mal so große Ladungsträgerbeweglichkeit wie der Transistor 1.

**Tabelle 8.2:** Extrahierte elektrische Parameter zweier organischer Feldeffekt-Transistoren mit  $10 \mu\text{m}$  Kanallänge und  $1000 \mu\text{m}$  Kanalweite auf dem selben PET-Substrat mit einer Aluminium-Gate-Elektrode und *inoflex T5* als Gate-Dielektrikum. Das PET-Substrat wurde mit einem Zweikomponentenkleber auf dem Siliziumsubstrat befestigt. Vor dem Bedampfen der Teststrukturen mit Pentacen wurden sie für 30 s im Sauerstoffplasma bei 100 W vorbehandelt.

Substrat	$\epsilon_i$	$t_i$ [nm]	$I_D$ [ $\mu\text{A}$ ]	$I_{\text{on}}/I_{\text{off}}$	$V_{\text{th}}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
PET	9,5	400	-320	$10^3$	15	0,11	5,8
PET	9,5	400	-36,7	$>10^3$	-7,5	0,35	3,8

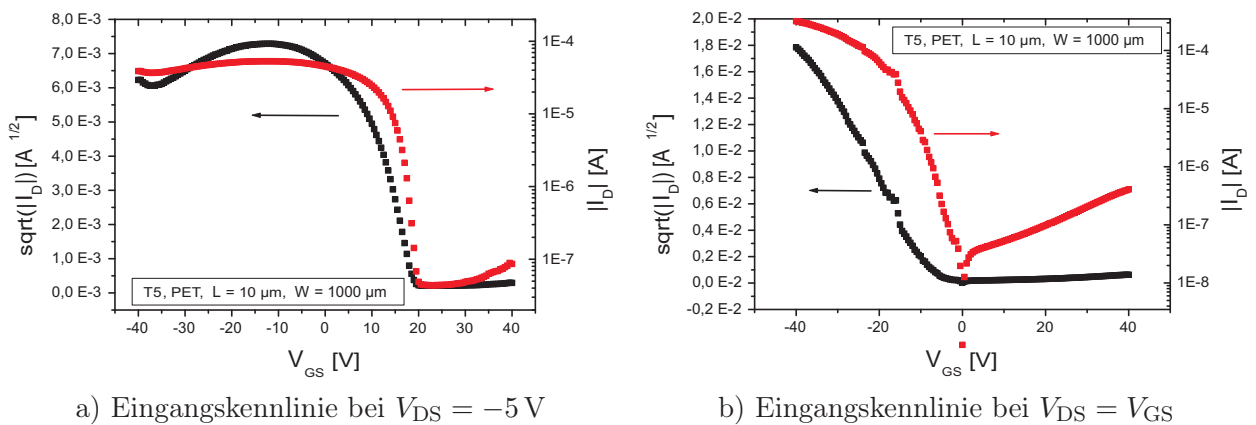
Die hohen Beweglichkeiten lassen auf eine gute molekulare Ordnung in den unteren Monolagen des Pentacen-Films schließen. Eine Analyse der Oberfläche des Pentacen-Films mit einem AFM musste jedoch wegen des zum Zeitpunkt der Messungen nicht zur Verfügung stehenden Messgerätes unterbleiben. Dementsprechend konnten keine näheren Hinweise gefunden werden, warum der Transistor 2 mit seiner großen Ladungsträgerbeweglichkeit nur vergleichsweise kleine Ströme liefert. Möglicherweise verfügt der Transistor 1 über eine größere Ladungsträgerbeweglichkeit als der Transistor 2. Es wird vermutet, dass sich der Gate-Leckstrom bei der Aufzeichnung der Transferkennlinie mit dem Drain-Strom überlagert. In dessen Folge verändert sich der Kanalleitwert  $g_m$  und damit die Ladungsträgerbeweglichkeit. Im Gegensatz dazu fließt gemäß des Ausgangskennlinienfeldes beim Transistor 2 nur ein geringer Gate-Leckstrom.

In Zukunft könnte es hilfreich sein, zusätzlich zu den Aus- und Eingangskennlinien jeweils den Gate-Strom aufzuzeichnen, um diesen aus den Kennlinien mathematisch eliminieren zu können. Allerdings ist diese Vorgehensweise nur für das Verständnis ungeklärter Phänomene der OFETs hilfreich. Für spätere Schaltungen muss das Dielektrikum ausreichende Isolationseigenschaften aufweisen. Kleine Leckströme lassen sich trotzdem nicht vollständig vermeiden und sollten daher weiterhin bei der Parameterbestimmung Berücksichtigung finden.

### Transferkennlinie im Anlauf- und im Sättigungsbereich

Anhand des Transistors 2 soll auf die Problematik bei der Bestimmung der Transistorparameter mit Hilfe der Transferkennlinie eingegangen werden. Die aufgezeigten Kennlinien in Abbildung 8.4 sind a) im linearen Bereich des Transistors bei  $V_{\text{DS}} = -5 \text{ V}$  und b) im Sättigungsbereich bei  $V_{\text{DS}} = V_{\text{GS}}$  gemessen worden. Dabei wurde die Kennlinie im linearen Bereich beginnend bei den negativen Gate-Source-Spannungen aufgezeichnet. Diese Vorgehensweise stellte sich bei der Auswertung der Ergebnisse als ungünstig heraus, da die im Transistor-kanal zu erwartenden *Traps* die Stromstärke zu Beginn der Transferkennlinie dezimieren, bis sie abgesättigt sind.

Die Methode wurde jedoch weiter angewandt, weil später die Transistoren im Sättigungsbereich bei fester Drain-Source-Spannung von  $-40\text{ V}$  charakterisiert werden sollten. Ein unter Umständen schlechterer Verlauf der Transferkennlinie wird dabei billigend in Kauf genommen, um die Potenzialdifferenz zwischen dem Drain und dem Gate möglichst lange gering zu halten. Der Grund ist die hohe resultierende Potenzialdifferenz, wenn die Gate-Source-Spannung aus dem Intervall zwischen  $-40$  und  $40\text{ V}$  an den Gate-Kontakt angelegt wird. Das Gate-Dielektrikum muss dann im Extremfall einer Potenzialdifferenz von  $80\text{ V}$  standhalten, die bei polymeren Dielektrika gelegentlich zum elektrischen Durchbruch führen kann. Obige Vorgehensweise stellt daher einen Kompromiss dar, bei dem sich im Fall eines elektrischen Durchbruchs die benötigten Messwerte des Transistors zumindest bis zur Zerstörung des Gate-Dielektrikums verwerten lassen. Wird die umgekehrte Vorgehensweise gewählt und tritt ein elektrischer Durchbruch des Dielektrikums ein, liegen keine verwertbaren Messergebnisse für die Transferkennlinie vor.



**Abbildung 8.4:** Eingangskennlinien des Transistors 2 aus Abbildung 8.3 b, die im linearen Betriebsbereich des Transistors bei  $V_{DS} = -5\text{ V}$  und im Sättigungsbereich bei  $V_{DS} = V_{GS}$  aufgezeichnet wurden.

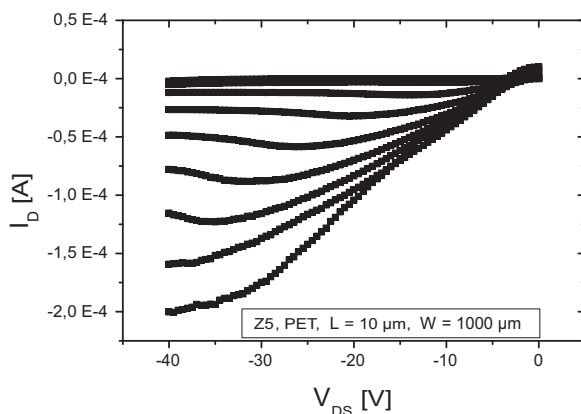
Die Messung der Transferkennlinie bei  $V_{DS} = V_{GS}$  stellt einen Kompromiss dar, bei dem die hohe elektrische Belastung des Gate-Dielektrikums vermieden wird. Allerdings muss der Transistor als Voraussetzung für das Aufzeichnen der Kennlinie in Sättigung, analog zum dargestellten Transistor, über einen negativen Wert der Schwellenspannung verfügen. Nimmt dagegen die Schwellenspannung des Transistors aufgrund parasitärer Effekte, wie beispielsweise einer polaren Oberfläche des Dielektrikums, positive Werte an, wird die Kennlinie lediglich im linearen Bereich aufgezeichnet.

Theoretisch lassen sich aus einer im linearen Arbeitsbereich gemessenen Kennlinie mit  $V_{DS} = V_{GS}$  ebenfalls einige Transistorparameter ermitteln, jedoch wird die Auswertung der erzielten Transferkennlinie bei Gate-Source-Spannungen um  $0\text{ V}$  problematisch. Der Transistor befindet sich bei diesen Spannungswerten gemäß der *Shockley*-Gleichungen noch im leitenden Zustand. Es ist jedoch nur ein sehr geringer Drain-Strom messbar, da die Potenzialdifferenz zwischen den Drain- und Source-Elektroden gegen Null tendiert. Ohne ein in lateraler Richtung wirkendes elektrisches Feld lassen sich aber keine Ladungsträger durch den sich im Anreicherungszone befindenden Transistorkanal treiben. Dementsprechend ergibt sich ein ungünstiger Verlauf der Transferkennlinie mit einem Einbruch des Drain-Stromes bei  $0\text{ V}$  Gate-Source-Spannung, der somit nicht mehr zur Bestimmung der elektrischen Transistorparameter herangezogen werden kann.

## Konsequenzen für die Bestimmung der Schwellenspannung

Um die Schwellenspannung des Transistors 2 zu bestimmen, darf die Kennlinie aus Abbildung 8.4 a nicht verwendet werden, da im linearen Bereich entgegen den Ergebnissen in [41] mit Pentacen-OFETs auf Siliziumdioxid, kein quadratischer Zusammenhang zwischen der Gate-Source-Spannung und dem Drain-Strom zu beobachten ist. Vielmehr zeichnet sich in der Transferkennlinie ( $I_D$  vs.  $V_{GS}$ , nicht in der Grafik dargestellt) nach dem Subschwelligkeitsbereich ein linearer Zusammenhang zur Gate-Source-Spannung ab, wie er im linearen Bereich des Transistors zu erwarten ist. Würde unzulässigerweise die Schwellenspannung aus der Wurzel des Drain-Stromes in Abbildung 8.4 a bestimmt, ergibt sich ein viel zu großer Wert von etwa 19 V. Dagegen liefert die Bestimmung der Schwellenspannung im Sättigungsbereich aus Abbildung 8.4 b einen Wert von  $-7,5$  V. Dieses Ergebnis erscheint wesentlich glaubwürdiger, da hier das korrekte Verfahren zur Bestimmung des Parameters eingesetzt wurde. Bedauerlicherweise wurden zu Beginn der Untersuchungen auch im vorangegangenen Kapitel 7 nicht immer Transferkennlinien in Sättigung gemessen, so dass die aus den im linearen Bereich aufgezeichneten Transferkennlinien bestimmten Schwellenspannungen fehlerbehaftet sind. Würden die Kennlinien in Sättigung aufgezeichnet, haben sich vielfach erheblich kleinere Werte für die Schwellenspannung ergeben (siehe beispielsweise Kapitel 7.4.6).

### 8.1.1.2 Optimierte Befestigung des Foliensubstrates



**Abbildung 8.5:** Ausgangskennlinienfeld eines Transistors auf PET-Substrat mit  $10 \mu\text{m}$  Kanallänge und  $1000 \mu\text{m}$  Kanalweite sowie Z5 als Gate-Dielektrikum. Der etwa  $30 \text{ nm}$  dicke Pentacen-Film wurde im Hochvakuum bei  $4 \cdot 10^{-7} \text{ mbar}$  mit einer Rate von ungefähr  $0,1 \text{ nm/s}$  aufgedampft.

In den vorherigen Abschnitten wurden für die Untersuchungen die Gate-Dielektrika *inoflex T3* und *inoflex T5* appliziert. Im Folgenden wird als Ergänzung noch ein Transistor auf dem Nanokompositlack *inoflex Z5* vorgestellt, der ebenfalls eine PET-Folie als Substrat verwendet. In diesem Fall wird das Substrat gemäß der Beschreibung in Kapitel 6.1 mit doppelseitigem Klebeband auf dem Siliziumträger für den Zeitraum seiner Prozessierung fixiert. Sein Ausgangskennlinienfeld in Abbildung 8.5 zeigt Gate-Leckströme und ein nichtlineares Anlaufverhalten, das analog zu den vorherigen Kennlinien auf einen ungünstigen Kontakt zwischen dem Halbleiter und der Drain-Elektrode hindeutet. Trotz dieser parasitären Effekte kann der Transistor bei einer Gate-Source- und Drain-Source-Spannung von  $-40 \text{ V}$  einen beachtlichen Drain-Strom von  $-198 \mu\text{A}$  liefern.



Während der Bestimmung der Transistorparameter kann im Vergleich zu den Transistoren aus Abbildung 8.3 entgegen den Erwartungen nur eine kleine Ladungsträgerbeweglichkeit von  $0,025 \text{ cm}^2/\text{Vs}$  ermittelt werden. Eine Ursache könnte die ungünstige Ausrichtung der Pentacen-Moleküle in den unteren Monolagen des Films sein, doch sollte in diesem Fall ein kleinerer Drain-Strom fließen.

Die Befestigung des Substrates mittels doppelseitigem Klebeband wirkt sich positiv auf die Rauigkeit der Substratoberfläche aus. Aus diesem Blickwinkel sollte eine deutlich bessere Beweglichkeit erzielt werden können. Möglicherweise schmälert der schlechte Metall-/Halbleiterkontakt den Wert der Beweglichkeit deutlich. Um den auftretenden Fragen nach den Ursachen für den betragsmäßig hohen Drain-Strom und die nur kleine Ladungsträgerbeweglichkeit, zu denen hier nur erste Ansatzpunkte geliefert werden konnten, nachzugehen, sind in Zukunft weitere Untersuchungen erforderlich.

Zudem könnten weitere Analysen beantworten, ob die gute Strommodulation und der geringe Subschwelligkeitsstromanstieg des Transistors auf  $Z5$  (siehe Tabelle 8.3) eine Folge der Befestigungsart auf dem Siliziumsubstrat sind. Genausogut könnten andere Einflussfaktoren – beispielsweise das bessere Vakuum während der Deposition des Pentacen-Films – eine Rolle spielen und zur Steigerung der Werte beigetragen haben.

**Tabelle 8.3:** Elektrische Kenndaten des Transistors aus Abbildung 8.5 mit einer Kanallänge von  $10 \mu\text{m}$  und einer Kanalweite von  $1000 \mu\text{m}$ .

Substrat	$\epsilon_i$	$t_i$ [nm]	$I_D$ [ $\mu\text{A}$ ]	$I_{\text{on}}/I_{\text{off}}$	$V_{\text{th}}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
PET	9	400	-198	$>10^5$	4,6	0,025	0,7

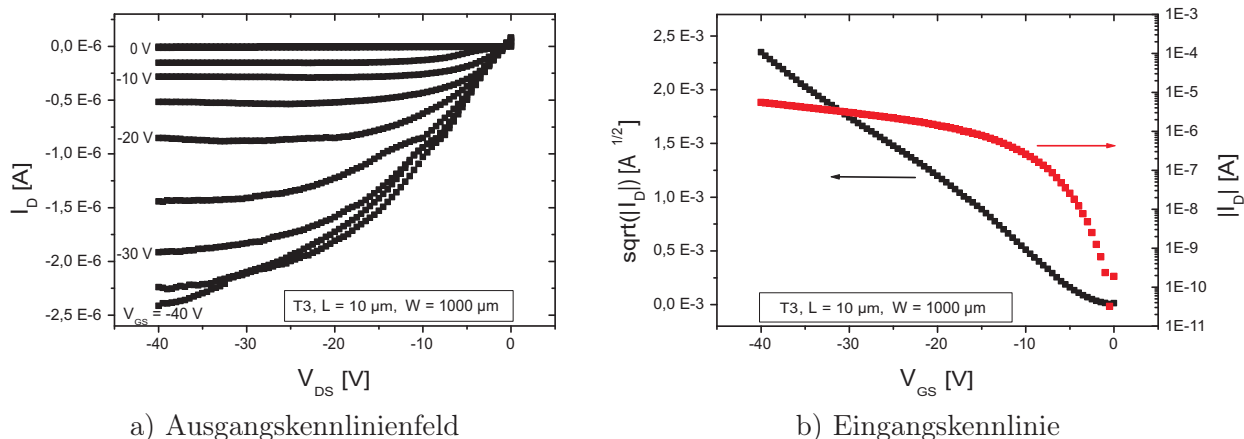
## Fazit

Auf dem PET-Substrat konnten mit den drei Nanokompositlacken gute Transistoren hergestellt werden. In dieser Arbeit liefern sie nach einer Vorbehandlung im Sauerstoffplasma mit beispielsweise einer Ladungsträgerbeweglichkeit von  $0,35 \text{ cm}^2/\text{Vs}$  und Drain-Strömen von  $-320 \mu\text{A}$  bei  $10 \mu\text{m}$  Kanallänge und  $1000 \mu\text{m}$  Kanalweite durchaus bessere elektrische Parameter als vergleichbare Teststrukturen auf Siliziumsubstrat. Bedeutende Unterschiede im Befestigungsverfahren der Foliensubstrate auf den Siliziumträgern für die Dauer der Prozessierung konnten bei den Transistorparametern nicht ausgemacht werden. Sollen die Foliensubstrate mit den fertiggestellten Bauelementen wieder von den Siliziumscheiben abgelöst werden, ist das Fixieren mit doppelseitigem Klebeband zu bevorzugen.

### 8.1.2 Polypropylen-Folie

Neben der PET-Folie wurde eine einfach verstreckte Polypropylen-Folie als Substratmaterial eingesetzt. Die Herstellung von Teststrukturen erfolgte analog zur Beschreibung im Kapitel 8.1.1, d. h. auf die Folien wurde eine Nanokompositschicht als Funktionsschicht zum Einleiten der Oberflächenunebenheiten aufgetragen. Als Gate-Dielektrika sind die drei vorgestellten Nanokompositlacke zum Einsatz gekommen.

Die Abbildung 8.6 a zeigt ein Ausgangskennlinienfeld eines Transistors mit einer etwa 300 nm dicken *inoflex T3*-Schicht als Gate-Dielektrikum. Mit Hilfe der ganzflächigen Aluminium-Gate-Elektrode lässt sich mit einer Gate-Source-Spannung von  $-40\text{ V}$  und einer Potenzialdifferenz zwischen Drain und Source von  $40\text{ V}$  ein Drain-Strom von  $-2,4\text{ }\mu\text{A}$  steuern. Der Strom liegt damit deutlich unterhalb der Werte, die auf dem PET-Substrat unter vergleichbaren Bedingungen gemessen werden konnten. Größere Werte konnten auf diesem Substrat bislang nur bei kleineren Geometrieabmessungen der Transistoren nachgewiesen werden.



**Abbildung 8.6:** Ausgangskennlinienfeld eines Transistors auf Polypropylen-Folie (OPP) mit  $10\text{ }\mu\text{m}$  Kanallänge und  $1000\text{ }\mu\text{m}$  Kanalweite. Als Gate-Dielektrikum kommt eine etwa  $300\text{ nm}$  dicke *inoflex T3*-Schicht zum Einsatz. Ein etwa  $38\text{ nm}$  dicker Pentacen-Film wurde im Hochvakuum bei einem Druck von  $1\cdot 10^{-6}\text{ mbar}$  auf die Probe aufgedampft. Die Eingangskennlinie (b) wurde im Sättigungsbereich bei  $V_{DS} = V_{GS}$  gemessen.

### Analyse der Transistorparameter

Die Tabelle 8.4 beinhaltet eine Zusammenfassung der ermittelten Transistorparameter des Bauelementes aus Abbildung 8.6. Es zeigt sich, dass auch die übrigen Parameter des Transistors auf OPP deutlich schlechter als die bisher vorgestellten Daten auf PET sind. Eine Ursache könnte der schlechtere Druck im Rezipienten von  $1\cdot 10^{-6}\text{ mbar}$  beim Aufdampfen der Pentacen-Schicht sein, so dass Restgasatome mit in den organischen Film eingebaut wurden, die den Ladungstransport behindern.

**Tabelle 8.4:** Elektrische Kenndaten des Transistors aus Abbildung 8.6 mit einer Kanallänge von  $10\text{ }\mu\text{m}$  und einer Kanalweite von  $1000\text{ }\mu\text{m}$ .

Substrat	$\epsilon_i$	$t_i$ [nm]	$I_D$ [ $\mu\text{A}$ ]	$I_{on}/I_{off}$	$V_{th}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
OPP	12	300	$-2,4$	$10^4$	$-1,8$	0,002	1,4

Ein weiterer Aspekt könnte in den Eigenschaften des Substratmaterials selbst liegen. Gegenüber dem PET-Substrat wurde bei der OPP-Folie mit einer Dicke von etwa  $20\text{ }\mu\text{m}$  eine schlechtere thermische und mechanische Stabilität beobachtet, in deren Folge sich die Folie am Rand der Scheibe aufgeworfen hat. Außerdem wurde bei den Messungen mit dem AFM eine größere Rauigkeit auf der Substratoberfläche gemessen. Demnach könnten sich diese Unebenheiten negativ

auf die elektrischen Parameter der Transistoren ausgewirkt haben. Zur Absicherung dieser Erkenntnisse sollten in fortführenden Untersuchungen diese Eigenschaften und die Rauigkeit der Oberfläche nach dem Aufschleudern der Funktionsschicht und des Gate-Dielektrikums nochmals gezielt untersucht werden. Eine Vorbehandlung der Teststrukturen im Sauerstoffplasma könnte das Pentacen-Wachstum auf einer ebenen Nanokompositlackschicht verbessern.

Als zusätzlicher Gesichtspunkt für die schlechten elektrischen Parameter muss noch die Abscheidung des Kontaktmetalls in Betracht gezogen werden. Die vorgestellten Ergebnisse basieren auf Drain- und Source-Elektroden, deren Goldschicht mit hoher Konformität abgeschieden wurde. Da zum Zeitpunkt der Untersuchungen die Kontaktform nicht analysiert werden konnte, lässt sich das Auftreten von schräg nach außen geneigten Kontaktflanken nicht ausschließen. Kommt es in deren Folge zu Abschattungseffekten, verschlechtern sich die Transistoreigenschaften, da die Pentacen-Moleküle sich nur unzureichend an die Kontakte anlagern können. Hier wäre die Abscheidung einer Goldschicht mit geringer Konformität zu empfehlen.

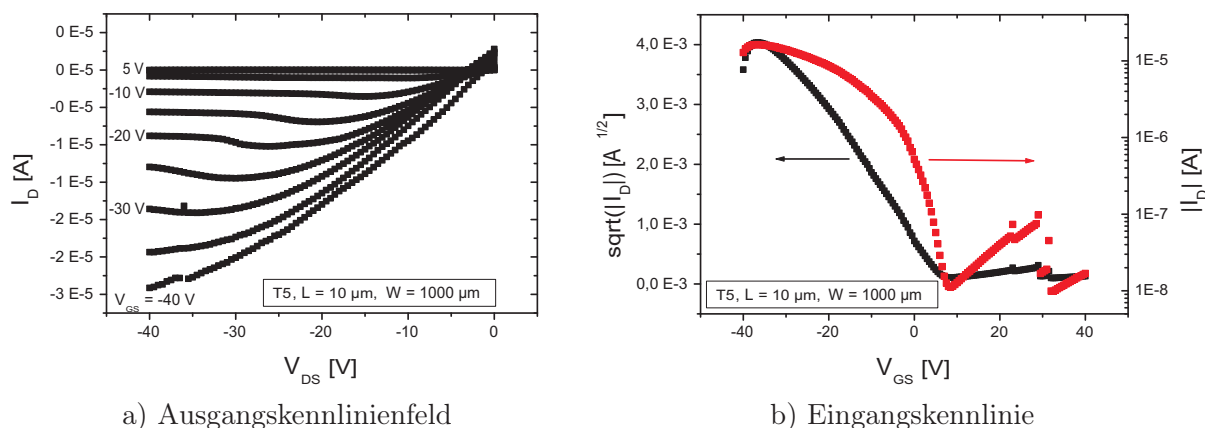
## Fazit

Das OPP-Substrat ist geeignet, um darauf organische Transistoren herstellen zu können. Die hier vorgestellten Proben weisen jedoch schlechtere elektrische Parameter als vergleichbare Strukturen auf PET-Substrat auf. Ein Grund ist in der begrenzten thermischen Belastbarkeit und der schlechteren mechanischen Stabilität bei der Verarbeitung in den Anlagen der Silizium-Halbleitertechnologie zu finden. Aufgrund der schlechteren Parameter wurde die OPP-Folie nicht weiter als Substratmaterial untersucht. Im vorherigen Abschnitt wurden noch einige Aspekte genannt, mit denen sich durchaus bessere Transistoren auf diesem Substrat fertigen lassen könnten. Dies kann weiterhin von Interesse sein, da das gegenüber PET um etwa 35% günstigere Polypropylen die Substratkosten für organische Elektronik im Niedrigpreissegment senken könnte.

### 8.1.3 Polyimid-Folie

Die verwendete Polyimid-Folie verfügt bereits über eine präparierte, sehr glatte Vorderseite. Dementsprechend wird im Anschluss an die Reinigung ganzflächig eine 150 nm dicke Aluminium-Gate-Elektrode aufgedampft, ohne zuvor eine Funktionsschicht zum weiteren Einebnen der Oberfläche aufzuschleudern. Darauf folgend kommen die bereits aus den Kapiteln 8.1.1 und 8.1.2 bekannten Prozessschritte zur Herstellung der Teststrukturen zum Einsatz. Zu den bisher vorgestellten Ergebnissen auf Foliensubstraten gibt es noch einen weiteren Unterschied, der in der Deposition der Goldschicht für die Elektroden liegt. Anstelle des Sputterns wird eine etwa 30 nm dicke Goldschicht mit geringer Konformität im Hochvakuum durch thermisches Verdampfen auf das Substrat abgeschieden. Somit soll eine möglichst ideale Form der Elektroden mit senkrechten Kanten erzielt werden. Eine Behinderung der Pentacen-Moleküle bei der Anlagerung an die Kontakte aufgrund von Abschattung lässt sich auf diese Weise ausschließen.

In der Abbildung 8.7 sind das Ausgangskennlinienfeld (a) und die Eingangskennlinie (b) eines Transistors mit einer Kanallänge von 10  $\mu\text{m}$  und einer Kanalweite von 1000  $\mu\text{m}$  zu sehen. Als Gate-Dielektrikum wird eine etwa 400 nm dicke *inoflex T5*-Schicht eingesetzt. Der 30 nm dicke Pentacen-Film wurde im Hochvakuum bei  $1 \cdot 10^{-6}$  mbar mit einer Rate von etwa 0,1 nm/s thermisch aufgedampft. Der resultierende Transistor kann einen Drain-Strom von  $-28,6 \mu\text{A}$  bei  $-40$  V Gate-Source- und Drain-Source-Spannung liefern.



**Abbildung 8.7:** Ausgangskennlinienfeld eines Transistors auf Polyimid-Substrat mit einer Kanallänge von  $10\ \mu\text{m}$  und einer Kanalweite von  $1000\ \mu\text{m}$ . Als Gate-Dielektrikum kommt eine etwa  $400\ \text{nm}$  dicke *inoflex T5*-Schicht zum Einsatz. Ein etwa  $30\ \text{nm}$  dicker Pentacen-Film wurde im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6}\ \text{mbar}$  auf die Probe aufgedampft. Die Eingangskennlinie (b) wurde im Sättigungsbereich bei  $V_{\text{DS}} = -30\ \text{V}$  gemessen.

### Analyse der Transistorparameter

Im Ausgangskennlinienfeld des Transistors zeichnen sich Gate-Leckströme aufgrund des nicht ideal isolierenden Nanokompositlacks ab, deren Ursache in *Pinholes* oder mobilen Ladungen in der Isolationsschicht zu finden ist. Entgegen den Erwartungen lassen sich Nichtlinearitäten im Anlaufbereich des Transistors beobachten, die auf eine ungünstige Ausbildung des Metall-Halbleiterkontaktes schließen lassen. Im Rahmen der Untersuchungen konnte bislang nicht weiter eingegrenzt werden, ob sich eine Ladungsträgerinjektionsbarriere bedingt durch eine große Differenz zwischen der Austrittsarbeit des Metalls und dem HOMO des Pentacens ausgebildet hat oder durch ein Schichtwachstum von geringer Qualität, verbunden mit einer schlechten Anlagerung der Moleküle an die Kontakte, verursacht wurde.

Obwohl die parasitären Effekte die Transferkennlinie und damit die elektrischen Parameter des Transistors prägen, erreicht der OFET eine vergleichbare Performance zu Bauelementen auf Siliziumsubstrat (siehe beispielsweise Tabelle 7.5). Die elektrischen Parameter des Transistors auf dem Polyimid-Substrat sind in Tabelle 8.5 zusammengefasst. Seine Ladungsträgerbeweglichkeit und der maximale Drain-Strom sind um eine Größenordnung größer als die des vergleichbaren Devices auf OPP-Folie, liegen jedoch deutlich unter den Werten, die auf PET-Folie ermittelt werden konnten. Demgegenüber verfügt der Transistor auf der Polyimid-Folie über eine positive Schwellenspannung und einen größeren Subschwelligensspannungsstromanstieg.

**Tabelle 8.5:** Elektrische Kenndaten des Transistors aus Abbildung 8.7 mit einer Kanallänge von  $10\ \mu\text{m}$  und einer Kanalweite von  $1000\ \mu\text{m}$ .

Substrat	$\epsilon_i$	$t_i$ [nm]	$I_D$ [ $\mu\text{A}$ ]	$I_{\text{on}}/I_{\text{off}}$	$V_{\text{th}}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
PI	9,5	400	-28,6	$10^3$	6,6	0,013	3,9

Die Ursache für die verbesserte Ladungsträgerbeweglichkeit auf der Polyimid-Folie gegenüber dem Transistor auf OPP lässt sich auf die um eine Größenordnung geringere intrinsische Oberflächenrauigkeit der Substratoberfläche zurückführen (siehe dazu auch Kapitel 4.1.3 und 4.1.4). Allerdings muss beim OPP zusätzlich von einer Verschlechterung der mittleren Oberflächenrauigkeit nach dem Aufkleben auf den Siliziumwafer ausgegangen werden. Während die auf das OPP aufgeschleuderte Funktionsschicht die intrinsischen Rauigkeiten weitgehend kompensiert, verbleibt ein Teil der Oberflächenunebenheiten, die durch den Klebeprozess verursacht werden. Aufgrund dessen wird die Rauigkeit der aufgeklebten OPP-Folie größer als auf der unbearbeiteten Folie sein. Diesbezüglich könnten in Zukunft weitere Untersuchungen durchgeführt werden, um eine bessere Vergleichbarkeit der Ergebnisse zu erzielen. In diesem Zusammenhang erscheint es bei der Einstufung der Ergebnisse unumgänglich, die Befestigungsart des Substrates während der Prozessierung zu berücksichtigen.

Nach Berichten in [13] muss davon ausgegangen werden, dass sich das Substratmaterial auf die Eigenschaften der darauf hergestellten Bauelemente auswirkt. Dabei beschränken sich die Zusammenhänge zwischen den Substraten und den elektrischen Eigenschaften der Transistoren nicht allein auf mechanische Eigenschaften oder die Oberflächenrauigkeit des Substrates. Vielmehr sind ebenfalls Auswirkungen der intrinsischen chemischen und elektrischen Eigenschaften des Trägermaterials vorstellbar. Eine Lokalisierung von Änderungen in der Transistorperformance über den aus der Literatur bekannten Einfluss der Oberflächenrauigkeit hinaus konnte im Rahmen dieser Untersuchungen nicht erfolgen.

Zudem muss das Abscheideverfahren für die Metallkontakte Berücksichtigung finden, das sich in den Transistorparametern widerspiegelt. Ein guter Metall-/Halbleiterkontakt führt zu einem geringeren Kontaktwiderstand, in dessen Folge der Drain-Strom und die Ladungsträgerbeweglichkeit weniger beeinträchtigt werden. Aufgrund der Überlagerung von substrat- und kontakt-induzierten Effekten ist eine eindeutige Eingrenzung der Parameteränderung problematisch.

## Fazit

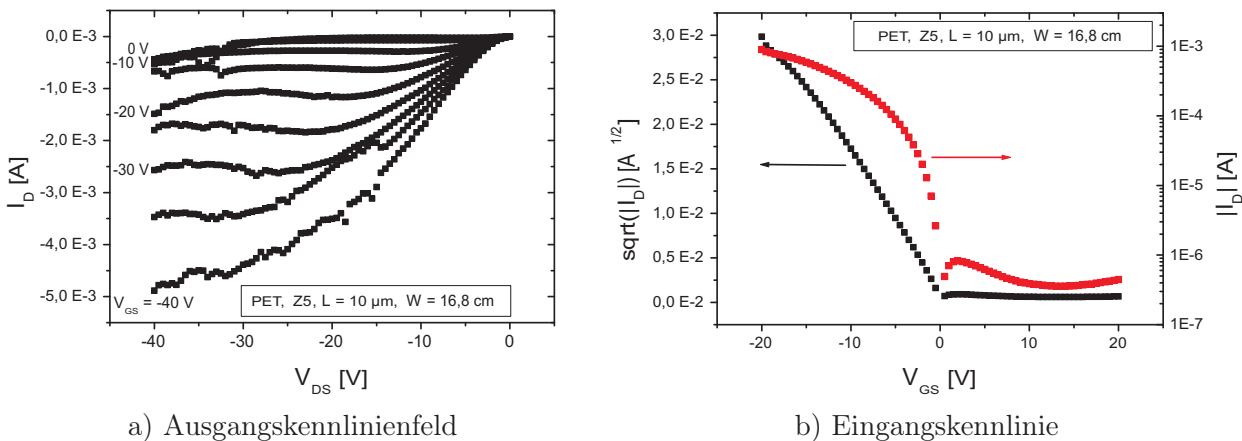
Auf der Polyimid-Folie konnten gute Transistoren gebaut werden, deren elektrische Parameter über ähnliche Werte wie entsprechende Transistoren auf Siliziumsubstrat mit identischem Aufbau verfügen. Die erzielten Resultate liegen oberhalb der Transistorperformance auf dem OPP-Substrat, das mit einer Funktionsschicht versehen wurde. Bessere Ergebnisse konnten auf PET-Folie, die ebenfalls mit einer Funktionsschicht beschichtet wurde, erzielt werden.

In Bezug auf die Transistorparameter ist die PI-Folie gegenüber der OPP-Folie als Substratmaterial vorzuziehen. Die PI-Folie verfügt über die geringste intrinsische Oberflächenrauigkeit, jedoch konnten auf ihr nicht so gute Transistoren wie auf der mit einer Funktionsschicht bedeckten PET-Folie gebaut werden. Mit Blick auf die industrielle Fertigung organischer Elektronik sind die Vorzüge des PI-Trägermaterials seitens der thermischen Belastbarkeit voraussichtlich weniger gefragt. Neben den schlechteren Transistorparametern hat die PI-Folie gegenüber der PET-Folie einen weiteren entscheidenden Nachteil. Gerade für mögliche zukünftige Anwendungen im Niedrigpreissegment kommt sie aufgrund der bislang um bis zu zwei Größenordnungen höheren Materialkosten nicht in Betracht, zumal auf dem preiswerteren PET-Substrat weitaus bessere Bauelemente gebaut werden konnten.

### 8.1.4 Power-OFET auf Nanokompositlack und PET-Substrat

Parallel zu den OFETs mit interdigital strukturierten Kontakten auf Siliziumsubstrat aus Kapitel 7.4.2, die als Gate-Dielektrikum eine etwa 300 nm dicke Schicht des Lacks *inoflex Z5* verwenden, wird hier eine vergleichbare Teststruktur auf einem PET-Substrat vorgestellt. Das PET-Substrat wurde mit dem Zweikomponentenkleber auf einem Siliziumwafer festgeklebt und nach einer Reinigung mit einer Funktionsschicht aus *inoflex T3* versehen. Die weitere Prozessierung mit einem ganzflächigen Aluminium-Gate erfolgte analog zu der Präparation der Muster aus Kapitel 8.1.1.

Ein Transistor mit 10  $\mu\text{m}$  Kanallänge und 16,8 cm Kanalweite wurde im Hochvakuum bei einem Druck von  $8 \cdot 10^{-7}$  mbar und einer Rate von etwa 0,1 nm/s mit einer 30 nm dicken Pentacen-Schicht bedampft. Die Abbildung 8.8 veranschaulicht das Ausgangskennlinienfeld (a) und die Eingangskennlinie (b) des OFETs, der einen Drain-Strom von  $-4,75 \text{ mA}$  bei  $-40 \text{ V}$  Gate-Source- und Drain-Source-Spannung treiben kann. Der Verlauf des Ausgangskennlinienfeldes bei kleinen Drain-Source-Spannungen lässt aufgrund der Nichtlinearität auf einen schlechten Kontakt zwischen dem Pentacen und den gesputterten Goldelektroden schließen. Mögliche Gründe für den schlechten elektrischen Kontakt wurden in den vorherigen Kapiteln bereits mehrfach angesprochen (siehe z. B. Kapitel 7.4.3 oder Kapitel 8.1.3).



**Abbildung 8.8:** Ausgangskennlinienfeld eines Transistors auf PET-Substrat mit 10  $\mu\text{m}$  Kanallänge und 16,8 cm Kanalweite. Als Gate-Dielektrikum kommt eine etwa 300 nm dicke *inoflex Z5*-Schicht zum Einsatz. Ein etwa 30 nm dicker Pentacen-Film wurde im Hochvakuum bei einem Druck von  $8 \cdot 10^{-7}$  mbar auf die Probe aufgedampft. Die Transferekennlinie (b) wurde im Sättigungsbereich bei  $V_{DS} = V_{GS}$  gemessen.

### Elektrische Kennwerte

Einige weitere elektrische Parameter sind in Tabelle 8.6 gesammelt. Ein Vergleich der Parameter mit den Werten des Leistungstransistors aus Kapitel 7.4.2 zeigt einen bedingt durch die geringeren Geometrieabmessungen kleineren Drain-Strom. Die übrigen Kenndaten des Transistors auf der PET-Folie sind jedoch besser. So kann eine Schwellenspannung nahe 0 V und eine um etwa eine Größenordnung größere Ladungsträgerbeweglichkeit ermittelt werden. Zum Vergleich der Schwellenspannungen ist jedoch hinzuzufügen, dass der bestimmte Wert für die

Schwellenspannung des Transistors in Abbildung 7.8 stark fehlerbehaftet ist, da die Transferkennlinie lediglich bei  $-5\text{ V}$  Drain-Source-Spannung gemessen wurde. Bei dieser Spannung befindet sich der dort vorgestellte Transistor jedoch nicht in Sättigung. Dagegen behält der Wert für die bestimmte Ladungsträgerbeweglichkeit weiterhin seine Gültigkeit, da zu ihrer Berechnung der Arbeitsbereich des Bauelementes berücksichtigt wurde.

**Tabelle 8.6:** Elektrische Kenndaten des Transistors aus Abbildung 8.8 mit einer Kanallänge von  $10\text{ }\mu\text{m}$  und einer Kanalweite von  $16,8\text{ }\mu\text{m}$ .

Substrat	$\epsilon_i$	$t_i$ [nm]	$I_D$ [mA]	$I_{on}/I_{off}$	$V_{th}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
PET	9	300	$-4,75$	$10^3$	0,6	0,013	1,9

Die aus der Transferkennlinie ermittelte Strommodulation des OFETs auf PET könnte durch ein weiteres Absenken der Gate-Source-Spannung von  $-20$  auf  $-40\text{ V}$  gesteigert werden. Probleme bereitet jedoch der Leckstrom im Sperrbereich des Transistors. Neben einer unbeabsichtigten Dotierung infolge von Verunreinigungen könnte die ganzflächig abgeschiedene Pentacene-Schicht, aufgrund dessen sich parasitäre Strompfade zwischen den Elektroden ausbilden können, verantwortlich sein. Hier wäre eine Strukturierung der Pentacene-Schicht von Vorteil, wie sie beispielsweise in [225] praktiziert wird, um diese Ursache für die Leckströme zu eliminieren.

## Fazit

Mit dem Nanokompositlack *inoflex Z5* konnten mit interdigital strukturierten Drain- und Source-Elektroden gute Transistoren auf einer PET-Folie gebaut werden. Diese können bei Geometrieabmessungen von  $10\text{ }\mu\text{m}$  Kanallänge und  $16,8\text{ }\mu\text{m}$  Kanalweite einen Drain-Strom von  $-4,75\text{ mA}$  liefern, der für den Betrieb einer organischen Leuchtdiode ausreicht. Die in dieser Arbeit erzielten Transistorparameter auf PET mit dem Nanokompositlack als Gate-Dielektrikum sind durchweg besser als die vergleichbaren Ergebnisse auf Siliziumsubstrat. Demnach kann eine geringe Oberflächenrauigkeit des Substrates nicht allein für eine gute Funktion und gute elektrische Eigenschaften der organischen Transistoren verantwortlich sein. Es spielen weitere, hier nicht näher spezifizierte chemische und elektrische Eigenschaften des Substrates eine Rolle, die sich vermutlich wachstumsfördernd auf die Morphologie der unteren Monolagen des Pentacene-Films auswirken.

## 8.2 Acrylatmonomer auf PET

Neben dem Nanokompositlack, der bislang im Labormaßstab hergestellt wurde, wird ein aus der Beschichtungsindustrie bekanntes und bereits in Kapitel 5.4 vorgestelltes Acrylatmonomer als Gate-Dielektrikum untersucht. Dieses Acrylat lässt sich bedingt durch seine Verarbeitungseigenschaften gut auf Folien auftragen. Zu analysieren bleibt, welche Eigenschaften organische Feldeffekt-Transistoren mit Pentacene auf diesem Dielektrikum erreichen. Im folgenden Kapitel 8.2.1 werden Auswirkungen einer Sauerstoffplasmabehandlung des Gate-Dielektrikums auf die Transistorparameter erläutert. Darüber hinaus wird der Einfluss der Schichtdicke des Acrylatmonomers im Kapitel 8.2.2 beleuchtet. Kapitel 8.2.3 befasst sich mit den Konsequenzen

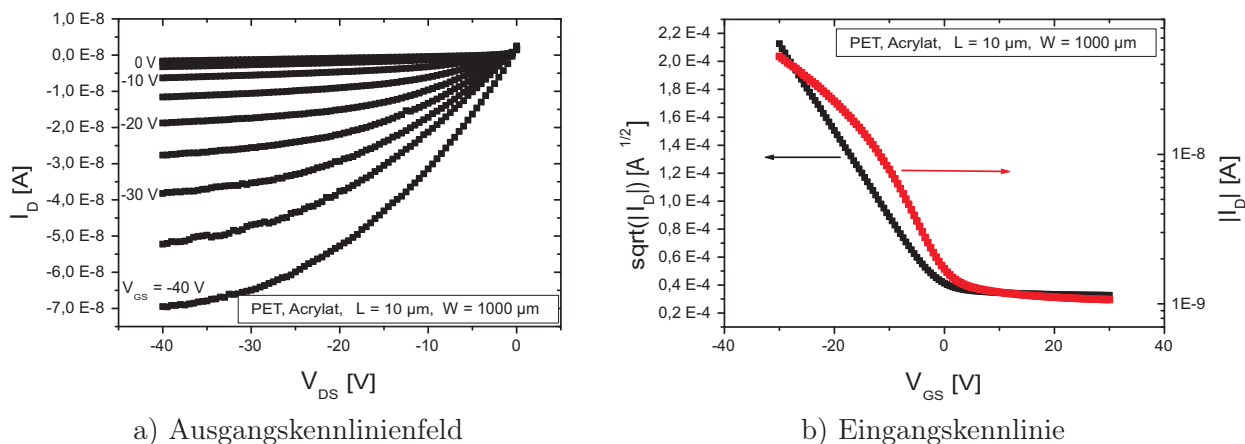
einer Funktionsschicht für die elektrischen Eigenschaften der OFETs. Außerdem wird im Kapitel 8.2.4 ein Transistor vorgestellt, dessen Elektroden mit Hilfe einer Schattenmaske aus Draht strukturiert wurden.

### 8.2.1 Einfluss einer Sauerstoffplasmabehandlung

Als Ausgangspunkt für die Untersuchung der Transistoren mit dem Acrylatmonomer dient eine mit Aluminium beschichtete PET-Folie, die in diesem Abschnitt mit einer etwa  $1\ \mu\text{m}$  dicken Acrylatschicht als Gate-Dielektrikum versehen wurde. Um die Verteilung des Fotolacks zur Strukturierung der Drain- und Source-Elektroden auf dem Monomer zu verbessern, wurden einige Proben in einem Sauerstoffplasma für 20 s bei 100 W behandelt. Entgegen den Untersuchungen am Nanokompositlack zielte dieser Prozessschritt nicht ausdrücklich auf eine Veränderung des Pentacen-Wachstums ab. Deshalb wurden als Referenz weitere Proben parallel ohne Plasmabehandlung vorbereitet, damit gegebenenfalls auftretende Auswirkungen auf das Transistorverhalten nachgewiesen werden können. Das Gold für die Elektroden wurde aufgesputtert und per *Lift-off* strukturiert.

In dieser Arbeit beschränken sich die Untersuchungen darauf, erste Erkenntnisse zu den Auswirkungen der Sauerstoffplasmabehandlung durch einen Vergleich der elektrischen Parameter mit einer unbehandelten Probe zu gewinnen. Für eine detaillierte Untersuchung ist es zukünftig sicherlich hilfreich, die Oberfläche vor und nach einer Sauerstoffplasmabehandlung mit einem hochauflösenden AFM abzutasten. Darüber hinaus sollte mit dem Analysewerkzeug auch das Pentacen-Wachstum auf den bedampften Proben untersucht werden.

Die Kennlinien eines Transistors mit  $10\ \mu\text{m}$  Kanallänge und  $1000\ \mu\text{m}$  Kanalweite, dessen Acrylatschicht vor der Beschichtung mit einer Fotolackmaske im Sauerstoffplasma präpariert wurde, sind in Abbildung 8.9 dargestellt. Seine etwa  $30\ \text{nm}$  dicke Pentacen-Schicht wurde im Hochvakuum bei  $1 \cdot 10^{-6}\ \text{mbar}$  und einer Rate von etwa  $0,1\ \text{nm/s}$  aufgedampft.



**Abbildung 8.9:** Ausgangskennlinienfeld eines Transistors auf PET-Substrat mit einer Kanallänge von  $10\ \mu\text{m}$  und einer Kanalweite von  $1000\ \mu\text{m}$ . Als Gate-Dielektrikum kommt eine etwa  $1\ \mu\text{m}$  dicke Acrylatschicht zum Einsatz, die vor dem Maskieren mit Fotolack in einem Sauerstoffplasma behandelt wurde. Das Aufdampfen des etwa  $30\ \text{nm}$  dicken Pentacen-Films fand im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6}\ \text{mbar}$  statt. Die Eingangskennlinie (b) wurde im Sättigungsbereich bei  $V_{DS} = -30\ \text{V}$  gemessen.



Das Ausgangskennlinienfeld in Abbildung 8.9 a zeigt ein gutes Transistorverhalten, bei dem sich der Drain-Strom trotz der hohen Dicke des Gate-Dielektrikums gut über die Gate-Source-Spannung steuern lässt. Bei der Betrachtung des maximalen Drain-Stromes kann jedoch nur ein betragsmäßig sehr kleiner Wert von  $-69 \text{ nA}$  bei einer Gate-Source- und Drain-Source-Spannung von  $-40 \text{ V}$  abgelesen werden. Dieser *on*-Strom wird für viele technische Anwendungen nicht ausreichen. Die Ursache für den geringen Strom kann einerseits in der großen Schichtdicke des Gate-Dielektrikums liegen, in dessen Folge deutlich weniger Ladungsträger an der Grenzfläche organischer Halbleiter/Dielektrikum angesammelt werden können als bei geringerer Schichtdicke. Andererseits könnte sich die Sauerstoffplasmabehandlung auf die Oberfläche des Acrylatfilms ausgewirkt haben, die das Pentacen-Wachstum beeinträchtigt. Verschlechtert sich auf diese Weise die Oberflächenrauigkeit, ist mit einer verstärkten Ausbildung von Ladungsträgerfallen an der Grenzfläche zu rechnen.

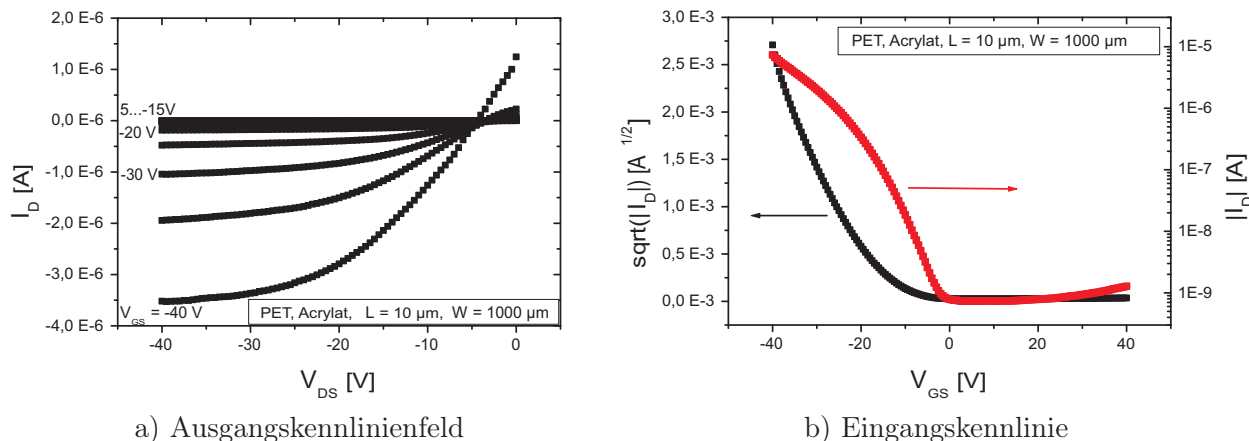
Zur Beurteilung des Transistors wurden die elektrischen Parameter ermittelt und in Tabelle 8.7 zusammengefasst. Seine Ladungsträgerbeweglichkeit beträgt lediglich  $2 \cdot 10^{-4} \text{ cm}^2/\text{Vs}$  und lässt auf eine schlechte Ordnung des Pentacen-Films schließen. Genausogut könnte eine raue Grenzfläche, in deren Folge sich eine Mischschicht von organischem Halbleiter und Dielektrikum gebildet hat, Ursache für den geringen Strom und damit die niedrige Ladungsträgerbeweglichkeit sein. Ein Argument für das Auftreten einer rauen Grenzfläche ist, dass sich das Acrylatmonomer im Sauerstoffplasma ätzen lässt, wie im Verlauf hier nicht näher betrachteter Experimente festgestellt wurde.

**Tabelle 8.7:** Elektrische Kenndaten des Transistors aus Abbildung 8.9, dessen Dielektrikum vor dem Beschichten mit Fotolack im Sauerstoffplasma für 20 s bei 100 W vorbehandelt wurde. Im Vergleich dazu sind die elektrischen Parameter des Transistors aus Abbildung 8.10 aufgeführt. Beide Devices verfügen über eine Kanallänge von  $10 \text{ }\mu\text{m}$  und eine Kanalweite von  $1000 \text{ }\mu\text{m}$ .

Vorbehandlung	$\epsilon_i$	$t_i$ [nm]	$I_D$ [ $\mu\text{A}$ ]	$I_{\text{on}}/I_{\text{off}}$	$V_{\text{th}}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
ja	4,3	1000	$-0,069$	$>10^1$	3,7	$2 \cdot 10^{-4}$	undef.
nein	4,3	1000	$-3,5$	$10^4$	$-15$	0,06	5,6

Zur Abschätzung der Auswirkungen aufgrund der bearbeiteten Oberfläche des Monomerfilms werden Referenzwerte eines Transistors, dessen Dielektrikum nicht mit einem Sauerstoffplasma vorbehandelt wurde, aus den Kennlinien in Abbildung 8.10 entnommen und in Tabelle 8.7 gegenübergestellt. Bei identischen Geometrieabmessungen kann das Bauelement bei einer Gate-Source- und Drain-Source-Spannung von  $-40 \text{ V}$  einen betragsmäßig viel größeren Drain-Strom von  $-3,5 \text{ }\mu\text{A}$  als die vorbehandelte Probe liefern. Der höhere Drain-Strom lässt sich vorwiegend auf die bessere Ladungsträgerbeweglichkeit zurückführen, die  $0,06 \text{ cm}^2/\text{Vs}$  beträgt.

Das Ausgangskennlinienfeld des Transistors wird allerdings durch große Gate-Leckströme von mehr als  $1 \text{ }\mu\text{A}$  getrübt, die sich vermindern auf die Ladungsträgerbeweglichkeit auswirken können. Entgegen den bisherigen Beobachtungen an Transistoren mit dem Nanokompositlack, verfügt das Device trotz des hohen Gate-Leckstromes über eine große Strommodulation von  $10^4$ , die für einfache Logikschaltungen völlig ausreicht. Der ausbleibende Einfluss der Gate-Source-Spannung unterhalb des Betrags der Gate-Source-Spannung von  $-15 \text{ V}$  korrespondiert gut mit der Schwellenspannung des Transistors, die etwa  $-15 \text{ V}$  beträgt. Daher befindet sich der Transistor oberhalb dieses Spannungswertes im Sperrbereich und es fließt lediglich ein Sperrstrom durch den Transistorkanal.



**Abbildung 8.10:** Ausgangskennlinienfeld eines Transistors auf PET-Substrat mit einer Kanallänge von 10 µm und einer Kanalweite von 1000 µm. Als Gate-Dielektrikum kommt eine etwa 1 µm dicke Acrylatschicht zum Einsatz. Ein etwa 30 nm dicker Pentacen-Film wurde im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6}$  mbar auf die Probe aufgedampft. Die Eingangskennlinie (b) wurde im Sättigungsbereich bei einer Gate-Source-Spannung von  $-30$  V gemessen.

## Fazit

Es konnten gut funktionierende Transistoren auf PET-Folie mit dem Acrylatmonomer als Gate-Dielektrikum gebaut werden, die eine Ladungsträgerbeweglichkeit von  $0,06 \text{ cm}^2/\text{Vs}$  und Drain-Ströme von  $-3,5 \mu\text{A}$  erreichen. Die anfängliche Vorbehandlung des 1 µm dicken Monomers mit einem Sauerstoffplasma zur Verbesserung der Fotolackbeschichtung sollte mit Blick auf die Transistorparameter in Zukunft vermieden werden, da das Monomer durch das Sauerstoffplasma geätzt wird. Es wurde gezeigt, dass bereits eine Prozesszeit von 20 s vor dem Beschichten der Proben mit Fotolack zur Strukturierung der Elektroden ausreicht, um die Transistoreigenschaften um mehr als zwei Größenordnungen zu verschlechtern.

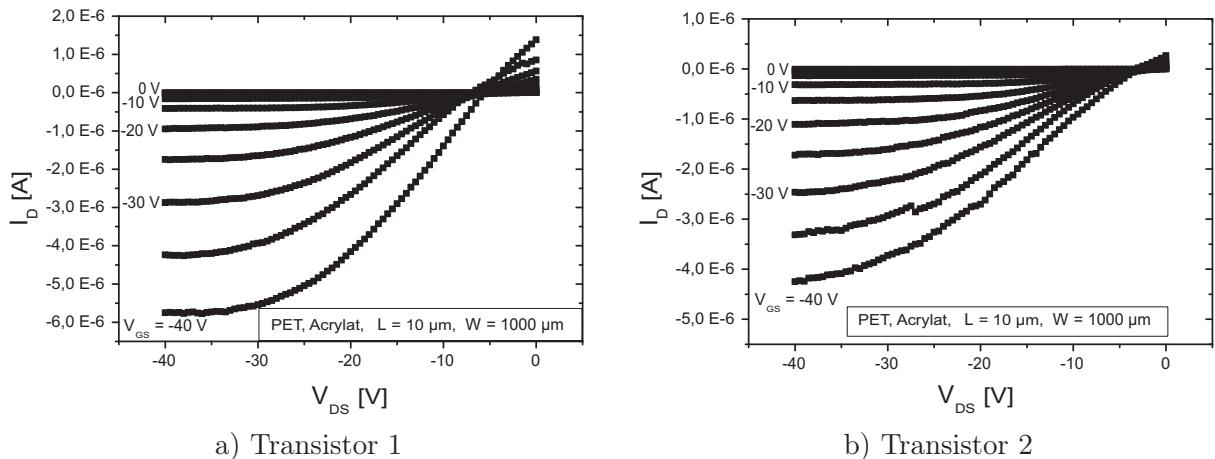
Im folgenden Abschnitt wird untersucht, ob sich durch das Reduzieren der Acrylatschichtdicke die Transistorperformance verbessern lässt. Hintergrund dieser Maßnahme ist eine zukünftige Absenkung der erforderlichen Betriebsspannungen für die Transistoren.

### 8.2.2 Einfluss der Schichtdicke

Nach ersten Fortschritten bei der Herstellung von Transistoren auf PET-Folie mit dem Acrylatmonomer als Dielektrikum soll im Folgenden die Reduzierung der Schichtdicke mit Blick auf das Absenken der Betriebsspannungen untersucht werden. Dazu wird die Präparation der Proben in Analogie zum Kapitel 8.2.1, jedoch ohne Plasmabehandlung durchgeführt.

Gemäß der *Shockley*-Gleichungen besteht zwischen dem Drain-Strom und der Schichtdicke des Dielektrikums ein antiproportionaler Zusammenhang. Demnach ist bei dünnerem Dielektrikum und bei identischen Betriebsspannungen sowie Geometrieabmessungen des Transistors ein betragsmäßig größerer Drain-Strom als bei dickerem Dielektrikum zu erwarten. Die Abbildung 8.11 zeigt die Ausgangskennlinienfelder zweier Transistoren mit 10 µm Kanallänge und 1000 µm Kanalweite. Der Transistor 1 in a) verwendet ein 300 nm dickes Gate-Dielektrikum, während der Transistor 2 in b) mit 600 nm auf einem doppelt so dicken Dielektrikum gebaut wurde.

Aus der Abbildung 8.11 a lässt sich für den Transistor 1 ein Drain-Strom von  $-5,7 \mu\text{A}$  bei einer Gate-Source- und Drain-Source-Spannung von  $-40 \text{ V}$  ablesen. Unter der Voraussetzung, dass die übrigen Parameter wie beispielsweise die Morphologie oder der Kontaktwiderstand des Transistors 2 identisch sind, dürfte dieses Bauelement lediglich die Hälfte des Stromes liefern können. Seinem Ausgangskennlinienfeld lässt sich jedoch ein Strom von  $-4,2 \mu\text{A}$  entnehmen. Damit liefert der Transistor einen größeren Strom als ursprünglich erwartet. Ähnliches lässt sich beobachten, wenn zusätzlich die Kenndaten des Transistors aus Abbildung 8.10 herangezogen werden. Dort wurde an einem Transistor mit dem etwa  $1 \mu\text{m}$  dicken Dielektrikum ein Strom von  $-3,5 \mu\text{A}$  gemessen.



**Abbildung 8.11:** Ausgangskennlinienfelder zweier Transistoren, die eine  $300 \text{ nm}$  (a) bzw.  $600 \text{ nm}$  (b) dicke Schicht des Acrylatmonomers als Gate-Dielektrikum verwenden. Die Transistoren wurden auf PET-Substrat mit  $10 \mu\text{m}$  Kanallänge und  $1000 \mu\text{m}$  Kanalweite hergestellt. Ein etwa  $30 \text{ nm}$  dicker Pentacen-Film wurde im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6} \text{ mbar}$  auf die Probe aufgedampft.

Gemäß der Erwartungen aus den *Shockley*-Gleichungen nimmt der Betrag des Drain-Stromes mit abnehmender Schichtdicke zu. Aus den hier ermittelten Daten lässt sich jedoch kein direkt antiproportionaler Zusammenhang ableiten, da eine Halbierung der Schichtdicke nicht zu der zu erwartenden Verdopplung des Stromes führt. Mögliche Ursachen für dieses Verhalten sind beispielsweise Abweichungen von der ermittelten Dicke des Dielektrikums durch eine inhomogene Verteilung auf der Probe oder unterschiedliche Qualitäten in der Filmmorphologie des organischen Halbleiters, die sich aus den Ladungsträgerbeweglichkeiten in Tabelle 8.8 ableiten lassen. Darüber hinaus werden die Kennlinien durch Gate-Leckströme und die variierende Ausbildung des Metall-Halbleiterkontaktes geprägt, der sich wiederum auf die übrigen Transistorparameter auswirkt.

Die Problematik der Gate-Leckströme beschränkt sich dabei nicht auf sehr dünne Schichten des Gate-Dielektrikums. Leckströme können bei allen drei Ausgangskennlinienfeldern der Abbildungen 8.10 und 8.11 gemessen werden, jedoch lässt sich anhand ihrer Größe keine Abhängigkeit von der Schichtdicke des Dielektrikums ableiten. Eine Erklärung für die parasitären Ströme könnten im Dielektrikum vorhandene *Pinholes* sein. Als weiterer Punkt könnte sich die Kontaktierung des Devices mit Hilfe des Spitzenmessplatzes negativ auswirken und gemäß den Ausführungen in Kapitel 7.5 Gate-Leckströme verursachen. Zur Aufklärung dieses Sachverhaltes könnten in Zukunft Transistoren mit strukturierten Gate-Elektroden sowie einer strukturierten Pentacen-Schicht nähere Erkenntnisse liefern.

**Tabelle 8.8:** Elektrische Parameter von zwei Transistoren, die eine etwa 300 nm bzw. 600 nm dicke Acrylatschicht als Gate-Dielektrikum verwenden. Beide Devices verfügen über eine Kanallänge von 10  $\mu\text{m}$  und eine Kanalweite von 1000  $\mu\text{m}$ . Die Tabelle wird durch die Parameter des Transistors aus Tabelle 8.7 mit der circa 1  $\mu\text{m}$  dicken Monomerschicht ergänzt.

$t_i$ [nm]	$\epsilon_i$	$I_D$ [ $\mu\text{A}$ ]	$I_{\text{on}}/I_{\text{off}}$	$V_{\text{th}}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
300	4,3	-5,7	$10^4$	-12,5	0,015	6,8
600	4,3	-4,2	$>10^2$	13,2	0,0013	5,4
1000	4,3	-3,5	$10^4$	-15	0,06	5,6

## Fazit

Es konnte gezeigt werden, dass sich mit abnehmender Schichtdicke des Gate-Dielektrikums der Betrag des Drain-Stromes steigern lässt. Ein antiproportionaler Zusammenhang, wie ihn die *Shockley*-Gleichungen vorhersagen, lässt sich anhand der Messergebnisse nur erahnen. Der Grund liegt in leichten Abweichungen bei der Prozessierung der Transistoren, die auf derartige Veränderungen sehr sensitiv reagieren. Daher wird eine gezielte Änderung in der Herstellung des Bauelementes zumeist von weiteren Effekten überlagert, die sich ebenfalls in den elektrischen Transistoreigenschaften widerspiegeln.

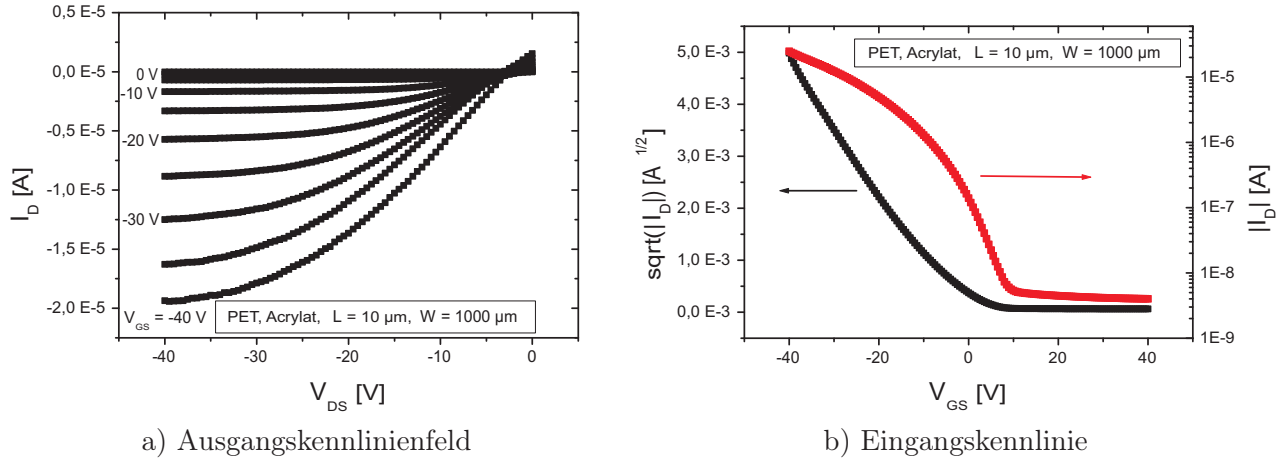
### 8.2.3 Einfluss einer Funktionsschicht auf die Transistorparameter

Im Kapitel 4.1 wurde zu den Anforderungen an das Substrat über die Notwendigkeit einer möglichst glatten Substratoberfläche berichtet. Deshalb kam im Kapitel 8.1.1 generell eine Schicht des Nanokompositlacks als Funktionsschicht zur Verringerung der Oberflächenrauigkeit zum Einsatz. Eine gezielte Untersuchung des Unterschiedes zwischen Bauelementen mit und ohne Funktionsschicht blieb bei den Proben bislang aus.

Um die Adhäsion des Transistoraufbaus mit dem Acrylatmonomer als Gate-Dielektrikum auf dem Substrat nicht zu gefährden, wurden die bisher vorgestellten Transistoren direkt auf einer Standard-PET-Folie gefertigt. Dadurch eröffnet sich die Möglichkeit, noch ausstehende Analysen zu Unterschieden in den Transistorparametern, die durch die Verwendung eines Substrates mit bzw. ohne Funktionsschicht entstehen können, nachzuholen. Dazu werden OFETs auf einem PET-Substrat hergestellt, das vor dem Aufdampfen der Gate-Elektrode aus Aluminium mit einem etwa 500 nm dicken Monomerfilm als Funktionsschicht versehen wurde. Diese Maßnahme reduzierte die mittlere Oberflächenrauigkeit des Substrates als Ausgangspunkt für die Transistorherstellung von 2,5 nm (siehe Tabelle 4.1) auf einen Wert unterhalb von 1 nm. Bedingt durch die glatte Oberfläche des Substrates sollte auch eine geringere Rauigkeit des Gate-Dielektrikums resultieren. Die weitere Präparation der Teststrukturen gemäß der Ausführungen im Kapitel 8.2.1 schließt die Verwendung einer etwa 300 nm dicken Monomerschicht als Gate-Dielektrikum sowie Drain- und Source-Elektroden aus gesputtertem Gold ein.

Abbildung 8.12 gibt die Kennlinien eines Transistors mit 10  $\mu\text{m}$  Kanallänge und 1000  $\mu\text{m}$  Kanalweite wider, der mit einem etwa 44 nm dicken Pentacen-Film bei einem Druck von  $1 \cdot 10^{-6}$  mbar bedampft wurde. Im Vergleich zum Transistor 1 aus Abbildung 8.11 kann der Betrag des Drain-

Stromes bei  $-40\text{ V}$  Gate-Source- und Drain-Source-Spannung nahezu um einen Faktor 4 auf  $-19,4\ \mu\text{A}$  gesteigert werden. Damit hat die zu erwartende Absenkung der Oberflächenrauigkeit ebenfalls eine Steigerung des Drain-Stromes geliefert. Darüber hinaus wurde die Ladungsträgerbeweglichkeit auf etwa den doppelten Wert des Bauelementes ohne Funktionsschicht gesteigert.



**Abbildung 8.12:** Kennlinien eines Transistors mit  $10\ \mu\text{m}$  Kanallänge und  $1000\ \mu\text{m}$  Kanalweite, dessen PET-Substrat mit einem etwa  $500\ \text{nm}$  dicken Monomerfilm als Funktionsschicht eingeebnet wurde. Das Gate-Dielektrikum weist eine Schichtdicke von ungefähr  $300\ \text{nm}$  auf. Ein etwa  $44\ \text{nm}$  dicker Pentacen-Film wurde im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6}\ \text{mbar}$  auf die Probe aufgedampft. Die Eingangskennlinie (b) wurde im Sättigungsbereich bei  $V_{\text{DS}} = -30\ \text{V}$  gemessen.

Die Verbesserung der Transistorparameter beschränkt sich nicht nur auf den Drain-Strom und die Ladungsträgerbeweglichkeit. Wie den gegenübergestellten Daten aus Tabelle 8.9 zu entnehmen ist, kam es zusätzlich zur Reduzierung des Betrages der Schwellenspannung. Aufgrund der zu erwartenden geringeren Oberflächenrauigkeit kommt es zu einer verbesserten Grenzfläche zwischen dem organischen Halbleiter und dem Gate-Dielektrikum. In deren Folge bilden sich weniger Ladungsträgerfallen an der Grenzfläche aus, und der Stromfluss kann bereits bei geringerer Gate-Source-Spannung einsetzen. Außerdem konnte der Subschwelligensspannungsstromanstieg geringfügig verbessert werden. Lediglich der Wert der Strommodulation blieb konstant, weil neben dem *on*-Strom der Sperrstrom leicht zugenommen hat.

**Tabelle 8.9:** Elektrische Parameter eines Transistors auf einer PET-Folie, die vor der Fertigung der Transistoren mit einem etwa  $500\ \text{nm}$  dicken Monomerfilm als Funktionsschicht zum Ein-ebnen der Substratoberfläche beschichtet wurde. Die Geometrieabmessungen des Devices, einschließlich der Dicke des Dielektrikums, sind identisch zum Transistor 1 aus Tabelle 8.8, dessen Daten diese Tabelle zu Vergleichszwecken ergänzen.

Dicke der Funktionsschicht [nm]	$\epsilon_i$	$t_i$ [nm]	$I_{\text{D}}$ [ $\mu\text{A}$ ]	$I_{\text{on}}/I_{\text{off}}$	$V_{\text{th}}$ [V]	$\mu_{\text{p}}$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
-	4,3	300	$-5,7$	$10^4$	$-12,5$	0,015	6,8
500	4,3	300	$-19,4$	$10^4$	$-3,8$	0,026	5,8

## Fazit

In diesem Abschnitt wurde gezeigt, dass sich die elektrischen Parameter von OFETs auf einer Standard-PET-Folie durch das Auftragen einer Funktionsschicht aus Acrylatmonomer deutlich steigern lassen. Als Beispiel sei der Drain-Strom des vorgestellten Transistors aus Abbildung 8.12 genannt, der um einen Faktor 4 gesteigert wurde. Der wesentliche Grund für die verbesserten Transistorparameter ist in der mittleren Oberflächenrauigkeit des Substrates zu finden. Sie ist der Ausgangspunkt für die *Inverted Coplanar*-Struktur und konnte durch die Funktionsschicht von 2,5 nm auf unterhalb von 1 nm reduziert werden. Somit lassen sich wesentliche Voraussetzungen für eine verbesserte Oberfläche des Gate-Dielektrikums schaffen, da die Isolationsschicht weniger Unebenheiten oberhalb der Gate-Elektrode ausgleichen muss. Für weiterführende Untersuchungen ist der Einsatz einer Funktionsschicht zur Reduzierung der Oberflächenrauigkeit und zur Steigerung der Transistorparameter auf Foliensubstraten zu empfehlen.

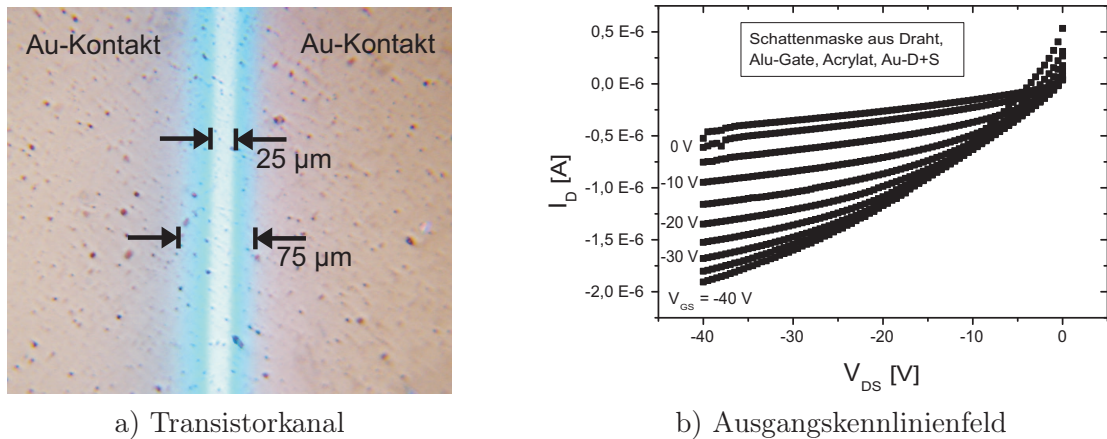
### 8.2.4 Kontaktstrukturierung mittels Schattenmaske

Im Kapitel 6.4.2 wurden mögliche, prozessabhängige Kontaktformen vorgestellt. Dabei sind in dieser Arbeit durchweg *Lift-off* strukturierte Kontakte zum Einsatz gekommen, die entweder durch thermisches Verdampfen oder Aufspütern abgeschieden wurden. Als Ergänzung wird in diesem Abschnitt ein Transistor vorgestellt, dessen Goldelektroden durch eine Schattenmaske aufgedampft wurden. Durch diese Untersuchungen soll gezeigt werden, dass sich mit dieser Kontaktform durchaus Transistoren in *Inverted Coplanar*-Struktur bauen lassen.

Als Substratmaterial dient die PET-Folie aus Kapitel 8.2.1, auf die eine Aluminiumschicht als gemeinsame Gate-Elektrode und eine etwa 1  $\mu\text{m}$  dicke Acrylatschicht als Gate-Dielektrikum aufgebracht wurden. Die etwa 30 nm dicken Drain- und Source-Elektroden aus gesputtertem Gold wurden mit Hilfe einer Schattenmaske strukturiert. Dabei definiert eine Folienmaske die geometrischen Abmessungen der Elektroden und damit die Transistorweite, während ein direkt über die Probe gespannter Draht mit einem Durchmesser von circa 100  $\mu\text{m}$  zur Festlegung der Kanallänge dient.

In Abbildung 8.13 a ist die Lichtmikroskopaufnahme eines Transistorausschnittes zu sehen. Mitten zwischen den beiden Goldelektroden befindet sich der durch den Draht abgeschattete, etwa 25  $\mu\text{m}$  breite Transistorkanal (weiß). Da die Goldschicht im Grobvakuum mit hoher Konformität abgeschieden wurde, hat sich ein Übergangsbereich zum Transistorkanal gebildet, in dem nur eine sehr dünne, in der Abbildung grünlich erscheinende Goldschicht vorzufinden ist. Dieser Übergangsbereich deutet einen seichten Übergang vom Transistorkanal zu den Kontakten an, der die Ausbildung senkrechter Kanten und damit eine für die Ladungsträgerinjektion gute Anlagerung der Pentacen-Moleküle verhindert. Aufgrund des Übergangs lässt sich nicht sicher bestimmen, ob der Kanal über eine Länge von 25  $\mu\text{m}$  oder eventuell über deutlich nach oben abweichende Abmessungen verfügt. Als maximale Kanallänge wäre der Abschnitt zwischen den goldfarbenen Bereichen der Elektroden, der etwa 75  $\mu\text{m}$  beträgt, zu nennen.

Entsprechend der fehlenden senkrechten Kanten der Kontakte zeigt die Abbildung 8.13 b ein Ausgangskennlinienfeld von schlechter Qualität. Bei dem Transistor mit 10  $\mu\text{m}$  Kanalweite lässt sich eine von der Gate-Source-Spannung abhängige Strommodulation beobachten. Bei einer Gate-Source- und Drain-Source-Spannung von  $-40\text{ V}$  fließt ein Drain-Strom von  $-1,88\ \mu\text{A}$ . Da der etwa 34 nm dicke Pentacen-Film bei einem Prozessdruck von  $4 \cdot 10^{-7}\text{ mbar}$  mit einer Rate von circa 0,1 nm/s aufgedampft wurde, sollte dieser Faktor für das mangelhafte Transistorverhalten ausscheiden.



**Abbildung 8.13:** a) Die Lichtmikroskopieaufnahme zeigt einen Ausschnitt des Transistorkanals, der durch die mittels Draht-Schattenmaske strukturierten, gesputterten Goldkontakte definiert wurde. b) Ausgangskennlinienfeld des in a) abgebildeten Transistors, dessen etwa 34 nm dicker Pentacen-Film bei einem Druck von  $4 \cdot 10^{-7}$  mbar mit einer Rate von etwa 0,1 nm/s aufgedampft wurde.

Die im Vergleich zu den bisher vorgestellten Transistoren um den Faktor 2,5 bis 7,5 größere Kanallänge könnte gemäß des antiproportionalen Zusammenhangs in den *Shockley*-Gleichungen einen betragsmäßig kleineren Drain-Strom erwarten lassen. Allerdings wird die Verringerung des Stromes durch die um eine Größenordnung größere Kanalweite mehr als kompensiert. Vom Standpunkt der erzielten Kontaktform aus wurde trotz der zu erwartenden schlechten Anlagerung der Moleküle ein recht gutes Ergebnis erzielt.

Eine Betrachtung des Ausgangskennlinienfeldes für betragsmäßig kleine Gate-Source-Spannungen und große Drain-Source-Spannungen deutet auf sehr große Leckströme im Transistorkanal hin. Demnach verfügt das Device über eine sehr große Schwellenspannung. Ob dabei die Ursache in der Form der Kontakte, in der Beschaffenheit des Gate-Dielektrikums oder in der fehlenden Vorbehandlung des Dielektrikums durch die Fotolackmaske zu finden ist, konnte bislang nicht geklärt werden. Zur Bestimmung der weiteren elektrischen Transistorparameter wurde die Transferkennlinie bei  $V_{DS} = -30$  V gemessen. Jedoch lässt sie aufgrund ihres schlechten Verlaufs keine weiteren Rückschlüsse auf die Transistorparameter Schwellenspannung, Subschwellsenspannungsstromanstieg und Ladungsträgerbeweglichkeit zu. Die Strommodulation erreicht gerade einmal einen Wert von 10. In [2] wird eine schlechte Strommodulation auf hohe Leckströme durch eine unstrukturierte Pentacen-Schicht zurückgeführt. Auch wenn bei den bisher vorgestellten Transistoren zum Teil recht gute Werte für die Strommodulation ohne die Strukturierung der Pentacen-Schicht erzielt werden konnten, könnte in Zukunft untersucht werden, ob sich mit derartigen Maßnahmen eine Verbesserung erreichen lässt.

## Fazit

Es wurde gezeigt, dass sich Transistoren mit Hilfe eines Drahtes als Schattenmaske bauen lassen. Die manuell sehr aufwändige Maskierung zur Strukturierung der Drain- und Source-Elektroden sowie die tendenziell schlechtere Auflösung haben dazu geführt, dass keine weiteren Untersuchungen an derartigen Devices durchgeführt wurden. Zudem kommt es aufgrund des minderwertigen mechanischen Kontaktes zwischen Schattenmaske und Substrat zu Kurzschlü-

sen und damit zu einer geringen Anzahl an verwertbaren Transistorstrukturen. Sollen weitere Analysen auf diesem Gebiet durchgeführt werden, muss der Kontakt zwischen Schattenmaske und Substrat sichergestellt sein, damit eine Abscheidung des Metalls unter die Maske verhindert werden kann.

Weitere Argumente gegen die Fortsetzung der Kontaktstrukturierung mit Hilfe der Schattenmaske sind die unzureichenden Kennlinien und die schlechten Transistorparameter, die im Rahmen dieser Arbeit erzielt werden konnten. Nach den bisherigen Erkenntnissen ist von einer Strukturierung der Kontakte mit Hilfe einer Drahtmaskierung abzuraten.

## 8.3 Abscheiden von Pentacen im Grobvakuum

Bei den bisher vorgestellten Transistoren wurde das Pentacen durchweg im Hochvakuum aufgedampft. Dies erfordert einen hohen prozesstechnischen Aufwand, um eine ausreichende Qualität des Vakuums zu erzielen. Daher sollen im Folgenden die elektrischen Parameter eines Transistors vorgestellt werden, dessen Pentacen-Schicht im Grobvakuum unter Inertgasatmosphäre gemäß der Beschreibung und dem Anlagenaufbau aus Kapitel 6.5 abgeschieden wurde. Das Inertgas soll chemische reaktionsfreudige Gase, wie beispielsweise Sauerstoff und Wasserdampf, aus dem Rezipienten verdrängen. Stehen derartige Gase während des Pentacen-Aufdampfens zur Verfügung, ist mit einer chemischen Reaktion zwischen den halbleitenden Molekülen und den Gasmolekülen zu rechnen. Sie können zu einer vorzeitigen Alterung oder einer unkontrollierten Dotierung des organischen Halbleiters führen und die einwandfreie Funktion der Bauelemente behindern.

### Transistordevice

Als Substrat für diese Untersuchungen wurde die bis etwa 300°C, kurzzeitig auch bis 400°C, temperaturstabile Polyimid-Folie eingesetzt. Die Prozessierung der Proben erfolgte parallel zum Transistor, der im Kapitel 8.1.3 vorgestellt wurde. Eine 150 nm dicke Schicht aus Aluminium wurde als gemeinsame Gate-Elektrode aufgedampft und ein 400 nm dicker Film aus *inoflex T5* wurde als Gate-Dielektrikum eingesetzt. Die Drain- und Source-Elektroden aus thermisch aufgedampftem Gold wurden mittels *Lift-off* strukturiert.

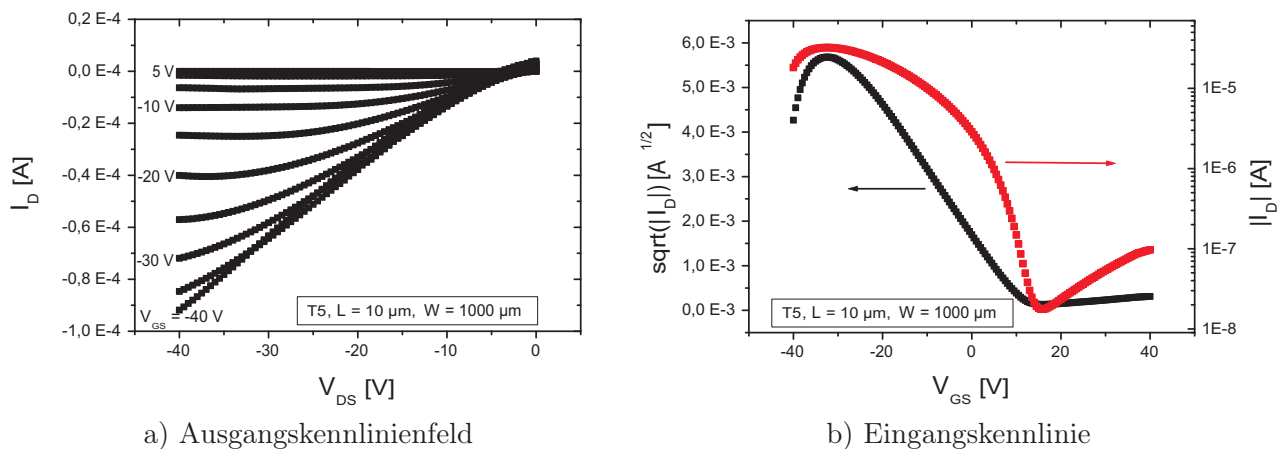
### Abscheiden des halbleitenden Films

Zum Auftragen des Pentacens wurden etwa 15 mg auf dem Tiegel im Subrezipienten des in Abbildung 6.5 gezeigten Anlagenaufbaus platziert. Die Probe mit den Teststrukturen befand sich in einem Abstand von circa 4 cm oberhalb des zu verdampfenden Pentacens am Deckel des Subrezipienten. Unter einem stetigen Argon-Fluss von 100 sccm und einem Kammerdruck von etwa  $3 \cdot 10^{-1}$  mbar wurden Kammer und Tiegel langsam aufgeheizt, bis ein Teil des Pentacens sublimierte und als bläulicher Film auf dem Uhrglas und der Probe kondensierte. Danach wurden die Heizstrahler abgestellt, damit sich Kammer und Probe langsam abkühlen konnten. Dabei wurde der Argon-Fluss weiter aufrecht erhalten. Abschließend erfolgte die elektrische Charakterisierung der Probe unter Umgebungsatmosphäre.



## Elektrische Charakterisierung

In Abbildung 8.14 sind das Ausgangskennlinienfeld und die Eingangskennlinie eines Transistors mit  $10\ \mu\text{m}$  Kanallänge und  $1000\ \mu\text{m}$  Kanalweite dargestellt. Bei einer Gate-Source- und Drain-Source-Spannung von  $-40\ \text{V}$  kann das Bauelement einen Drain-Strom von  $-88,7\ \mu\text{A}$  liefern. Für einen direkten Vergleich der Parameter wird der Transistor aus Abbildung 8.7, der abgesehen von der Deposition des Pentacen-Films identisch prozessiert wurde, herangezogen. Das unter Inertgasatmosphäre beschichtete Device kann einen betragsmäßig vier mal größeren Strom treiben, als sein im Hochvakuum beschichtetes Pendant. Aufgrund des größeren Drain-Stromes verfügt der Transistor auch über die größere Ladungsträgerbeweglichkeit (siehe Tabelle 8.10).



**Abbildung 8.14:** a) Ausgangskennlinienfeld und b) Eingangskennlinie eines Transistors mit  $10\ \mu\text{m}$  Kanallänge und  $1000\ \mu\text{m}$  Kanalweite auf einer Polyimid-Folie. Sein Pentacen-Film wurde unter Inertgasatmosphäre im Grobvakuum bei einem Druck von etwa  $3 \cdot 10^{-1}$  mbar abgeschieden. Die Transferkennlinie wurde im Sättigungsbereich bei  $V_{DS} = -30\ \text{V}$  gemessen.

Das nichtlineare Transistorverhalten im Ausgangskennlinienfeld in Abbildung 8.14 a lässt auf einen Kontakt von minderwertiger Qualität zwischen dem Halbleitermaterial und den Elektroden, verbunden mit einer hohen Ladungsträgerinjektionsbarriere, schließen. Die Ursache für das Auftreten der Barriere ist in den Depositionsbedingungen zu finden. Hier könnte sich möglicherweise die hohe Abscheiderate ausgewirkt haben. Der parallel hergestellte und im Hochvakuum mit kleinerer Aufdampftrate beschichtete Referenztransistor aus Kapitel 8.1.3 verfügt gemäß seines Ausgangskennlinienfeldes über eine kleinere Barriere. Zur Bestätigung dieser Vermutung sind in Zukunft weitere Untersuchungen mit nahezu identischen Abscheideraten im Grob- und im Hochvakuum erforderlich.

Eine Betrachtung der beiden Transferkennlinien belegt deutliche Parallelen zwischen den Transistoren. So zeigt die Gegenüberstellung der Transistorparameter in Tabelle 8.10, dass unabhängig von den Depositionsbedingungen die beiden Transistoren die gleiche Strommodulation von  $10^3$  aufweisen. Die Parallelen spiegeln sich ebenfalls in dem Subschwelligenspannungsstromanstieg wider, der nahezu identisch ist. Damit sollten die beiden Transistoren über eine vergleichbare Anzahl an *Traps* im halbleitenden Kanal an der Grenzfläche zum Gate-Dielektrikum verfügen, sofern sich die Ausführungen in [97] ohne Einschränkungen übertragen lassen. Eine Beeinträchtigung des Wertes durch den Kontaktwiderstand, die die Autoren aus [95] zu be-

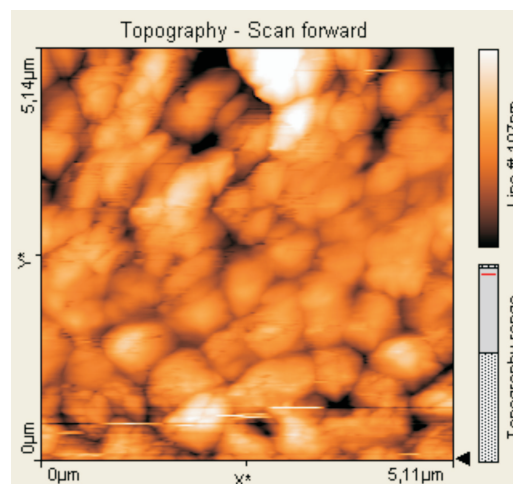
**Tabelle 8.10:** Elektrische Kenndaten des Transistors aus Abbildung 8.7 mit einer Kanallänge von  $10\ \mu\text{m}$  und einer Kanalweite von  $1000\ \mu\text{m}$ . Sein Pentacen-Film wurde im Hochvakuum aufgedampft. Im Vergleich dazu stehen die Kenndaten eines Transistors mit identischen Geometrieabmessungen aus Abbildung 8.15, dessen organische Halbleiterschicht im Grobvakuum unter Inertgasatmosphäre abgeschieden wurde.

Kammerdruck [mbar]	$\epsilon_i$	$t_i$ [nm]	$I_D$ [ $\mu\text{A}$ ]	$I_{\text{on}}/I_{\text{off}}$	$V_{\text{th}}$ [V]	$\mu_p$ [ $\text{cm}^2/\text{Vs}$ ]	$S$ [V/dek]
$1 \cdot 10^{-6}$	9,5	400	-28,6	$10^3$	6,6	0,013	3,9
$3 \cdot 10^{-1}$	9,5	400	-88,7	$10^3$	10,7	0,02	4,1

denken geben, kann jedoch nicht ausgeschlossen werden (siehe auch Kapitel 7.4.1). Aufgrund des unterschiedlichen Anlaufverhaltens in den Ausgangskennlinienfeldern ist von Differenzen im Kontaktwiderstand zwischen den beiden Devices auszugehen.

### Untersuchung des Pentacen-Films

Zur Untersuchung der Qualität des im Grobvakuum abgeschiedenen Pentacen-Films wurde seine Oberfläche mit einem AFM im *Contact Mode* abgescannt. Ein etwa  $5\ \mu\text{m} \times 5\ \mu\text{m}$  großer Ausschnitt des halbleitenden Films wird in Abbildung 8.15 gezeigt. Der resultierende Film lässt im Gegensatz zu den bisher vorgestellten AFM-Bildern keine deutliche dendritische Kristallform erkennen. Allerdings zeichnet sich ein Wachstum sehr hoher, kristallitähnlicher Gebilde ab. Aussagen über die Qualität der für den Ladungstransport bedeutenden unteren Monolagen des Pentacen-Films sind dagegen bei einem Höhenunterschied von bis zu  $100\ \text{nm}$  keinesfalls möglich.



**Abbildung 8.15:**  $5\ \mu\text{m} \times 5\ \mu\text{m}$  große AFM-Aufnahme des im Grobvakuum unter Inertgasatmosphäre abgeschiedenen Pentacen-Films, der im *Contact Mode* abgescannt wurde.

## Veränderte Kristallitabmessungen bei der Deposition des organischen Halbleiters

Eine Ursache für das stark ausgeprägte Höhenwachstum ist im Abscheideprozess und der damit verbundenen hohen Aufdampftrate zu finden. Im Rezipienten war weder eine angemessene Temperaturkontrolle des Tiegels noch des zu bedampfenden Substrates vorhanden. Außerdem bestand keine Möglichkeit, die Aufdampftrate und die Schichtdicke des Pentacen-Films messtechnisch zu erfassen. Dementsprechend wurde das Aufdampfen des Pentacens nur subjektiv über das Kondensieren der Pentacen-Moleküle auf dem Substrat bzw. dem Uhrglas zu einem bläulichen Film beobachtet. Auf diese Weise lassen sich jedoch weder die Aufdampftrate des Pentacen-Films noch dessen Schichtdicke ermitteln. Dementsprechend war es nicht möglich, einen reproduzierbaren Abscheideprozess mit kleinen, zur Verdampfung im Hochvakuum vergleichbaren Depositionsraten zu ermitteln. Hier findet sich für zukünftige Untersuchungen ein Ansatzpunkt zur verbesserten Prozesskontrolle, die basierend auf diesen Voruntersuchungen weitere Erkenntnisse liefern können.

Für die größere Schichtdicke, die zu einer inhomogenen Verteilung führt, ist auch der geringere Abstand zwischen Pentacen-Quelle und den Teststrukturen verantwortlich zu machen. Aufgrund der nach dem Kosinusetz winkelahängigen Dampfstromdichte [228], unterliegt die abgeschiedene Schichtdicke ebenfalls einer derartigen Verteilung. Mathematisch beschreibt die folgende Gleichung die Dampfstromdichte ( $\Phi_{\text{Substrat}}$ ) eines ebenen, senkrecht oberhalb der Verdampferquelle im Abstand  $R$  positionierten Substrates, zu der sich die Schichtdickenverteilung proportional verhält:

$$\Phi_{\text{Substrat}} = \frac{m}{R^2\pi} \cos^4(\phi) \quad (8.1)$$

mit dem Faktor  $m/\pi$  als Dampfstromdichte senkrecht zur Verdampferebene und  $m$  als zu verdampfende Masse.  $\phi$  gibt den Winkel zwischen der Quellenvertikalen und der Position des Substratflächenelementes an [228]. Für die Gültigkeit dieser Gleichung wird eine kleine, flächige Verdampferform vorausgesetzt, die bei dem vorgestellten Experiment vorhanden ist. Für zukünftige Untersuchungen sollte der Anlagenaufbau derart modifiziert werden, dass sich Filme mit weitgehend homogener Schichtdicke abscheiden lassen. Dies könnte beispielsweise durch eine geänderte Quellengeometrie oder einen größeren Abstand zwischen Quelle und Substrat erfolgen.

Das Aufheizen des organischen Halbleiters mit Hilfe der Heizstrahler führte ebenfalls zu einer Erwärmung des zu bedampfenden Substrates. Dies könnte die Anlagerung der Pentacen-Moleküle zu einem hochgeordneten Film positiv beeinflussen. Allerdings kann dieser Vorzug nur bei einer geringen Aufdampftrate zum Tragen kommen, weil die Moleküle ausreichend Zeit zur geordneten Anlagerung auf dem Substrat benötigen. Bedingt durch die fehlende Temperatur- und Abscheidekontrolle muss von einer hohen Abscheiderate ausgegangen werden. Vermutlich wurde deshalb das Höhenwachstum der halbleitenden Schicht gefördert. Für zukünftige Untersuchungen mit dieser Abscheidetechnik ist daher eine Ausstattung der Anlage mit einer adäquaten Temperaturkontrolle sowie einer Messeinrichtung zur Überwachung der Aufdampftrate und der Schichtdicke, beispielsweise durch einen Schwingquarz, unumgänglich.

### Fazit

Nach den vorgestellten Ergebnissen könnte sich die Abscheidung des Pentacens im Grobvakuum unter Inertgasatmosphäre zu einer vielversprechenden und preiswerten Alternative zum Prozessablauf im Hochvakuum entwickeln. Der hergestellte Transistor mit einer Kanallänge von

10  $\mu\text{m}$  und einer Kanalweite von 1000  $\mu\text{m}$  konnte mit  $-88,7 \mu\text{A}$  einen betragsmäßig vier mal so großen Strom wie ein identisches, im Hochvakuum beschichtetes Bauelement liefern. Ein weiterer Vorteil dieser Methode liegt in der Temperierung des Substrates, die zu einer Verbesserung der molekularen Ordnung führen kann. Wesentliche Voraussetzung für eine weitere Verbesserung der Transistoreigenschaften ist eine gute Prozesskontrolle während des Abscheidvorgangs. Die vorgestellte Anlage sollte um eine Einheit zur Kontrolle der Abscheiderate und der Dicke des halbleitenden Films ergänzt werden. Darüber hinaus ist eine Kontrolle der Subtratteperatur wünschenswert, um durch ihre gezielte Anpassung die Morphologie in der halbleitenden Schicht zu verbessern.

## 9 Schaltungen

In den vorherigen Kapiteln wurden organische Transistoren auf verschiedenen polymeren Dielektrika vorgestellt. Dabei kamen als Substratmaterial sowohl kristallines Silizium als auch verschiedene Folien zum Einsatz. Mit Hilfe des Ausgangskennlinienfeldes und der Transferkennlinie wurden die Transistoren charakterisiert und deren elektrische Parameter bestimmt. Diese Daten allein liefern jedoch keine ausreichenden Informationen zur Verwendbarkeit in logischen Schaltungen. Mit der Gleichung:

$$f_m \cong \frac{\mu V_{DS}}{2\pi} \frac{1}{L^2} \quad (9.1)$$

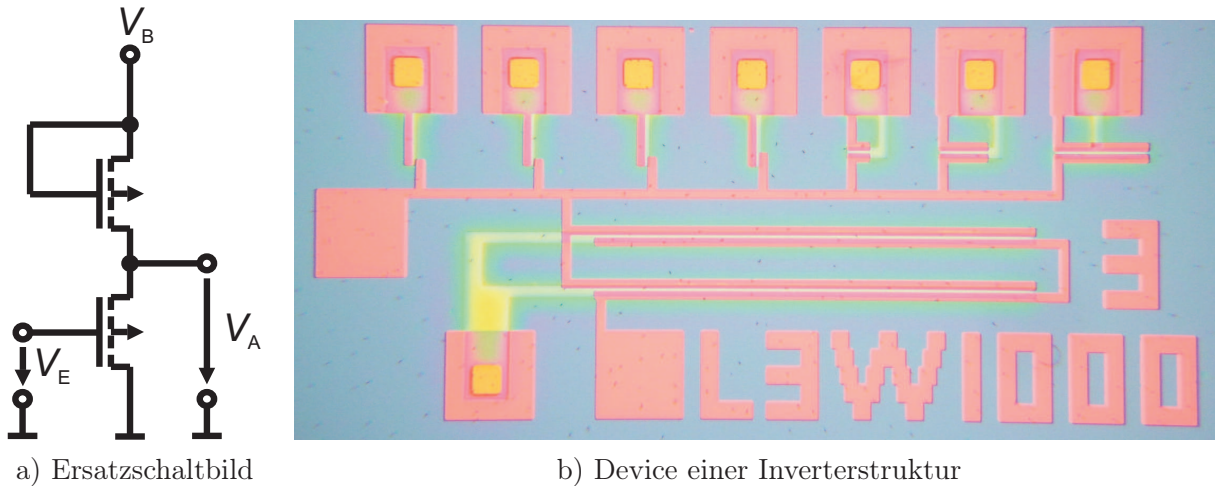
lassen sich Zusammenhänge zwischen der Ladungsträgerbeweglichkeit bzw. der Kanallänge und der Schaltfrequenz beschreiben [3]. Allerdings werden in dieser Gleichung beispielsweise die parasitären Überlappungskapazitäten, die sich auf die Schaltfrequenz auswirken, nicht berücksichtigt. Daher können bislang keine messtechnischen Aussagen zur Schaltgeschwindigkeit und der damit verbundenen Signalverzögerung in logischen Schaltungen getroffen werden.

Eine der einfachsten Grundschaltungen ist der Inverter, an dem sich *High*- und *Low*-Pegel für den sicheren Betrieb in logischen Schaltungen messen lassen. Außerdem bildet er das Grundelement für Ringoszillatoren. Beim Ringoszillator muss eine ungerade Anzahl an Invertern hintereinander geschaltet werden, damit der Stromkreis instabil ist und eine Oszillation des Spannungspegels entsteht. Für den Oszillator wird jeweils der Ausgang einer Inverterstufe auf den Eingang der nachfolgenden Inverterstufe gelegt. Vom letzten Inverter wird der Ausgang auf den ersten Inverter zurückgekoppelt. Mit Hilfe eines weiteren Transistors bzw. ein oder zwei zusätzlich nachgeschalteter Inverterstufen als Ausleseeinheit soll das Ausgangssignal des Ringoszillators so wenig wie möglich gestört werden [152, 229, 230]. Diese Anordnung wird dazu eingesetzt, um die Oszillationsfrequenz und damit die Logikgatterverzögerung zu ermitteln. Dabei entspricht die inverse Oszillationsfrequenz der halben Gatterverzögerung, dividiert durch die Anzahl der Inverterstufen in der 'Stromschleife' [231]. Daher ist die Untersuchung von Invertern und später von Ringoszillatoren von entscheidender Bedeutung. Im Rahmen dieser Arbeit beschränken sich die Ausführungen auf die Inverterstrukturen.

### 9.1 Inverter

Nachdem die Bedeutung der Inverterschaltungen als Grundbaustein für Logikschaltungen erläutert wurde, soll das hier eingesetzte Layout vorgestellt werden. Im Gegensatz zur CMOS-Technologie, bei der ein p- und ein n-leitender Transistor für den Inverter in Reihe geschaltet werden, stehen bei den Pentacen-Transistoren nur p-Kanal-Elemente und damit die Einkanaltechnologie zur Verfügung. Der eigentliche Inverter setzt sich aus einem Lastelement und einem Schaltelement zusammen. Während es sich bei dem Schaltelement auf jeden Fall um einen Transistor handeln muss, kann beim Lastelement sowohl ein ohmscher Widerstand als auch ein Transistorelement zum Einsatz kommen.

Die Abbildung 9.1 a zeigt das Ersatzschaltbild eines in Analogie zur MOS-Technik bezeichneten *Enhancement*-Last-Inverters aus p-Kanal Anreicherungstransistoren. Der obige, als Lastelement eingesetzte Transistor wird durch die Rückkopplung des Gates auf den Drain-Anschluss in Sättigung betrieben.



**Abbildung 9.1:** a) Ersatzschaltbild eines *Enhancement*-Last-Inverters mit p-Kanal OFETs mit dem organischen Halbleiter Pentacen. b) Device eines Inverters mit einer Parallelschaltung mehrerer OFETs als Lastelemente, die über unterschiedliche Kanalweiten verfügen und zu einem OFET als Schaltelement in Reihe verschaltet sind. Die Schaltung wurde auf einem thermisch oxidierten Siliziumwafer als Trägermaterial hergestellt, wobei der Nanokompositlack als Gate-Dielektrikum zum Einsatz kommt.

Aus der MOS-Technologie sind einige Vorteile dieser Schaltungsanordnung bekannt [232]:

- gegenüber einer Inverterschaltung mit Widerstandslast kommt dieses Layout mit weniger Chipfläche aus
- mit kleineren Lastelementen lassen sich die parasitären Kapazitäten reduzieren und damit die Schaltgeschwindigkeit der Inverterstufe steigern

Allerdings sind auch zwei nicht unerhebliche Nachteile zu nennen:

- die Ausgangsspannung  $V_A$  kann nicht den Wert der Versorgungsspannung erreichen, da der Lasttransistor bei einem Spannungswert von  $V_B - V_{th}$  sperrt, daher ist eine größere Betriebsspannung erforderlich
- der Strom durch den Lasttransistor ist von der Ausgangsspannung  $V_A$  abhängig und verlängert aufgrund dessen die Schaltzeiten

Diese Schwierigkeiten lassen sich in der MOS-Technologie mit einem Inverter, der über einen *Depletion*-Last-Transistor verfügt, umgehen. Bei den organischen Transistoren ist dazu eine gezielte Beeinflussung der Schwellenspannung erforderlich, um mit Pentacen einen *Depletion*-Last-Transistor zu bauen. Die Schwellenspannung könnte beispielsweise durch das lokale Aufladen eines als Gate-Dielektrikum eingesetzten Elektrets vor dem Abscheiden des organischen Halbleiters, wie kürzlich in [233] vorgestellt wurde, erfolgen. Ebenso besteht die Möglichkeit,

die Schwellenspannung der OFETs mit einer polymeren Kapselung, gemäß der Ausführungen in [234], gezielt einzustellen.

Die Untersuchungen in dieser Arbeit beschränken sich auf den *Enhancement*-Last-Inverter. Für diesen Schaltkreis wurden bei dem Entwurf eines Chromquarzglas-Maskensatzes zur photolithografischen Strukturierung der Teststrukturen verschiedene Anordnungen mit unterschiedlichen Weiten- zu Längenverhältnissen berücksichtigt. In Abbildung 9.1 b wird exemplarisch eine Lichtmikroskopaufnahme eines derartigen Inverterdevices gezeigt. Dabei enthält das abgebildete Device verschiedene Lasttransistoren mit einer Kanallänge von  $3\ \mu\text{m}$  und einer Kanalweite zwischen  $10\ \mu\text{m}$  und  $100\ \mu\text{m}$ . Das Schaltelement verfügt über eine Kanallänge von  $3\ \mu\text{m}$  und eine Kanalweite von  $1000\ \mu\text{m}$ .

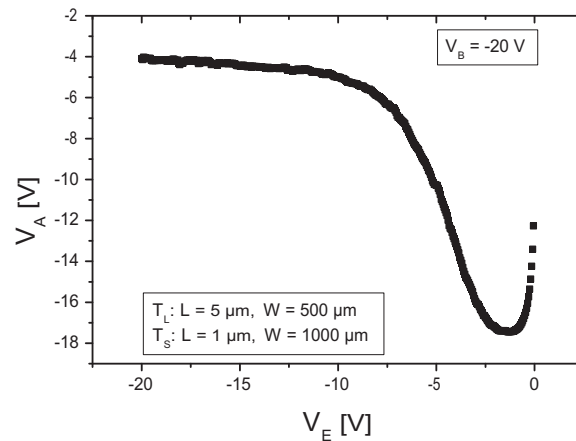
Neben dem vorgestellten Inverter wurden weitere Strukturen entworfen, deren Lastelemente Kanalweiten zwischen  $250\ \mu\text{m}$  und  $1000\ \mu\text{m}$  annehmen. Um nicht nur auf eine Kanallänge festgelegt zu sein, deren Bedeutung für die Schaltgeschwindigkeit in Gleichung 9.1 verdeutlicht wird, wurden beim Entwurf des Maskensatzes, der bereits in [41] zur Anwendung kam, weitere Abmessungen zwischen  $1\ \mu\text{m}$  und  $20\ \mu\text{m}$  berücksichtigt.

Die Parallelschaltung der Lasttransistoren unterschiedlicher Geometrieabmessungen, die zu einem Schalttransistor in Reihe geschaltet wurden, dienen dazu, der Streuung der elektrischen Parameter der im Labormaßstab hergestellten organischen Transistoren gerecht zu werden. Beispielsweise resultiert der Einfluss der Fertigungsparameter während der Prozessierung in einer Variation der elektrischen Transistorparameter. Darüber hinaus sind die verwendeten Materialpaarungen von entscheidender Bedeutung für die elektrischen Eigenschaften der Bauelemente, wie in den Kapiteln 7 und 8 gezeigt wurde.

### 9.1.1 Inverter mit Titan-Gate

Erste Inverterstrukturen verwenden thermisch oxidierte, einkristalline Siliziumwafer als Substratmaterial. Darauf wird eine  $80\ \text{nm}$  dicke Titanschicht aufgedampft und nasschemisch in Ammoniakwasser geätzt (siehe auch Kapitel 7.2.2), wobei eine Fotolackmaske die Gate-Bereiche schützt. Anschließend erfolgt das Auftragen des etwa  $300\ \text{nm}$  dicken Gate-Dielektrikums aus *inoflex Z5*. Strukturiert wird der gehärtete Isolator gemäß der Beschreibung in Kapitel 6.3. Die Drain- und Source-Elektroden aus Gold wurden thermisch aufgedampft und durch einen *Lift-off*-Schritt strukturiert. Abschließend wurde ein etwa  $27\ \text{nm}$  dicker Pentacen-Film im Hochvakuum bei einem Prozessdruck von  $8 \cdot 10^{-7}\ \text{mbar}$  und einer Rate von etwa  $0,1\ \text{nm/s}$  aufgedampft. Damit haben die Inverter eine identische Prozessierung wie der in Abbildung 7.14 a gezeigte Transistor erfahren. Die zugehörige Kennlinie einer derart gefertigten Inverterstruktur ist in Abbildung 9.2 zu sehen. Der Anstieg des Betrags der Ausgangsspannung in Richtung  $V_B$  bei Eingangsspannungen nahe  $0\ \text{V}$  lässt sich durch den Beginn der Messungen bei  $0\ \text{V}$  Eingangsspannung erklären. Hier könnte es zunächst zum Auffüllen von im Halbleiter vorhandener *Traps* gekommen sein. Um das Problem zu umgehen, könnten zukünftige Messungen bei positiven Eingangsspannungen starten (siehe Kapitel 9.1.2).

Der Inverter verwendet einen Transistor mit  $5\ \mu\text{m}$  Kanallänge und  $500\ \mu\text{m}$  Kanalweite als Lastelement. Das Schaltelement weist eine Kanallänge von  $1\ \mu\text{m}$  und eine Kanalweite von  $1000\ \mu\text{m}$  auf. Bei einer Betriebsspannung von  $V_B = -20\ \text{V}$  erreicht der Inverter einen *High*-Pegel von  $-17,4\ \text{V}$ , wenn eine betragsmäßig geringe Eingangsspannung ( $-3\ \text{V} < V_E < 0\ \text{V}$ ) angelegt ist. Wird eine vom Betrag große Spannung an den Eingang ( $-20\ \text{V} < V_E < -7\ \text{V}$ ) des Inverters



**Abbildung 9.2:** Kennlinie einer Inverterstruktur, die einen oxidierten Siliziumwafer als Substratmaterial, eine Gate-Elektrode aus Titan, einen 300 nm dicken Film aus *inoflex Z5* als Gate-Dielektrikum sowie Drain- und Source-Elektroden aus thermisch aufgedampftem Gold verwendet. Die abschließende, etwa 27 nm dicke Pentacen-Schicht wurde bei einem Prozessdruck von  $8 \cdot 10^{-7}$  mbar und einer Rate von etwa 0,1 nm/s abgeschieden. Die Geometrieabmessungen des Lasttransistors betragen  $L = 5 \mu\text{m}$  und  $W = 500 \mu\text{m}$ , der Schalttransistor verfügt über eine Kanallänge von  $1 \mu\text{m}$  und eine Kanalweite von  $1000 \mu\text{m}$ .

gelegt, beträgt sein *Low*-Pegel etwa  $-4 \text{ V}$  bis  $-4,5 \text{ V}$ . Die Betrachtung der Kennlinie zeigt, dass der Inverter im Intervall der Eingangsspannung zwischen  $-3 \text{ V}$  und  $-7 \text{ V}$  einen Spannungshub von etwa  $9 \text{ V}$  aufweist. Aufgrund dessen lässt sich in diesem Abschnitt eine Verstärkung von mehr als 2 ermitteln. Damit konnten auf polymerem Dielektrikum und mit aufgedampften Goldkontakten deutlich bessere Ergebnisse als in [41] erzielt werden, wo mit abweichenden geometrischen Abmessungen der Transistoren lediglich eine Verstärkung von 1 erreicht wurde.

Obwohl die Inverterstruktur schon über eine gute Verstärkung verfügt, reichen die elektrischen Parameter nicht aus, um damit einen Ringoszillator zu bauen. Der Grund ist im betragsmäßig hohen *Low*-Pegel von  $-4 \text{ V}$  bis  $-4,5 \text{ V}$  am Ausgang der Inverterstufe zu finden. Sein Pegelwert am Ausgang liegt somit vom Betrag über der notwendigen Spannung, um eine identische nachfolgende Inverterstufe in einen sicheren *High*-Pegel zu versetzen. In Zahlen ausgedrückt, erreicht ein zweiter Inverter, dessen Eingang mit dem Ausgang der ersten Inverterstufe verbunden wurde und sich analog zur Abbildung 9.2 verhält, am Ausgang anstatt der Betriebsspannung von  $-20 \text{ V}$  maximal eine Spannung von  $-13 \text{ V}$ .

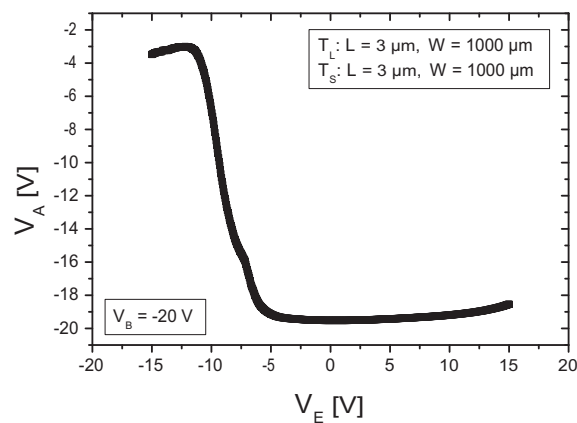
Damit wird sich bei der Hintereinanderschaltung mehrere Inverter der Signalpegel stetig von der angelegten Betriebsspannung, die im Idealfall als *High*-Pegel erreicht werden sollte, entfernen. Für den *Low*-Pegel ist Massepotenzial am Ausgang der Schaltung anzustreben. Warum der Inverter den idealen *High*-Pegel nicht erreichen kann, wurde bereits zu Beginn dieses Kapitels erläutert. Zur Verbesserung des *High*-Pegels wäre daher eine gesteigerte Leitfähigkeit und eine Schwellenspannung nahe Null am Lasttransistor anzustreben. Der Grund für den schlechten *Low*-Pegel wird im Schalttransistor zu finden sein, dessen Kanalleitfähigkeit beim *High*-Pegel am Invertereingang nicht ausreicht, um den Ausgang des Inverters auf Massepotenzial ziehen zu können. Hier sollten eine gesteigerte Ladungsträgerbeweglichkeit, eine größere Kanalweite und möglicherweise ein geringerer Kontaktwiderstand zu einer Verringerung des *Low*-Pegels führen.



### 9.1.2 Inverter mit Gold-Gate

Um die Parameter des durch den Maskensatz vorgegebenen Inverterlayouts durch eine geänderte Prozessführung zu steigern, wurden zusätzlich Teststrukturen mit Gate-Elektroden aus einer 50 nm dicken Goldschicht hergestellt. In diesem Zusammenhang wurden einige Devices vor dem Bedampfen mit Pentacen einer Sauerstoffplasmabehandlung für 20 s bei 100 W unterzogen. Der etwa 40 nm dicke Pentacen-Film wurde im Hochvakuum bei  $9 \cdot 10^{-7}$  mbar Prozessdruck mit einer Rate von etwa 0,1 nm/s aufgedampft. Als Gate-Dielektrikum wurde eine 300 nm dicke Schicht des Nanokompositlacks *inoflex T5* eingesetzt.

Die Kennlinie eines im Sauerstoffplasma vorbehandelten Inverters, bestehend aus einem Lastelement mit  $L = 3 \mu\text{m}$  und  $W = 1000 \mu\text{m}$  sowie einem Schaltelement mit den selben Geometrieabmessungen, wird in Abbildung 9.3 gezeigt. Sie wurde bei einer Betriebsspannung von  $-20$  V aufgezeichnet, wobei die Ausgangsspannung gegen die Eingangsspannung im Intervall zwischen 15 und  $-15$  V aufgetragen ist.

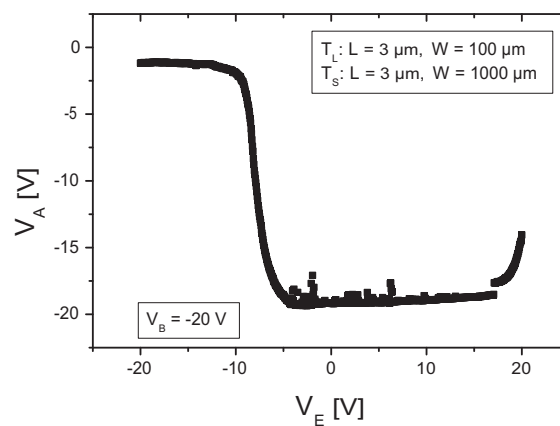


**Abbildung 9.3:** Inverter auf Siliziumsubstrat mit 50 nm dicken Gate-Elektroden aus Gold. Ein etwa 300 nm dicker Nanokompositfilm aus *inoflex T5* dient als Gate-Dielektrikum. 30 nm Gold wurden im Hochvakuum für die Drain- und Source-Elektroden aufgedampft und per *Lift-off* strukturiert. Vor dem Aufdampfen der etwa 40 nm dicken Pentacenschicht bei einem Prozessdruck von  $9 \cdot 10^{-7}$  mbar und einer Rate von etwa 0,1 nm/s wurde die Probe für 20 s bei 100 W im Sauerstoffplasma behandelt.

Im Vergleich zum Inverter aus Abbildung 9.2 mit dem Titan-Gate kann die hier vorgestellte Schaltung einen betragsmäßig viel größeren *High*-Pegel von  $-19,5$  V liefern. Dieser Wert befindet sich damit schon sehr nah am Idealwert von  $-20$  V und ist für einfache Grundschaltungen auf jeden Fall ausreichend. Die Steigerung könnte auf einen kleineren Betrag der Schwellenspannung des Lasttransistors zurückgeführt werden, dessen Wert möglicherweise nahe an Null Volt liegt. Der *Low*-Pegel konnte ebenfalls auf etwa  $-3$  V verbessert werden. Allerdings wird sein Wert erst bei einer Eingangsspannung von  $-12$  V erreicht. Eine Steigerung der Verstärkung konnte zusätzlich erzielt werden. Liegt die Eingangsspannung zwischen  $-6,4$  V und  $-10,8$  V, kann ein Verstärkungsfaktor von mehr als 3 aus den Messwerten berechnet werden. Damit weisen die Inverter gute Voraussetzungen für die Verknüpfung zu einfachen Logikschaltungen auf. Dies bleibt jedoch zukünftigen Untersuchungen vorbehalten. Außerdem ist es wünschenswert, die Betriebsspannungen auf etwa  $-10$  V zu reduzieren, um in der Polymerelektronik eingesetzt werden zu können.

Abschließend soll noch eine weitere Inverterstruktur vorgestellt werden, die parallel zum Device in Abbildung 9.3 gefertigt, aber nicht im Sauerstoffplasma vorbehandelt wurde. Als Lasttransistor wird hier ein Bauelement mit einer Kanallänge von  $3\ \mu\text{m}$  und einer Kanalweite von  $100\ \mu\text{m}$  verwendet. Das Schaltelement besitzt eine Kanallänge von  $3\ \mu\text{m}$  und eine Kanalweite von  $1000\ \mu\text{m}$ .

Bei einer Betriebsspannung von  $-20\ \text{V}$  liegt der *High*-Pegel des Inverters bis zu einer Eingangsspannung von etwa  $-4\ \text{V}$  bei circa  $-18,9\ \text{V}$  (siehe Abbildung 9.4). Seinen *Low*-Pegel von  $-1,2\ \text{V}$  erreicht der Inverter bei etwa  $-12\ \text{V}$  Eingangsspannung. Damit konnte eine Inverterstufe gebaut werden, die über einen sicheren *High*- und *Low*-Pegel verfügt und für die Verwendung in weiteren Logikschaltungen gut geeignet sein sollte. Wird der Betrag der Eingangsspannung von  $-6,9\ \text{V}$  auf  $-9,1\ \text{V}$  erhöht, erfolgt am Ausgang des Inverters ein Spannungshub von mehr als  $12,5\ \text{V}$ . Somit beträgt die Verstärkung der Schaltung in diesem Abschnitt mehr als 5,5.



**Abbildung 9.4:** Inverter auf Siliziumsubstrat mit  $50\ \text{nm}$  dicken Gate-Elektroden aus Gold. Ein etwa  $300\ \text{nm}$  dicker Nanokompositfilm aus *inoflex T5* dient als Gate-Dielektrikum.  $30\ \text{nm}$  Gold wurden im Hochvakuum auf die Fotolackmaske für die Drain- und Source-Elektroden aufgedampft. Die Probe wurde gleichzeitig mit der Inverterstruktur aus Abbildung 9.3 mit Pentacen bedampft.

### 9.1.3 Fazit

Es konnten Inverter mit dem organischen Halbleiter Pentacen gebaut werden, die als Gate-Dielektrikum einen etwa  $300\ \text{nm}$  dicken Film des Nanokompositlacks *inoflex T5* oder *Z5* verwenden. Eine Vorbehandlung des Gate-Dielektrikums und der Drain- und Source-Elektroden aus Gold mit einem Sauerstoffplasma hat zu einer Verbesserung gegenüber den ersten Devices geführt, jedoch sind die Ergebnisse nicht so gut wie bei parallel dazu gefertigten Invertern ohne Vorbehandlung. Die besten Resultate konnten mit etwa  $50\ \text{nm}$  dicken Gate-Elektroden aus Gold erzielt werden, bei denen der Inverter bei  $-20\ \text{V}$  Betriebsspannung einen sicheren *High*-Pegel von  $-18,9\ \text{V}$  und einen sicheren *Low*-Pegel von  $-1,2\ \text{V}$  erreicht. Die Verstärkung des Inverters beträgt mehr als 5,5.

In weiterführenden Arbeiten könnten mit Hilfe derartiger Inverter einfache Grundschaltungen und Ringoszillatoren gebaut und elektrisch charakterisiert werden. Außerdem ist in einem nächsten Schritt die Übertragung der Herstellung auf Foliensubstrate, wie sie in dieser Arbeit bereits anhand der Transistoren vorgestellt wurde, denkbar.

---

# 10 Zusammenfassung und Ausblick

## 10.1 Zusammenfassung

In dieser Arbeit wurden unterschiedliche polymere Isolatoren auf ihre Anwendbarkeit als Gate-Dielektrikum in organischen Feldeffekt-Transistoren mit dem Halbleitermaterial Pentacen untersucht. Dabei war das wesentliche Ziel, die Transistoren auf einem Foliensubstrat mit Hilfe der Planartechnologie integrieren zu können. Als Teststruktur fanden vorwiegend Transistoren mit einer Kanallänge von 10  $\mu\text{m}$  und einer Kanalweite von 1000  $\mu\text{m}$  Anwendung. Die elektrische Charakterisierung der hergestellten Bauelemente erfolgte durch das Messen des Ausgangskennlinienfeldes und der Eingangskennlinie. Zusätzlich wurde die Oberfläche der aufgedampften Pentacen-Filme mit einem Rasterkraftmikroskop visualisiert, um Aussagen zur Qualität des organischen Films treffen zu können. Neben den Dielektrika wurde der Einsatz mehrerer Folien als Trägermaterial für die Transistoren untersucht. Außerdem wurden verschiedene Kontaktformen der Drain- und Source-Elektroden mit Hilfe der Rasterelektronen- und Rasterkraftmikroskopie analysiert. Die elektrische Charakterisierung der Bauelemente lieferte Erkenntnisse zu den Auswirkungen der Kontaktformen auf die elektrischen Parameter der OFETs.

Im Anschluss an die Betrachtungen der Folieneigenschaften wurden auf diesen Substratmaterialien funktionierende Transistoren unter dem Einsatz eines polymeren Dielektrikums gebaut. Dabei erreichten die Transistoren auf PET-Folie, die zusätzlich mit einer Funktionsschicht versehen wurde, die besten elektrischen Parameter. Damit verfügen sie über eine bessere Performance als OFETs dieser Arbeit, die einkristalline Siliziumscheiben als Substratmaterial verwenden.

Für die ersten Untersuchungen von polymeren Isolatoren als Gate-Dielektrikum boten kristalline Siliziumscheiben eine gute Basis. Sie zeichnen sich durch ihre sehr glatte Oberfläche und ihre hervorragende thermische Belastbarkeit aus. Mit Blick auf die Integration der organischen Transistoren auf polymeren Filmen als Trägermaterial wurden die Eigenschaften einer Polyethylenterephthalat-Folie (PET), einer einfach verstreckten Polypropylen-Folie (OPP) und einer Polyimid-Folie (PI) beleuchtet, ihre Oberflächenrauigkeit untersucht und hinsichtlich ihrer Wirtschaftlichkeit beurteilt. Des Weiteren wurde eine Möglichkeit zur optischen Qualitätsüberwachung der Foliensubstrate aufgezeigt. Im Verlauf der Arbeit erfolgte die Untersuchung von Transistoren auf diesen Substraten.

Bei der Dimensionierung eines organischen Transistors spielt neben den geometrischen Abmessungen des Aktivbereichs und dem eingesetzten organischen Halbleitermaterial die Wahl des Gate-Dielektrikums eine entscheidende Rolle. Für die Integration von organischen Transistoren auf Foliensubstraten muss neben der elektrischen Isolation gleichzeitig die Prozessierbarkeit bei geringen Temperaturen und eine ausreichende mechanische Flexibilität gewährleistet sein. Deshalb wurden als Isolatoren systematisch ein in der Mikrosystemtechnik etabliertes, temperaturstabiles Polyimid (*PI 2545*), ein kommerzieller Überzugslack (*Bectron PL 4122-*

40 E BLF FLZ), organisch-anorganische Nanokompositmaterialien, ein Acrylatmonomer und Methacryloxypropyltrimethoxysilan untersucht.

Auf den oben genannten Dielektrika konnten organische Transistoren integriert und elektrisch vermessen werden. Der eingesetzte Polyimid-Precursor scheidet aufgrund seiner hohen, zum Polymerisieren erforderlichen Prozesstemperaturen aus, da er sich auf die Mehrheit der untersuchten Foliensubstrate nicht aufbringen lässt. Bei den Untersuchungen wurden die besten elektrischen Parameter sowohl auf kristallinem Siliziumsubstrat als auch auf Folien mit den organisch-anorganischen Nanokompositmaterialien erzielt. Dabei ist von den polymeren Substraten die PET-Folie, die mit einer Funktionsschicht des Nanokompositlacks vor der Herstellung der eigentlichen Transistorstrukturen versehen wurde, zu bevorzugen.

Um die elektrischen Parameter der organischen Transistoren zu optimieren, wurde eine Vorbehandlung des Gate-Dielektrikums und der Drain- und Source-Kontakte im Sauerstoffplasma durchgeführt. Sie resultierte in einer Verbesserung der maximalen *on*-Ströme. Während der Untersuchungen konnte nicht abschließend geklärt werden, ob die Ursache für die höheren Ströme in der aus der Literatur bekannten hohen Elektronegativität des Sauerstoffs, die zu einer Oxidation der Kontakte und damit zu einer Absenkung der Ladungsträgerinjektionsbarriere führt, zu finden ist. Alternativ könnte das Sauerstoffplasma die Oberfläche des Gate-Dielektrikums modifiziert und zu einem verbesserten Pentacen-Wachstum geführt haben. Gleichzeitig führte das Sauerstoffplasma bei den Nanokompositlacken zu einer Verschiebung der Schwellenspannung zu positiven Werten.

Zudem wurden unterschiedliche Kontaktformen für die Drain- und Source-Elektroden via REM-Aufnahmen analysiert und deren Auswirkungen auf die elektrischen Eigenschaften der Transistoren untersucht. Es konnten gute Transistoren mit durch einen *Lift-off*-Prozess fotolithografisch strukturierten Elektroden, deren Metallisierung durch Aufputtern und thermisches Verdampfen abgeschieden wurde, hergestellt werden. Auch das Abscheiden des Metalls durch eine Schattenmaske führte zu funktionierenden Transistoren. Als Resultat der Untersuchungen sollte besonderer Wert auf die Kontaktflanken der Kontakte gelegt werden. Sind zu beschichtende Stufen auf dem Substrat, ist das Sputtern von Gold als Abscheideverfahren zu bevorzugen. Andernfalls kann das thermische Verdampfen empfohlen werden. Von der Strukturierung der Kontakte durch eine Schattenmaske kann nach den vorliegenden Ergebnissen nur abgeraten werden.

Mit Blick auf eine kostengünstige Herstellung von Polymerelektronik wurde die Abscheidung des organischen Halbleitermaterials Pentacen im Grobvakuum unter Inertgasatmosphäre analysiert. Die ersten Experimente zeigten bereits funktionierende OFETs mit vergleichsweise guten elektrischen Parametern. Damit könnte sich diese Form der Abscheidung zu einer ernsthaften Alternative zum Verdampfen im Hochvakuum entwickeln.

Abschließend wurden aus den organischen Transistoren erste *Enhancement*-Last-Inverter als Grundbaustein für Logikschaltungen hergestellt und vermessen. Sie verwenden thermisch oxidierte, einkristalline Siliziumscheiben als Trägermaterial und den organisch-anorganischen Nanokompositlack als Gate-Dielektrikum. Mit einer Verstärkung von mehr als 5,5 und guten Signalpegeln am Inverterausgang liefern sie eine vielversprechende Basis für die Herstellung integrierter organischer Schaltungen.

## 10.2 Ausblick

Damit die Polymerelektronik, basierend auf organischen Transistoren, eine weite Verbreitung zur Erschließung von kommerziellen Anwendungen finden kann, müssen die Zuverlässigkeit und die elektrischen Eigenschaften der Bauelemente weiter verbessert werden. Außerdem ist es von Vorteil, wenn die Kosten bei der Herstellung polymerer elektrischer Schaltkreise gering gehalten werden, um gegenüber der konventionellen Silizium-Technologie durch eine sehr preisgünstige Herstellung konkurrenzfähig zu sein.

Auf einige Anknüpfungspunkte für zukünftige Arbeiten wurde bereits im Verlauf dieser Arbeit hingewiesen. Dazu zählen beispielsweise die Untersuchung des Pentacen-Wachstums auf den vorgestellten Dielektrika in den unteren Monolagen der halbleitenden Schicht. Speziell die Auswirkungen einer Vorbehandlung der Grenzfläche des Nanokompositlacks mit einem Sauerstoffplasma und die damit verbundenen Veränderungen im Pentacen-Wachstum sind von besonderem Interesse. Möglicherweise können dabei weiterführende Erkenntnisse gewonnen werden, die einen Beitrag zur weiteren Verbesserung des Pentacen-Wachstums leisten und somit zu einer höheren Ladungsträgerbeweglichkeit führen. Durch gezielte Untersuchungen des Einflusses der Substrattemperatur während der Abscheidung des Pentacen-Films könnte eine Steigerung der Filmqualität erzielt werden.

Außerdem ist es vorteilhaft, die Ladungsträgerinjektionsbarriere an unbehandelten und an im Sauerstoffplasma vorbehandelten Elektroden zu untersuchen. Dieses Vorgehen könnte Rückschlüsse auf die Folgen der Plasmabehandlung erlauben, um zwischen Effekten auf das Dielektrikum und auf die Kontakte differenzieren zu können. Weiterhin sind Maßnahmen zur besseren Anlagerung der Pentacen-Moleküle an die Kontakte, in deren Folge die Ladungsträgerinjektionsbarriere abgesenkt wird, von Interesse. In diesem Kontext sollten auch durch die Vorbehandlung gegebenenfalls auftretende Auswirkungen auf das polymere Gate-Dielektrikum berücksichtigt werden.

Darüber hinaus bislang nicht ausreichend geklärte Aspekte sind die Auswirkungen der Wahl des Metalls für die Gate-Elektroden auf die Transistorparameter. Durch den Einsatz mehrschichtiger Gate-Dielektrika und Maßnahmen zur Reduzierung der *Pinholes* könnten die Leckströme durch das Gate-Dielektrikum verringert und die Ausbeute funktionstüchtiger Bauelemente gesteigert werden. In diesem Zusammenhang könnte die Strukturierung der organischen Halbleiterschicht zur Reduktion der Leckströme nochmals im Detail untersucht werden. Das Verständnis dieser organischen Transistoren mit polymeren Dielektrika auf Foliensubstraten muss durch eine geeignete Modellbildung sowie den Vergleich zwischen modellierten und gemessenen Kennlinien ausgebaut werden.

Nicht vernachlässigt werden sollte der Aspekt der Oberflächenrauigkeit und seine Auswirkungen auf die Transistoreigenschaften. Hier muss ein Kompromiss zwischen einer möglichst ebenen Oberfläche – für ein gutes Pentacen-Wachstum und damit gute Transistorparameter – und der Haftung der aufgetragenen Schichten auf dem Substratmaterial gefunden werden. Daher könnten auf diesem Gebiet weitere Untersuchungen zur Verbesserung der polymeren elektrischen Schaltungen beitragen.

Für die Herstellung von Polymerelektronik ist die Integration elektrischer Schaltungen erforderlich. Erste Grundschaltungen in Form von Invertern wurden bereits vorgestellt. Mit Hilfe dieser Erkenntnisse könnten Ringoszillatoren zur Bestimmung der Schaltfrequenz und komplexere Logikschaltungen hergestellt werden. Zudem muss die Herstellung der Grundschaltungen auf

die Foliensubstrate übertragen werden. Mit Blick auf die Massenfertigung ist ein Transfer der Prozesstechnik auf industrielle Fertigungsanlagen bzw. die Entwicklung entsprechender Produktionsanlagen erforderlich.

Ein weiterer interessanter Aspekt ist die systematische Untersuchung der Pentacen-Abscheidung im Grobvakuum unter Inertgasatmosphäre. Für diese Analysen sollte während der Deposition des Halbleitermaterials die Abscheiderate und die Schichtdicke durch eine geeignete Messeinrichtung kontrolliert werden.

Ein nicht näher betrachtetes, aber entscheidendes Kriterium für die organische Elektronik ist die Stabilität gegenüber Umwelteinflüssen. Hier könnte zunächst die Degradation organischer Transistoren mit polymeren Dielektrika untersucht werden. Von besonderem Interesse sind ebenfalls das Zusammenspiel unterschiedlicher polymerer Substrate und Dielektrika in den organischen Schaltungen mit Blick auf die Langzeitstabilität. Darüber hinaus könnten geeignete Maßnahmen zur Kapselung der Schaltungen gegenüber Luftsauerstoff und Luftfeuchtigkeit auf Foliensubstraten untersucht werden. Gegenüber den Untersuchungen in [41] müssen hier als Besonderheit zusätzlich die Barriereigenschaften des Foliensubstrates berücksichtigt oder verbessert werden, da die Folien schlechtere Barriereigenschaften als einkristalline Siliziumscheiben aufweisen. Nicht zuletzt könnte der Einfluss von energiereicher UV-Strahlung analysiert werden, die sich auf den organischen Halbleiter und die eingesetzten polymeren Materialien auswirkt.

### 10.3 Fazit

Die Technologie zur Integration organischer Feldeffekt-Transistoren erlaubt heute bereits die Herstellung von einzelnen Bauelementen und auch kleineren Schaltungen auf flexiblen Folien, obwohl viele grundlegende Phänomene noch nicht geklärt sind. Diese Arbeit hat gezeigt, dass die Kombination der Materialien und die Prozessführung starken Einfluss auf die Eigenschaften der Transistoren haben. Aufgrund der zu erwartenden Entwicklung in der Chemie eröffnet sich ein großes Anwendungsfeld für diese Art der Schaltungsintegration.

---

# Literaturverzeichnis

- [1] N.N. Pressematerial von der Homepage [www.polymervision.com](http://www.polymervision.com), Download am 07.03.2007. 1.1, 10.3
- [2] ZSCHIESCHANG, U., H. KLAUK, M. HALIK, G. SCHMID und W. RADLIK: *Organic Thin Film Transistors with Printed Gate Electrodes*. In: *IEEE Polytronic Conference*, Seiten 191–195, 2002. 1.1, 8.2.4
- [3] KNOBLOCH, A., A. BERNDT und W. CLEMENS: *Printed Polymer Transistors*. In: *IEEE Polytronic Conference*, 2001. 1.1, 9
- [4] BAUDE, P.F., D.A. ENDER, M.A. HAASE, T.W. KELLEY, D.V. MUYRES und S.D. THEISS: *Pentacene-based radio-frequency identification circuitry*. *Applied Physics Letters*, 82(22):3964–3966, 2003. 1.1
- [5] SHERAW, C.D., L. ZHOU, J.R. HUANG, D.J. GUNDLACH, T.N. JACKSON, M.G. KANE, I.G. HILL, M.S. HAMMOND, J. CAMPI, B.K. GREENING, J. FRANCL und J. WEST: *Organic thin film transistor-driven polymer-dispersed liquid crystal displays on flexible polymeric substrates*. *Applied Physics Letters*, 80:1088, 2002. 1.1, 5
- [6] GELINCK, G.H. und ET AL.: *Flexible active matrix displays and shift registers based on solution-processed organic transistors*. *Nature Materials*, 3:106–110, 2004. 1.1
- [7] AL-IBRAHIM, M., H.K. ROTH, U. ZHOKHAVETS, G. GOBSCH und S. SENSFUSS: *Flexible large area polymer solar cells based on poly(3-hexylthiophene)/fullerene*. *Solar Materials & Solar Cells*, 85:13–20, 2005. 1.1
- [8] SUEMORI, K., Y. MATSUMURA, M. YOKOYAMA und M. HIRAMOTO: *Large Area Organic Solar Cells with Thick and Transparent Protection Layers*. *Japanese Journal of Applied Physics*, 45(17):L472–L474, 2006. 1.1
- [9] KIY, M.: *Chips aus Plastik*. *Physik in unserer Zeit*, 34:27–31, 2003. 1.1
- [10] KIM, S.: *Challenges for Flexible AMOLED*. Vortrag während Plastic Electronic Conference, Oktober 2006. 1.1
- [11] WALDERMANN, A.: *Dresden gewinnt das 100-Millionen-Dollar-Rennen*. Artikel in Spiegelonline, <http://www.spiegel.de/wirtschaft/0,01518,457591,00.html>, 3. Januar 2007. 1.1
- [12] FIX, W.: *13 MHz RFID transponders based on polymers*. In: *Organic Electronic Conference 2006 (OEC06)*, Frankfurt, September 2006. Organic Electronics Association (oe-a). 1.1
- [13] HALIK, M.: *Organic Electronics*, Kapitel Gate Dielectrics, Seiten 132–162. Wiley-Vch, Weinheim, 2006. 2, 5, 5, 5, 5, 6.3, 8.1.3

- [14] SHERAW, C.D., L. JIA, D.J. GUNDLACH, H. KLAUK und T.N. JACKSON: *Pentacene Thin Film Transistors with Photolithographically Patterned Active Layer*. 42nd Electronic Materials Conference Digest, Seiten 24–25, 2000. 2
- [15] DIMITRAKOPOULOS, C.D. und D.J. MASCARO: *Organic thin-film transistors: A review of recent advantages*. IBM Journal of Research and Development, 45(1):11–27, 2001. 2, 3.5, 3.11, 3.5, 10.3
- [16] NECLIUDOV, P.V., S.L. RUMYANTSEV, M.S. SHUR, D.J. GUNDLACH und T.N. JACKSON: *1/f noise in pentacene organic thin film transistors*. Journal of Applied Physics, 88(9):5395–5398, 2000. 2, 2
- [17] PESAVENTO, P.V., K.P. PUNTAMBEKAR, C.D. FRISBIE, J.C. MCKEEN und P.P. RUDEN: *Film and contact resistance in pentacene thin-film transistors: Dependence on film thickness, electrode geometry, and correlation with hole mobility*. Journal of Applied Physics, 99(094504):1–10, 2006. 2, 6.4, 6.4.2, 7
- [18] NELSON, S.F., Y.-Y. LIN, D.J. GUNDLACH und T.N. JACKSON: *Temperatur-independent transport in high-mobility pentacene transistors*. Applied Physics Letters, 72(15):1854–1856, 1998. 2, 3.6, 5
- [19] FIX, W., A. ULLMANN, J. FICKER und W. CLEMENS: *Fast polymer inegrated circuits*. Applied Physics Letters, 81(9):1735–1737, 2002. 2
- [20] DIEKMANN, TH.: *Organische Feldeffekt-Transistoren mit Pentacen*. Diplomarbeit, Universität Paderborn, Paderborn, 2002. 2, 3.5, 7.2.1, 7.3
- [21] PAUL, R.: *Feldeffekttransistoren*. Springer-Verlag, Berlin, 1 Auflage, 1972. 2, 3.6, 3.6
- [22] TIETZE, U. und CH. SCHENK: *Halbleiter-Schaltungstechnik*. Springer-Verlag, Berlin, 11 Auflage, 1999. 2
- [23] MÜNCH, M.: *Strukturelle Beeinflussung der elektrischen Eigenschaften dünner organischer Schichten*. Doktorarbeit, Physikalisches Institut der Universität Stuttgart, 2001. 2, 3.5
- [24] PAUL, R.: *MOS-Feldeffekttransistoren*. Springer-Verlag, Berlin, 1 Auflage, 1994. 2, 3.6, 3.6, 7.4.1, 7.17, 7.4.6, 10.3
- [25] GUNDLACH, D.J., H. KLAUK, C.D. SHERAW, C.-C. KUO, J.-R. HUANG und T.N. JACKSON: *High-Mobility, Low Voltage Organic Thin Film Transistors*. Conference Proceedings: 1999 International Electron Devices Meeting, 1999. 2
- [26] GARNIER, F., R. HAJLAOUI und M.E. KASSMI: *Vertical device architecture by modeling of organic-based thin film transistor*. Applied Physics Letters, 73(12):1721–1723, 1998. 2
- [27] LIN, Y.Y., D.J. GUNDLACH, S.F. NELSON und T.N. JACKSON: *Pentacene-Based Organic Thin-film Transistors*. IEEE Transactions on Electron Devices, 44(8):1325–1331, 1997. 2, 3.5
- [28] MAJEWSKI, L.A. und M. GRELL: *Organic field-effect transistors with ultrathin modified gate insulator*. Synthetic Metals, 151:175–179, 2005. 2, 5, 5, 7.4.1



- [29] BRÜTTING, W.: *Physics of Organic Semiconductors*, Kapitel Introduction, Seiten 1–12. Wiley-CH Verlag, Weinheim, 2005. 3.1
- [30] CHRISTEN, H.R.: *Grundlagen der organischen Chemie*. Salle + Sauerländer, Frankfurt am Main, 2. Auflage, 1972. 3.1
- [31] BEYER, H.: *Lehrbuch der organischen Chemie*. S. Hirzel Verlag, Stuttgart, 22. Auflage, 1991. 3.1, 3.1, 3.1, 3.5
- [32] LATSCHA, H.P., U. KAZMAIER und H.A. KLEIN: *Organische Chemie*. Springer Verlag, Heidelberg, 2002. 3.1, 3.1, 3.1
- [33] HÄDENER, A. und H. KAUFMANN: *Grundlagen der organischen Chemie*. Birkhäuser Verlag, Basel, 11. Auflage, 2006. 3.1, 3.1, 3.2, 10.3
- [34] ATKINS, P.W.: *Kurzlehrbuch Physikalische Chemie*. Spektrum Akademischer Verlag, Heidelberg, 1993. 3.1
- [35] CHRISTEN, H.R. und F. VÖGTLE: *Grundlagen der organischen Chemie*. Salle + Sauerländer, Frankfurt am Main, 1. Auflage, 1989. 3.1, 3.1
- [36] HEYNS, K.: *Allgemeine Organische Chemie*. Akademische Verlagsgesellschaft, Frankfurt am Main, 2. Auflage, 1974. 3.1
- [37] SCHWOERER, M. und H.CH. WOLF: *Organische Molekulare Festkörper*. Wiley-Vch, 1. Auflage, 2005. 3.2, 3.2, 3.4, 3.5
- [38] GÖPEL, W. und CH. ZIEGLER: *Struktur der Materie: Grundlagen, Mikroskopie und Spektroskopie*. Teubner Verlagsgesellschaft, Stuttgart, 1. Auflage, 1994. 3.2, 3.5
- [39] MINAKATA, T., H. IMAI, M. OZAKI und K. SACO: *Structural studies on highly ordered and highly conductive thin films of pentacene*. Journal of Applied Physics, 72(11):5220–5225, Dezember 1992. 3.2
- [40] MINAKATA, T., I. NAGOYA und M. OZAKI: *Highly ordered and conducting thin film of pentacene doped with iodine*. Journal of Applied Physics, 69(10):7354–7356, 1991. 3.2, 3.5
- [41] PANNEMANN, CH.: *Prozesstechnik für organische Feldeffekt Transistoren: Kontakte, Dielektrika und Oberflächenpassivierung*. Doktorarbeit, Universität Paderborn, Paderborn, 2006. 3.2, 3.6, 3.5, 3.6, 5, 5.1, 6.1, 6.4.2, 6.5, 7.1, 7.2.1, 7.3, 8.1.1.1, 9.1, 9.1.1, 10.2, 10.3
- [42] POPE, M. und CH.E. SWENBERG: *Electronic Processes in Organic Crystals and Polymers*. Oxford University Press, New York, 2. Auflage, 1999. 3.4, 3.5, 10.3
- [43] SILINSH, E.A.: *Organic Molecular Crystals, Their Electronic States*, Band 16 der Reihe *Solid-State Sciences*. Springer Verlag, Berlin, 1980. 3.2, 3.3, 3.5, 3.5, 3.5
- [44] HAMANN, C., J. HEIM und H. BURGHARDT: *Organische Leiter, Halbleiter und Photodioden*. Vieweg, Braunschweig, Wiesbaden, 1. Auflage, 1981. 3.2
- [45] KARL, N.: *Charge carrier transport in organic semiconductors*. Synthetic Metals, 133–134:649–657, 2003. 3.2

- [46] H. HEIL, N. VON MAHLM: *Praktikum Materialwissenschaft III: Herstellung und Charakterisierung polymerer Leuchtdioden*. <http://www.tu-darmstadt.de/fb/ms/fg/em/OLED.pdf>, März 2002. 3.5, 10.3
- [47] GUTMANN, F. und L.E. LYONS: *Organic Semiconductors*. John Wiley and Sons, 1967. 3.2, 3.4
- [48] HOROWITZ, G.: *Organic Electronics*, Kapitel 1, Seiten 3–32. Wiley-Vch, Weinheim, 2006. 3.3
- [49] MINAKATA, T., M. OZAKI und H. IMAI: *Conducting thin films of pentacene doped with alkaline metals*. *Journal of Applied Physics*, 74(2):1079–1082, 1993. 3.3, 3.5, 3.5, 3.5
- [50] ISHII, H., N. HAYASHI, E. ITO, Y. WASHIZU, K. SUGI, Y. KIMURA, M. NIWANO, O. OUCHI und K. SEKI: *Physics of Organic Semiconductors*, Kapitel 3. Kelvin Probe Study of Band Bending at Organic Semiconductor/Metal Interfaces: Examination of Fermi Level Alignment, Seiten 69–94. Wiley-CH Verlag, Weinheim, 2005. 3.7, 3.3, 3.3, 3.3, 10.3
- [51] KAHN, A., N. KOCH und W. GAO: *Electronic Structure and Electrical Properties of Interfaces between Metals and  $\pi$ -Conjugated Molecular Films*. *Journal of Polymer Science; Part B: Polymer Physics*, 41:2529–2548, 2003. 3.3, 3.3, 3.8, 3.5, 3.5, 7.3, 10.3
- [52] AMY, F., C. CHAN und A. KAHN: *Polarization at the gold/pentacene interface*. *Organic Electronics*, 6:85–91, 2005. 3.3
- [53] KOCH, N., A. ELSCHNER, R.L. JOHNSON und J.P. RABE: *Energy level alignment at interfaces with pentacene: metals versus conducting polymers*. *Applied Surface Science*, 244:593–597, 2005. 3.3, 3.3
- [54] KOCH, N. und A. VOLLMER: *Electrode-molecular semiconductor contacts: Work-function-dependent hole injection barriers versus Fermi-level pinning*. *Applied Physics Letters*, 89(162107), 2006. 3.3, 3.3
- [55] WATKINS, N.J., L. YAN und Y. GAO: *Electronic structure symmetry of interfaces between pentacene and metals*. *Applied Physics Letters*, 80(23):4384–4386, 2002. 3.3
- [56] KOCH, N., A. KAHN, J. GHIJSEN, J.-J. PIREAUX, J. SCHWARTZ, R.L. JOHNSON und A. ELSCHNER: *Conjugated organic molecules on metal versus polymer electrodes: Demonstration of a key energy level alignment mechanism*. *Applied Surface Science*, 82:70–72, 2003. 3.3, 3.5
- [57] SZE, S.M.: *Physics of semiconductor devices*. Wiley-CH Verlag, New York, 2. Auflage, 1981. 3.4
- [58] PARKER, I.D.: *Carrier tunneling and device characteristics in polymer light-emitting diodes*. *Journal of Applied Physics*, 75(3):1656, 1994. 3.4
- [59] ARKHIPOV, V.I., E.V. EMILIANOVA, Y.H. TAK und H. BÄSSLER: *Charge injection into light-emitting diodes: Theory and experiment*. *Journal of Applied Physics*, 84(2):848–856, 1998. 3.4
- [60] JUNGERMANN, S.: *Vernetzbare Lochpolymere für den Einsatz in organischen Leuchtdioden (OLEDs)*. Doktorarbeit, TU München, München, 2006. 3.9, 3.4, 10.3

- [61] SCHOTTKY, W.: *Zur Halbleitertheorie der Sperrschicht- und Spitzengleichrichter*. Zeitschrift für Physik, 113:367, 1939. 3.4
- [62] HASSHEIDER, TH.: *Elektrooptische Charakterisierung dünner Schichten mesogener, organischer Halbleiter*. Doktorarbeit, Universität Paderborn, Paderborn, 2002. 3.4
- [63] GERTHSEN, CH. und H. VOGEL: *Physik*. Springer Verlag, Berlin/Heidelberg/New York, 17 Auflage, 1993. 3.4
- [64] GUNDLACH, D.J., C.-C. KUO, S.F. NELSON und T.N. JACKSON: *Organic Thin Film Transistors with Field Effect Mobility > 2cm<sup>2</sup>/Vs*. 51<sup>th</sup> Annual Device Research Conference, 1999. 3.5
- [65] BEISTEIN, CDS MDLI: *Online-Datenbank für chemische Stoffe*. Zugriff über die Universitätsbibliothek Paderborn, März 2002. 3.5
- [66] MÜLLER, E.: *Neuere Anschauungen der organischen Chemie*. Springer Verlag, Berlin, Göttingen, Heidelberg, 1957. 3.5
- [67] BUDDRUS, J.: *Grundlagen der organischen Chemie*. Walter de Gruyter, Berlin, New York, 1 Auflage, 1980. 3.5
- [68] CORNIL, J., J.PH. CALBERT und J.L. BREDAS: *Electronic Structure of the Pentacene Single Crystal: Relation to Transport Properties*. Journal of American Chemical Society, 123(6):1250–1251, 2001. 3.5
- [69] HADDON, R.C., X. CHI, M.E. ITKIS, J.E. ANTHONY, D.L. EATON, T. SIEGRIST, C.C. MATTHEUS und T.T.M. PALSTRA: *Band Electronic Structure of One- and Two-Dimensional Pentacene Molecular Crystals*. Journal of Physical Chemistry B, 106:8288–8292, 2002. 3.5
- [70] CHUA, L.-L., P.K.H. HO, H. SIRRINGHAUS und R.H. FRIEND: *High-stability ultra-thin spin-on benzocyclobutene gate dielectric for polymer field-effect transistors*. Applied Physics Letters, 84(17):3400–3402, 2004. 3.5, 5
- [71] KOSSMEHL, G. und G. MANECKE: *Organische Halbleiter Teil I*. Chemie-Ing.-Techn., 39(17):1041–1046, 1967. 3.5
- [72] KOSSMEHL, G. und G. MANECKE: *Organische Halbleiter Teil II*. Chemie-Ing.-Techn., 39(18):1079–1087, 1967. 3.5
- [73] DRUMMY, L.F., P.K. MISHA und D.C. MARTIN: *Plasticity in pentacene thin films*. Journal of Materials Science, 39:4465–4474, 2004. 3.5
- [74] CORNIL, J., J.PH. CALBERT und J.L. BRÉDAS: *Electronic Structure of the Pentacene Single Crystal: Relation to Transport Properties*. Journal of American Chemical Society, 123:1250–1251, 2001. 3.5
- [75] DIMITRAKOPOULOS, C.D., A.R. BROWN und A. POMP: *Molecular beam deposited thin films of pentacene for organic field effect transistor applications*. Journal of Applied Physics, 80(4):2501–2508, 1996. 3.5

- [76] LIN, Y.Y., D.J. GUNDLACH, S.F. NELSON und T.N. JACKSON: *Stacked Pentacene Layer Organic Thin-Film Transistors with Improved Characteristics*. IEEE Electron Device Letters, 18(12):606–608, 1997. 3.5, 6.5
- [77] SHERAW, C.D., J.A. NICHOLS, D.J. GUNDLACH, J.R. HUANG, C.C. KUO, H. KLAUK, T.N. JACKSON, M.G. KANE, J. CAMPI, F.P. CUOMO und B.K. GREENING: *An Organic Thin Film Transistor Backplane for Flexible Liquid Crystal Displays*. 58<sup>th</sup> Device Research Conference Digest, Seiten 107–108, 2000. 3.5
- [78] YAGI, I., K. TSUKAGOSHI und Y. AOYAGI: *Growth control of pentacene films on SiO<sub>2</sub>/Si substrates towards formation of flat conduction layers*. Thin Solid Films, 467(1-2):168–171, 2004. 3.5
- [79] SHAW, J.M. und P.F. SEIDLER: *Organic Electronics: Introduction*. IBM Journal of Research and Development, 45(1):3–9, 2001. 3.5
- [80] JACKSON, T.N., Y.Y. LIN, D.J. GUNDLACH und H. KLAUK: *Organic Thin-Film Transistors for Organic Light-Emitting Flat-Panel Display Backplanes*. IEEE Journal of Selected Topics in Quantum Electronics, 4(1):100–104, 1998. 3.5
- [81] PARISSÉ, P., M. PASSACANTANDO und L. OTTAVIANO: *Morphological and electronic properties of the thin film phase of pentacene investigated by AFM and STM/STS*. Applied Surface Science, 252:7469–7472, 2006. 3.5
- [82] HOROWITZ, G.: *Organic Field-Effect Transistors*. Advanced Materials, 10(5):365–377, 1998. 3.5
- [83] ZENG, X., Y. QIU, J. QIAO, G. DONG und L. WANG: *Morphological characterization of pentacene single crystals grown by physical vapor transport*. Applied Surface Science, in press, 2006. 3.5
- [84] KLAUK, H., D.J. GUNDLACH, J.A. NICHOLS, C.D. SHERAW, M. BONSE und T.N. JACKSON: *Pentacene Organic Thin-Film Transistors and ICs*. Solid State Technology, 43(3):63–67, 2000. 3.5
- [85] YANG, S.Y., K. SHIN und CH.E. PARK: *The Effect of Gate-Dielectric Surface Energy on Pentacene Morphology and Organic Field-Effect Transistors Characteristics*. Advanced Functional Materials, 15:1806–1814, 2005. 3.5, 7.2.1
- [86] BROWN, A.R., C.P. JARRETT, D.M. DE LEEUW und M. MATTERS: *Field-effect transistors made from solution-processed organic semiconductors*. Synthetic Metals, 88:37–55, 1997. 3.5
- [87] BROWN, A.R., A. POMP, D.M. DE LEEUW, D.B.M. KLAASSEN, E.E. HAVINGA, P. HERWIG und K. MÜLLEN: *Precursor route pentacene metal-insulator-semiconductor field-effect transistors*. Journal of Applied Physics, 79(4):2136–2138, 1996. 3.5
- [88] HERWIG, P.T. und K. MÜLLEN: *A Soluble Pentacene Precursor: Synthesis, Solid-State Conversion into Pentacene and Application in a Field-Effect Transistor*. Advanced Materials, 11(6):480–483, 1999. 3.5
- [89] VOLKMANN, S.K., S. MOLESA, B. MATTIS, P.C. CHANG und V. SUBRAMANIAN: *Inkjetted Organic Transistors using a Novel Pentacene Precursor*. Material Research Symposium Proceedings, 769:H11.7.1–H11.7.6, 2003. 3.5

- [90] GOMATA, D., P. BRAZIS und AL ET.: *IEEE Standard Test Methods for the Characterization of Organic Transistors and Materials*. The Institute of Electrical and Electronics Engineers, Inc., New York, 2004. 3.6, 3.6, 3.6, 7.1, 7.4.4
- [91] ROICHMAN, Y., Y. PREEZANT, N. RAPPAPORT und N. TESSLER: *Physics of Organic Semiconductors*, Kapitel Analysis and Modeling of Organic Devices, Seiten 319–341. Wiley-CH Verlag, Weinheim, 2005. 3.6
- [92] BRIOLE, S.: *Evaluation of the Circuit Performance of Pentacene-Based Organic Thin Film Transistors*. Diplomarbeit, Universität Dortmund, Dortmund, 2002. 3.6
- [93] RYU, K., I. KYMISSIS, V. BULOVIC und C.G. SODINI: *Direct Extraction of Mobility in Pentacene OFETs Using C-V and I-V Measurements*. IEEE Electron Device Letters, 26(10):716–718. 3.6
- [94] KIM, W.-K. und J.-L. LEE: *Effect of oxygen plasma treatment on reduction of contact resistivity at pentacene/Au interface*. Applied Physics Letters, 88(262102), 2006. 3.6
- [95] BOER, R.W.I. DE, M.E. GERSHENSON, A.F. MORPURGO und V. PODZOROV: *Physics of Organic Semiconductors*, Kapitel Organic Single-Crystal Field-Effect Transistors, Seiten 393–432. Wiley-CH Verlag, Weinheim, 2005. 3.6, 3.6, 7.4.1, 8.3
- [96] KLAUK, H., D.J. GUNDLACH, J.A. NICHOLS und T.N. JACKSON: *Pentacene Organic Thin-Film Transistors for Circuit and Display Applications*. IEEE Transactions on Electron Devices, 46(6):1258–1263, 1999. 3.6, 7.2.1
- [97] TAKEYA, J., T. NISHIKAWA, S. KOBAYASHI, Y. IWASA, T. MITANI, C. GOLDMANN, C. KRELLNER und B. BATLOGG: *Effects of polarized organosilane self-assembled monolayers on organic single-crystal field-effect transistors*. Applied Physics Letters, 85(21):5078–5080, 2004. 3.6, 7.4.1, 7.4.4, 8.3
- [98] PAUL, R.: *Elektronische Halbleiterbauelemente*. Teubner Studienskripte, Stuttgart, 3. Auflage, 1992. 3.6
- [99] R. HUBER, CH. KARL: *Aufbau und Funktion des MOSFET-Transistors*. 3.6
- [100] HALIK, M., H. KLAUK und U. ZSCHIESCHANG: *Relationship Between Molecular Structure and Electrical Performance of Oligothiophene Organic Thin Film Transistors*. Advanced Materials, 15(11):917–922, 2003. 3.6
- [101] DEMAN, A.L. und J. TARDY: *Stability of pentacene organic field effect transistors with a low-k polymer/high-k oxide two-layer gate dielectric*. Materials Science and Engineering, C 26:421–426, 2006. 3.6, 5, 7.4.1, 7.4.3
- [102] YANG, C., K. SHIN, S.Y. YANG, H. JEON und D. CHOI: *Low-voltage organic transistors on a polymer substrate with an aluminum foil gate fabricated by a laminating and electropolishing process*. Applied Physics Letters, 89(153508), 2006. 3.6
- [103] LANDOLT, M.: *CeBIT 2003 – Display in Papierform*. [www.siemens.com/index.jsp?sdc\\_p=l0o1062217umc175nsfp&sdc\\_sid=6943963048](http://www.siemens.com/index.jsp?sdc_p=l0o1062217umc175nsfp&sdc_sid=6943963048), gesehen im Februar 2006. 4
- [104] SCHOLTE, F.: *Presentation of best practice: Vos Logistics*. Presentation during Workshop: RFID and Wireless Networks in Logistic Systems, IMS, Duisburg, November 2005. 4

- [105] YAN, M., T.W. KIM, A.G. ERLAT, M. PELLOW, D.F. FOUST, J. LIU, M. SCHAEPKENS, C.M. HELLER, P.A. MCCONNELEE, T.P. FEIST und A.R. DUGGAL: *A Transparent, High Barrier, and High Heat Substrate for Organic Electronics*. Proceedings of The IEEE, 93(8):1468–1477, 2005. 4.1, 4.1.4, 4.4, 10.3
- [106] MACDONALD, W.A.: *Organic Electronics*, Kapitel Advanced Flexible Polymersic Substrates, Seiten 163–179. Wiley-Vch, Weinheim, 2006. 4.1, 4.1.1, 4.1, 4.1.1, 4.1.4, 10.3
- [107] METTIN, T.: *Preisinformationen*. Süddeutsches Kunststoffkontor GmbH, persönliches Telefonat am 07.03.2007. 4.1
- [108] A. KREMPEL SOEHNE GMBH + CO.: *Kapton-Polyimidfolie HN*. Preisliste, 2007. 4.1
- [109] DOMINGHAUS, H.: *Die Kunststoffe und ihre Eigenschaften*. Springer Verlag, Berlin, Heidelberg, New York, 6 Auflage, 2005. 4.1.1, 4.1.1, 4.1.1, 4.1, 4.1.3, 4.1.3, 4.3, 4.1.4, 4.4, 10.3
- [110] CARLOWITZ, B.: *Kunststoff-Tabellen*. Carl Hanser Verlag, München, Wien, 3 Auflage, 1987. 4.1.1, 4.1.1, 4.1.1, 4.1.1, 4.1.1, 4.1, 4.1.3, 4.1.3, 4.1.3, 4.3, 4.1.4, 4.1.4, 4.1.4, 4.4, 10.3
- [111] FRANCK, A. und K. BIEDERBICK: *Kunststoffkompendium*. Vogel Verlag und Druck KG, Würzburg, 3 Auflage, 1990. 4.1.1, 4.1, 10.3
- [112] PANNEMANN, CH., T. DIEKMANN und U. HILLERINGMANN: *Degradation of organic Field-Effect Transistors made of Pentacene*. Jounrla of Materials Research, 19(7):1999–2004, 2004. 4.1.1
- [113] HELLERICH, W., G. HARSCH und S. HAENKE: *Werkstoff-Führer-Kunststoffe*. Carl Hanser Verlag, München, 8 Auflage, 2001. 4.1.2, 4.1.4, 4.1.4, 4.4, 10.3
- [114] PEN und MAGNETIC FILM MARKETING & SALES DEPARTMENT: *Teonex PEN Film Technical Information*. Datasheet, September 2005. 4.1.2, 4.1.2, 4.1.2, 4.2, 10.3
- [115] N.N.: *Polypropylen*. Wikipedia Freie Enzyklopädie: <http://de.wikipedia.org/wiki/Polypropylen>, gesehen am 27.02.2007. 4.1.3, 4.3, 10.3
- [116] N.N.: *Polyimid-Folie*. unveröffentlicht, Produktdatenblatt der Degussa AG, 2007. 4.1.4, 4.4, 10.3
- [117] SAECHTLING, H.J.: *Saechtling Kunststoff Taschenbuch*. Carl Hanser Verlag, München, Wien, 29 Auflage, 2004. 4.1.4, 4.4, 10.3
- [118] TIPLER, P.A.: *Physik*. D. Gerlich und G. Jerke, Spektrum Akademischer Verlag Heidelberg, 1 Auflage, 1995. 4.1.4
- [119] N.N.: *Plasticker-News: Marktbericht Altkunststoffe - September 2006*. <http://www.kunststoff.de/news/>, gesehen am 03.03.2007 2006. 4.1.4
- [120] HISSMANN, O.: *Folieninspektion - eine Frage der Positionierung*. Kunststoffe, 94(6):76–78, 2004. 4.2
- [121] PREUSSER, TH.: *Bahnwareninspektion für kleinste Fehler bei hoher Geschwindigkeit*. Automatisierungstechnische Praxis (atp), 45(1):30–35, 2003. 4.2

- [122] KRAMPE, R.: *Anforderungsprofil für die optische Folieninspektion*. Kunststoffe, 5:57–60, 2003. 4.2, 4.2.4
- [123] N.N.: *Folieninspektion mit CCD-Zeilenkamera*. [http://www.ramgmbh.net/ram\\_de/fis\\_ccd.html](http://www.ramgmbh.net/ram_de/fis_ccd.html), gesehen am 09.07.2002. 4.2, 4.2.3, 4.2.4, 4.2.4
- [124] REICHEL, H. und R.-J. AHLERS: *Halbleitersensoren*. expert-Verlag, Ehningen bei Böblingen, 1989. 4.2.1
- [125] JÄHNE, B.: *Digitale Bildverarbeitung*. Springer-Verlag, Heidelberg, 5 Auflage, 2002. 4.2.1, 4.2.1, 4.2.3
- [126] GEIB, H., I. KOREN, U. RAMACHER, B. SCHILLING und H. SCHWENDNER: *Generationswechsel CMOS statt CCD*. Elektronik, 25, Dezember 1998. 4.2.1
- [127] HUSSMANN, S.: *Schnelle 3D-Objektvermessung mittels PMD/CMOS-Kombizeilensensor und Signalkompressions-Hardware*. Doktorarbeit, Universität-Gesamthochschule Gießen, 2000. 4.2.1, 4.2.1
- [128] BLEICHER, M.: *Halbleiter-Optoelektronik*. Hüthig, Heidelberg, 1986. 4.2.1
- [129] REISCH, M.: *Elektronische Bauelemente*. Springer-Verlag, Berlin, 1998. 4.2.1
- [130] O. MARTI, A. PETTL: *Vorlesungsskript Physikalische Elektronik und Messtechnik*. [http://wwwex.physik.uni-ilm.de/lehre/physikalischeelektronik/phys\\_elektr/phys\\_elektr.pdf](http://wwwex.physik.uni-ilm.de/lehre/physikalischeelektronik/phys_elektr/phys_elektr.pdf), 2007. 4.2.1
- [131] WINSTEL, G. und C. WEYRICH: *Optoelektronik II*. Springer-Verlag, Berlin, 1986. 4.2.1
- [132] PANTEL, D.: *Digitalfotografie*. Seminarvortrag, <http://www.ipe.uni-stuttgart.de/content/web4/vortraege/Digitalfotografie-DanielPantel.pdf>, gesehen am 11.04.2007 2004. 4.1, 10.3
- [133] GOEHRING, D.: *Digitalkamerarechnologien: Eine vergleichende Betrachtung CCD contra CMOS*. Ausarbeitung bei Prof. B. Meffert, Technische Informatik, Humboldt Universität zu Berlin, 2002. 4.1, 10.3
- [134] SCHANZ, M., W. BROCKHERDE, R. HAUSSCHILD, B.J. HOSTICKA und M. SCHWARZ: *Smart CMOS Image Sensor Arrays*. IEEE Transactions on Electron Devices, 44(10), October 1997. 4.2.1
- [135] LITWILLER, D.: *CMOS vs. CCD: Maturing Technologies, Maturing Markets*. Photonics Spectra, August 2005. 4.2.1
- [136] GREINER, TH., CH. ANSORGE und M. KERSTEIN: *Qualitätsprüfung von Bahnwarenmaterialien*. at-Automatisierungstechnik, 45(12):566–576, 1997. 4.2.1
- [137] N.N.: *Line Scan Primer*. <http://vmf.dalsa.com/support/primers/linescanprimer.aps>, gesehen am 15.01.2003. 4.2, 10.3
- [138] HOWAH, L.: *Zeilenkameras in Multi-Sensor-Systemen*. At-Automatisierungstechnik, 45(12):585–593, 1997. 4.2.1, 4.2.1
- [139] MAEHLERT, K.: *Zeilenkameras zur Inspektion von Fließbandware*. Elektronik Informationen, 37(10):46–49, Oktober 2005. 4.2.1, 4.2.4

- [140] N.N.: *CCD-Zeilenkamera: Funktion und Systemintegration*. <http://www.sukhamburg.de>, gesehen im Mai 2004. 4.2.1
- [141] N.N.: *Objektive für CCD-Zeilenkameras*. <http://www.sukhamburg.de>, gesehen im Mai 2004. 4.2.1, 4.2.1, 4.3, 4.2.1, 10.3
- [142] N.N.: *Cos4-Gesetz*. <http://de.wikipedia.org/wiki/Cos4-Gesetz>, gesehen am 10.04.2007. 4.2.1
- [143] SPIRGATIS, J. und J. WORTBERG: *Online-Qualitätsmessung*. *KU Kunststoffe*, 91(5):35–37, 2001. 4.2.2
- [144] N.N.: *Beleuchtung*. [www.theimagingsource.com](http://www.theimagingsource.com), gesehen im März 2003. 4.2.2
- [145] N.N.: *Datenblatt TL-D Aperture Super 80 Lichtfarben*. <http://www.lighthouse.philips.com/de/catalog/main.php?ParaID=38469>, gesehen am 28.07.2003. 4.2.2
- [146] N.N.: *Datenblatt EVG T8 36/24*. [www.stengel.de/stengel/german/pdf/evg/evg8\\_36w.pdf](http://www.stengel.de/stengel/german/pdf/evg/evg8_36w.pdf), gesehen am 22.08.2006. 4.2.4
- [147] MAJDIC, W.: *Grundlagen über analoge- und serielle digitale Schnittstellen*. Technischer Bericht, ELOTECH Industrietechnik GmbH, 15.3.2006. 4.2.4
- [148] BARSCHDORFF, D.: *Messtechnik*. Messtechnische Berichte Band 5, Universität Paderborn, Paderborn, 1998. 4.2.4
- [149] N.N.: *Smart Cameras*. <http://vision-components.com/de/>, gesehen am 21.08.06. 4.2.4
- [150] LAMPRECHT, B., R. THÜNAUER, M. OSTERMANN, G. JAKOPIC und G. LEISING: *Organic photodiodes on newspaper*. *Physica Status Solidi*, 202(5):R50–R52, 2005. 4.2.4
- [151] JANG, Y., D.H. KIM, Y.D. PARK, J.H. CHO, M. HWANG und K. CHO: *Low-voltage and high-field-effect mobility organic transistors with a polymer insulator*. *Applied Physics Letters*, 88(072101), 2006. 5
- [152] HAN, S.H., S.M. CHO, J.H. KIM, J.W. CHOI, J. JANG und M.H. OH: *Ring oscillator made of organic thin-film transistors produced by self-organized process on plastic substrates*. *Applied Physics Letters*, 89(093504), 2006. 5, 9
- [153] VERES, J., S. OGIER, G. LLOYD und D. DE LEEUW: *Gate Insulators in Organic Field-Effect Transistors*. *Chemical Materials*, 16:4543–4555, 2004. 5, 7.2.1, 7.4.1, 7.4.1, 7.5
- [154] GUNDLACH, D.J., Y.Y. LIN, T.N. JACKSON, S.F. NELSON und D.G. SCHLOM: *Pentacene Organic Thin-Film Transistors—Molecular Ordering and Mobility*. *IEEE Electron Device Letters*, 18(3):87–89, 1997. 5, 7.1
- [155] CHOI, Y.W., I.-D. KIM, H.L. TULLER und A.I. AKINWADE: *Low-Voltage Organic Transistors and Depletion-Load Inverters With High-K Pyrochlore BZN Gate Dielectric on Polymer Substrate*. *IEEE Transactions on Electron Devices*, 52(12):2819–2824, 2005. 5
- [156] WATKINS, N.J., S. ZORBA und Y. GAO: *Interface formation of pentacene on Al<sub>2</sub>O<sub>3</sub>*. *Journal of Applied Physics*, 96(1):425–429, 2004. 5



- [157] SHERAW, C.D., L. ZHOU, J.R. HUANG, D.J. GUNDLACH und T.N. JACKSON: *Organic thin-film transistor-driven polymer-dispersed liquid crystal displays on flexible polymeric substrates*. Applied Physics Letters, 80(6):1088–1090, 2002. 5
- [158] WANG, A., I. KYMISSIS, V. BULOVIÉ und A.I. AKINWANDE: *Process control of threshold voltage in organic FETs*. IEDM (IEEE), 15.5.1:381–384, 2004. 5
- [159] STAHL, U.: *Entwicklung eines Verfahrens zur Stabilisierung von Polymerschichten auf OFW-Sensoren für die Analytik von organischen Gasen*. Wissenschaftliche Berichte FZ-KA 6394, Forschungszentrum Karlsruhe, Technik und Umwelt, Karlsruhe, 1999. 5
- [160] KLAUK, H., M. HALIK, F. EDER, G. SCHMID und CH. DEHM: *Low-voltage Flexible Organic Circuits with Molecular Gate Dielectrics*. IEDM-Technical Digest, Seiten 369–372, 2004. 5
- [161] PARK, Y.D., D.H. KIM, Y. JANG, M. HWANG, J.A. LIM und K. CHO: *Low-voltage polymer thin-film transistors with a self-assembled monolayer as the gate dielectric*. Applied Physics Letters, 87(243509), 2005. 5
- [162] HALIK, M., H. KLAUK, U. ZSCHIESCHANG, G. SCHMID, CH. DEHM, M. SCHÜTZ, S. MAISCH, F. EFFENBERGER, M. BRUNNNAUER und F. STELLACCI: *Low-voltage organic transistors with an amorphous molecular gate dielectric*. Letters to Nature, 431:963–966, 2004. 5, 7.4.3
- [163] PERNSTICH, K.P., S. HAAS, D. OBERHOFF, C. GOLDMANN, D.J. GUNDLACH, B. BATLOGG, A.N. RASHID und G. SCHITTER: *Threshold voltage shift in organic field effect transistors by dipole monolayers on the gate insulator*. Journal of Applied Physics, 96(11):6431–6438, 2004. 5
- [164] KOBAYASHI, S., T. NISHIKAWA, T. TAKENOBU, S. MORI, T. SHIMODA, T. MITANI, H. SHIMOTANI, N. YOSHIMOTO, S. OGAWA und Y. IWASA: *Control of carrier density by self-assembled monolayers in organic field-effect transistors*. Nature Materials, 3:317–322, 2004. 5, 6.4
- [165] F.-C.-CHEN, C.-W. CHU, J. HE und Y. YANG: *Organic thin-film transistors with nanocomposite dielectric gate insulator*. Applied Physics Letters, 85(15):3295–3297, 2004. 5
- [166] HD MICROSYSTEMS EUROPE GMBH: *PI 2545 Wet Etch Polyimide*. Product Bulletin, 2005. 5.1
- [167] HD MICROSYSTEMS EUROPE GMBH: *Pyralin T 9039 Thinner*. Product Information, 2005. 5.1
- [168] HD MICROSYSTEMS EUROPE GMBH: *Pyralin VM651/VM652 Adhesion Promoters*. Product Information, 2005. 5.1
- [169] GEFFKEN, R.M. und W.T. MOTSIFF: *Handbook of Semiconductor Manufacturing Technology*, Kapitel Polyimide Dielectrics, Seiten 377–413. Marcel Dekker Inc., New York, Basel, 1 Auflage, 2000. 5.1
- [170] BECK ELECTRICAL INSULATION GMBH: *Electrical Insulation System Coating Varnish Bectron PL 4122-40 E BLF FLZ*. Produkt Information, 2005. 5.2

- [171] BERNI, A.: *Inoflex Lacke*. Technische Daten per Mail, inomat GmbH, Bexbach, März 2007. 5.3, 5.3
- [172] CIBA SPECIALITY CHEMICALS INC.: *Ciba IRGACURE 369 Photoinitiator*. Produkt Information, 1999. 5.3
- [173] CAMPBELL, S.A., H.-S. KIM, D.C. GILMER, B. HE, T. MA und W.L. GLADFELTER: *Titanium dioxide (TiO<sub>2</sub>)-based gate insulators*. IBM Journal of Research and Development, 43(3):383–392, 1999. 5.3
- [174] N.N.: *Zirkonium*. <http://de.wikipedia.org/wiki/Zirkonium>, gesehen am 20.03.2007. 5.3
- [175] WALLACE, R.M.: *Springer Handbook of Electronic and Photonic Materials*, Kapitel Dielectric Materials for Microelectronics, Seiten 625–658. Springer Verlag, New York, 1 Auflage, 2006. 5.3
- [176] ARCCURE TECHNOLOGIES GMBH: *Betriebsanleitung BK 150 - UV-Härtungsanlage*. Betriebsanleitung, 2002. 5.3
- [177] AHLBORN, CH.: *Technische Datenblattsammlung*. [www.akuplastics.com](http://www.akuplastics.com), gesehen am 03.04.2007 2004. 5.3
- [178] N.N.: *Quarzglas*. <http://de.wikidedia.org/wiki/Quarzglas>, gesehen am 03.04.2007. 5.3
- [179] BECK, E.: *UV-Seminar: Rohstoffe für radikalisch strahlungshärtbare Systeme*. UV-Seminar Esslingen, BASF AG, Feb. 2002. 5.4, 6.3
- [180] PATA CZ, C., X. COQUERET und CH. DECKER: *Electron-beam initiated polymerization of acrylate compositions 3: compared reactivity of hexandiol and tripropyleneglycol diacrylates under UV or EB initiation*. Radiation Physics and Chemistry, 62:403–410, 2001. 5.4
- [181] BASF AKTIENGESELLSCHAFT, VEREDELUNGSCHMIKALIEN FÜR LACKE, KUNSTSTOFFE UND SPEZIALITÄTEN: *Laromer TPGDA*. Technische Produktinformationen, 2004. 5.4
- [182] KLUKE, M.: *Synthese und Charakterisierung anorganisch-organischer Beschichtungsmaterialien auf der Basis von 3-Isocyanatopropyltriethoxysilan*. Doktorarbeit, Universität des Saarlandes, Naturwissenschaftlich-Technische Fakultät III, Chemie, Pharmazie und Werkstoffwissenschaften, Saarbrücken, 2005. 5.5
- [183] BLUM, C.: *Herstellung und Modifizierung von Nanopartikeln auf Basis von anorganischen Polykondensaten*. Doktorarbeit, Universität Paderborn, Fakultät für Naturwissenschaften, Department Chemie, Paderborn, 2004. 5.5
- [184] ORR, E.W.: *Performance Enhancements in Coatings*. Carl Hanser Verlag, München, 1 Auflage, 1998. 5.5, 7.4.1
- [185] N.N.: *3-(Trimethoxysilyl)propyl methacrylate 98%*. Technisches Datenblatt, <http://newsearchch.chemexper.com/cheminfo/>, gesehen am 21.03.2007. 5.5
- [186] H. VOLGER, D. LUX-HELMSTETTER: *3-Methacryloxypropyltrimethoxysilan*. Spezifikationen, SERVA Electrophoresis GmbH Qualitätskontrolle, 2007. 5.5

- [187] CIBA SPECIALITY CHEMICALS INC.: *Ciba IRGACURE 500 Photoinitiator*. Produkt Information, 1999. 5.5
- [188] HILLERINGMANN, U.: *Silizium-Halbleitertechnologie*. B.G. Teubner, Stuttgart, Leipzig, 2 Auflage, 1999. 6.1, 10.3
- [189] SCHUMICKI, G. und P. SEEGBRECHT: *Prozesstechnologie*. Springer-Verlag, Berlin, 1991. 6
- [190] HOHAUS, J. und H.-U. SCHREIBER: *Materialprobleme der Basiskontakte von schnellen integrierten Si/SiGe-Heterobipolartransistoren*. *Materialwissenschaften und Werkstofftechnik*, 31(9):833–836, 2000. 6.1
- [191] KASAP, S., C. KOUGHIA, H. RUDA und R. JOHANSON: *Springer Handbook of Electronic and Photonic Materials*, Kapitel Electrical Conduction in Metals and Semiconductors, Seiten 19–46. Springer Verlag, New York, 1 Auflage, 2006. 6.1, 7.4.1, 10.3
- [192] GOLDSCHMIDT, A. und H.-J. STREITBERGER: *BASF-Handbuch Lackiertechnik*. BASF Coatings AG, Münster, 1 Auflage, 2002. 6.3, 6.3
- [193] MICRO RESIST TECHNOLOGY GMBH: *ma-P 1275 - Positive Tone Photoresist*. Technisches Datenblatt, 2007. 6.3
- [194] JACKSON, T.N.: *Vapor and Solution Deposited Small Molecule Organic Thin Film Transistors*. Vortrag während der DPG-Tagung in Regensburg, 2007. 6.4
- [195] SCHROEDNER, P.G., C.B. FRANCE, J.B. PARK und B.A. PARKINSON: *Energy level alignment and two-dimensional structure of pentacene on Au(111) surfaces*. *Journal of Applied Physics*, 91(5):3010–3014, 2002. 6.4
- [196] KÄFER, D., L. RUPPEL und G. WITTE: *Growth of pentacene on clean and modified gold surfaces*. *Physical Review*, B 75(085309), 2007. 6.4, 6.4
- [197] BOCK, C., D.V. PHAM, U. KUNZE, D. KÄFER, G. WITTE und CH. WÖLL: *Improved morphology and charge carrier injection in pentacene field-effect transistors with thiol-treated electrodes*. *Journal of Applied Physics*, 100(114517), 2006. 6.4
- [198] GOLDMANN, C., S. HAAS, C. KRELLNER, K.P. PERNSTICH, D.J. GUNDLACH und B. BATLOGG: *Hole mobility in organic single crystals measured by a flip-crystal field-effect technique*. *Journal of Applied Physics*, 96(4):2080–2086, 2004. 6.4
- [199] KIM, W.-K., K. HONG und J.-L. LEE: *Enhancement of hole injection in pentacene organic thin-film transistors of O<sub>2</sub> plasma-treated Au electrodes*. *Applied Physics Letters*, 89(142117), 2006. 6.4, 7.2.1, 7.4.3
- [200] CLEMENS, W., W. FIX, J. FICKE, A. KNOBLOCH und A. ULLMANN: *From polymer transistors toward printed electronics*. *Journal of Material Research*, 19(7):1963–1973, 2004. 6.4
- [201] TREUTLEIN, R., M. BERGSMANN und C.J. STONLEY: *Organic Electronics*, Kapitel Reel-to-Reel Vacuum Metallization, Seiten 183–202. Wiley-Vch, Weinheim, 2006. 6.4

- [202] KIM, S.H., H.Y. CHOI und JIANG J: *Effect of source/drain undercut on the performance of pentacene thin-film transistors on plastic*. Applied Physics Letters, 85(19):4514–4516, 2004. 6.4.2
- [203] YONEYA, N., M. NODA, N. HIRAI, K. NOMOTO, M. WADA und J. KASAHARA: *Reduction of contact resistance in pentacene thin-film transistors by direct carrier injection into a few-molecular-layer channel*. Applied Physics Letters, 85(20):4663–4665, 2004. 6.4.2, 7.2.1, 7.3
- [204] SCHOONFELD, W.A., J. WILEMAN, D. FICHO, P.A. BOBBERT, B.J. VAN WEES und T.M. KLAPWIJK: *Coulomb blockade transport in single-crystal organic thin-film transistors*. Technischer Bericht, University of Groningen and University of Eindhoven, 2000. 6.5
- [205] OEHZELT, M., R. RESEL, C. SUEDD, R. FRIEDLEIN und W.R. SALANECK: *Crystallographic and morphological characterization of thin pentacene films on polycrystalline copper surfaces*. Journal of Chemical Physics, 124(054711), 2006. 6.5
- [206] BALDACCHINI, C., C. MARIANI, M.G. BETTI, L. GAVIOLI, M. FANETTI und M. SANCROTTI: *Molecular gap and energy level diagram for pentacene adsorbed on filled d-band metal surfaces*. Applied Physics Letters, 89(152119), 2006. 6.5
- [207] SIGMA-ALDRICH LABORCHEMIKALIEN, RIEDEL-DE HAËN: *Analysezertifikat Pentacene OEKANAL*. Technisches Datenblatt, 2003. 6.5, 7.4.4
- [208] KOMODA, T., K. KITA, K. KYUNO und A. TORIUMI: *Performance and Degradation in Single Grain-size Pentacene Thin-Film Transistors*. Japanese Journal of Applied Physics, 42(6A):3662–3665, 2003. 6.5
- [209] LEE, J., K. KIM, J.H. KIM, S. IM und D.-Y. JUNG: *Optimum channel thickness in pentacene-based thin-film transistors*. Applied Physics Letters, 82(23):4169–4171, 2003. 6.5
- [210] QIU, Y., Y. HU, G. DONG, L. WANG, J. XIE und Y. MA: *H<sub>2</sub>O effect on the stability of organic thin-film field-effect transistors*. Applied Physics Letters, 83(8):1644–1646, 2003. 7.1
- [211] PANNEMANN, CH., TH. DIEKMANN und U. HILLERINGMANN: *On the degradation of organic Field-Effect Transistors*. Proc. of the 16th International IEEE Conf. on Microelectronics ICM 2004, Seiten 79–82, 2004. 7.1
- [212] PERNSTICH, K.P., C. GOLDMANN, C. KRELLNER, D. OBERHOFF, D.J. GUNDLACH und B. BATLOGG: *Shifted transfer characteristics for organic thin film and single crystal FETs*. Synthetic Metals, 146:325–328, 2004. 7.2.1, 7.4.1
- [213] M. FIEBIG, C. ERLÉN, P. LUGLI U. BEIERLEIN B. NICKEL: *Spatially-Resolved Photoresponse Measurements on Pentacene Thin-Film Transistors*. Vortrag während der DPG-Tagung in Regensburg, 2007. 7.2.1
- [214] BLANCHET, G.B., C.R. FINCHER, M. LEFENFELD und J.A. ROGERS: *Contact Resistance in organic thin film transistors*. Applied Physics Letters, 84(2), 2004. 7.2.1

- [215] KATO, Y., S. IBA, R. TERAMOTO, T. SEKITANI, T. SOMEYA, H. KAWAGUCHI und T. SAKURAI: *High mobility of pentacene field-effect transistors with polyimide gate dielectric layers*. Applied Physics Letters, 84(19):3789–3791, 2004. 7.2.1, 7.2.2
- [216] KELLEY, T.: *Organic Electronics*, Kapitel 2, Seiten 35–57. Wiley-Vch, Weinheim, 2006. 7.2.1
- [217] PYO, S., M. LEE, J. JEON, J.H. LEE, M.H. YI und J.S. KIM: *An Organic Thin-Film Transistor with a Photoinitiator-Free Photosensitive Polyimide as Gate Insulator*. Advanced Functional Materials, 15(4):619–626, 2005. 7.2.2, 7.2.2
- [218] SOMEYA, T., T. SEKITANI, Y. KATO, S. IBA, H. KAWAGUCHI und T. SAKURAI: *A large-area, flexible pressure sensor matrix with organic field-effect transistors for artificial skin applications*. PNAS, 101(27):9966–9970, 2004. 7.2.2
- [219] SHIM, J.H., L.Y. JUNG, S.W. PYO und Y.K. KIM: *Organic thin-film transistors with ODPA-ODA polyimide as a gate insulator through vapor deposition polymerization*. Thin Solid Films, 441:284–286, 2003. 7.2.2
- [220] LIANG, Y., G.-F. DONG, Y.-CH. HU, Y. HU, L.-D. WANG und Y. QIU: *Fabrication of Pentacene Thin-Film Transistors with Patterned Polyimide Phototresist as Gate Dielectrics and Research of Their Degradation*. Chinese Physics Letters, 21(11):2278–2280, 2004. 7.2.2
- [221] SCHOONFELD, A.: *Transistors based on ordered organic semiconductors*. Doktorarbeit, University of Groningen, Department of Applied Physics, Groningen, 1999. 7.3
- [222] ZIELKE, D., A.C. HÜBLER, U. HAHN, N. BRANDT, M. BARTZSCH, U. FÜGMANN und T. FISCHER: *Polymer-based organic field-effect transistor using offset printed source/drain structures*. Applied Physics Letters, 87(123508), 2005. 7.4.1
- [223] CHEN, H., M. JOSOWICZ, J. JANATA und K. POTJE-KAMLOTH: *Chemical Effects on Organic Electronics*. Chemical Materials, 16:4728–4735, 2004. 7.4.1
- [224] LO, P.-Y., Z.-W. PEI, J.-J. HWANG, H.-Y. TSENG und Y.-J. CHAN: *Study of Carrier Transport of Pentacene Thin-Film Transistors at High Temperatures*. Japanese of Applied Physics, 45(4B):3704–3707, 2006. 7.4.1
- [225] TSUKAGOSHI, K., K. SHIGETO, I. YAGI und Y. AOYAGI: *Interface modification of a pentacene field-effect transistor with a submicron channel*. Applied Physics Letters, 89:113507, 2006. 7.4.1, 7.4.1, 8.1.4
- [226] CHOI, H.-Y., S.H. KIM und J. JANG: *Self-Organized Organic Thin-Film Transistors on Plastic*. Applied Materials, 16(8):732–736, 2004. 7.4.3
- [227] KIM, C.S., S.J. JO, S.W. LEE, W.J. KIM, H.K. BAIK, S.J. LEE, D.K. HWANG und S. IM: *Low-voltage organic transistors: the effect of a spin-coated smoothing layer on device performance*. Semiconductor Science and Technology, 21:1022–1025, 2006. 8.1.1
- [228] DRECHSLER, J.: *Herstellung funktionaler organischer Dünnschichten durch Vakuumverdampfung*. Vakuum in Forschung und Praxis, 19(3):16–21, 2007. 8.3, 8.3

- [229] FIX, W., A. ULLMANN, J. FICKER, H. ROST, W. CLEMENS, D. BRENNAN, D. WELSH und J. O'BRIEN: *Fast polymer integrated circuits based on a polyfluorene derivative*. In: *Conference Proceedings ESSDERC*, Florence, 2002. 9
- [230] KNOBLOCH, A., A. MANUELLI, A. BERNDT und W. CLEMENS: *Fully printed integrated circuits from solution processable polymers*. *Journal of Applied Physics*, 96(4):2286–2291, 2004. 9
- [231] ZEGHBROECK, B.J. VAN: *Ringoscillator*. <http://ece-www.colorado.edu/~bart/book/ringosc.htm>, November 2001. 9
- [232] POST, H.-U.: *Entwurf und Technologie hochintegrierter Schaltungen*. Teubner Verlag, Stuttgart, 1 Auflage, 1989. 9.1
- [233] HUANG, C., J.E. WEST und H.E. KATZ: *Organic Field-Effect Transistors and Unipolar Logic Gates on Charged Electrets from Spin-On Organosilsesquioxane Resins*. *Advanced Functional Materials*, 17:142–153, 2007. 9.1
- [234] SCHARNBERG, M., V. ZAPOROJTCHENKO, R. ADELUNG, F. FAUPEL, C. PANNEMANN, T. DIEKMANN und U. HILLERINGMANN: *Tuning the threshold voltage of organic field-effect transistors by an electret encapsulating layer*. *Applied Physics Letters*, 90(013501), 2007. 9.1

# Abbildungsverzeichnis

1.1	Anwendungsbeispiel für gedruckte Elektronik: Ein aufrollbares Display in einem Handy [1]. . . . .	1
1.2	Schematische Einordnung der organischen Elektronik in Relation zu Silizium- bzw. Galliumarsenid-Schaltungen bezüglich der elektrischen Performance und der Produktionskosten. . . . .	2
2.1	Querschnitt durch drei häufig verwendete OFET-Architekturen: a) Aufbau mit <i>Bottom Gate</i> und <i>Bottom Drain</i> - und Source-Kontakten, b) <i>Bottom Gate</i> und <i>Top Drain</i> - und Source-Kontakte und c) Architektur mit <i>Top Gate</i> . . . . .	5
2.2	Organischer Transistor auf Silizium, welches gleichzeitig als Gate-Elektrode dient, mit SiO <sub>2</sub> als Gate-Dielektrikum, <i>Bottom Drain</i> - und Source-Kontakten aus Gold (Au) und Pentacen als organischem Halbleiter. . . . .	7
3.1	Atomorbital des Kohlenstoffs für das Energieniveau $n = 2$ . Die Knotenfläche des $2p_x$ -Orbitals wird durch eine gestrichelte Umrandung angedeutet. Die $p$ -Orbitale weisen eine Hantelform mit zwei Kugeln an den Enden auf. In der Literatur ist der Übersicht halber häufig eine leicht verzerrte Darstellung zu finden [33]. . .	10
3.2	a) Bindungsverhältnisse in Benzen, b) ein Molekülorbital von Benzen [33]. . .	12
3.3	Beschreibung des Benzens (C <sub>6</sub> H <sub>6</sub> ) durch mögliche Grenzstrukturformeln nach <i>Kekulé</i> (links) bzw. präzisere Darstellung des Benzen-Rings mit einem Kreis im Ring, der den aromatischen Charakter hervorhebt (rechts). . . . .	12
3.4	Darstellung der Energieniveaus der Acene, in deren Gruppe auch Pentacen einzuordnen ist. Mit zunehmender Anzahl der Benzen-Ringe sinkt die Bandlücke $E_g$ (nach [42]). . . . .	14
3.5	Schematische Darstellung der Energieniveaus eines Atoms (oben links), eines Moleküls (oben rechts) und eines molekularen Festkörpers (unten), mit der Elektronenaffinität des Moleküls im Gas $A_g$ , dem Fermi-Level $E_F$ , der Ionisationsenergie des Moleküls im Gas $I_g$ und der Fermi-Energie $\Phi$ (nach [46]). . . . .	15
3.6	Energetische Lage von HOMO und LUMO eines Pentacen-Films hoher Kristallinität im Vergleich zur Austrittsarbeit $E_A$ ausgewählter Kontaktmetalle. Demzufolge sind Nickel, Palladium oder Gold gute Kontaktmetalle zur Löcherinjektion ins Pentacen [41]. . . . .	16
3.7	Modelle zur Veranschaulichung der Energieniveaus beim Metall bzw. p-Halbleiter. a) Energieniveaus des Metalls und des organischen Halbleiters vor dem Kontakt, b) Angleich der Vakuumniveaus nach dem <i>Mott-Schottky</i> Modell sowie Angleich des Fermi-Niveaus, einhergehend mit einer Bandverbiegung und c) Verbiegung des Vakuumlevels um $\Delta$ durch die Dipolschicht. Dabei bezeichnet $E_{vac}(m)$ das Vakuumniveau im Metall, $E_{vac}(o)$ das Vakuumniveau im organischen Halbleiter, $\Phi_{B,e}$ und $\Phi_{B,h}$ die Barrierenhöhe für die Elektronen- bzw. Löcherinjektion, $V_{bi}$ die Kontaktspannung und $E_{A,o}$ , $E_{A,m}$ die Austrittsarbeit im organischen Halbleiter bzw. im Metall, übrige Legende siehe Abbildung 3.4 (nach [50]). . . . .	17

3.8	Skizze der Energieniveaus und der Löcherinjektionsbarriere an der Grenzfläche zwischen a) PEDOT:PSS/Pentacen und b) Au/Pentacen. Bezeichnungen analog zu Abbildung 3.7, die Daten wurden mit UV-Fotoelektronenspektroskopie (UPS) bzw. Röntgenspektroskopie (XPS) ermittelt, wobei ein amorpher Pentacen-Film vorlag (nach [51]). . . . .	20
3.9	Skizze der Energieniveaus am Metall-Halbleiterübergang zur Beschreibung der Injektionsmechanismen. Aus dem Schottky-Effekt resultiert eine Verringerung der Löcherinjektionsbarriere $\Phi_{B,h}$ um den Wert $\Delta\Phi_{B,h}$ . Defektelektronen können in den Halbleiter injiziert werden, wenn sie die resultierende Barriere $\Phi_{B,h}^{\text{eff}}$ durchtunneln oder feldunterstützt thermisch aktiviert überwinden. Die rein thermische Injektion tritt bei einem angelegten elektrischen Feld nicht auf. Eine vergleichende Betrachtung von a) und b) veranschaulicht den Einfluss der elektrischen Feldstärke auf den Potenzialverlauf und die Injektionsbarriere (nach [60]). . . . .	22
3.10	Das Pentacen-Molekül ( $C_{22}H_{14}$ ) setzt sich aus fünf annelierten Benzen-Ringen zusammen. Hier wird das Molekül in Form einer der <i>Kekulé</i> -Strukturen dargestellt, um mögliche Reaktionsmechanismen leichter erkennen zu können. . . . .	23
3.11	Mögliche Struktur des thermisch aufgedampften Pentacen-Films, die z. B. durch die Prozessparameter Aufdampftrate und Substrattemperatur ebenso beeinflusst werden kann wie durch die materialspezifische Oberflächenbeschaffenheit des Gate-Dielektrikums (nach [15]). . . . .	25
3.12	Transferkennlinie, auf deren Ordinate $\sqrt{I_D}$ gegen die Gate-Source-Spannung aufgetragen ist. Durch Extrapolation im Punkt der größten Steigung wird eine Gerade ermittelt, deren Nullstelle dem Wert der Schwellenspannung entspricht. . . . .	32
4.1	Schematischer Aufbau eines CCD-Detektorelementes mit einer Fotodiode als fotoelektrisches Element. Mit Hilfe des Transfer-Gates lässt sich die unterhalb der Diode angesammelte Ladung in das CCD-Schieberegister übertragen (nach [132] und [133]). . . . .	48
4.2	Zeilenkamera (a) und Matrixkamera (b) bei der Bahninspektion. Ist bei der Matrixkamera die Bildwiederholfrequenz im Vergleich zur Bahngeschwindigkeit zu groß eingestellt, kommt es zum Bildüberlapp (c) (nach [137]). . . . .	49
4.3	Relativer Verlauf der Intensität $I$ auf einer CCD-Zeile mit abnehmender Randintensität. Dabei ist $s$ die Sensorlänge, $f$ die Brennweite des Objektivs, $l$ der Messbereich und $w$ der Bildwinkel (nach [141]). . . . .	51
4.4	Anordnung von Kamera und Zeilenbeleuchtung für drei verschiedene Beleuchtungsarten. . . . .	52
4.5	a) Aufbau einer Zeilenbeleuchtung mit IR-Dioden, links im Bild ist ein opaker PMMA-Körper zu sehen, der als Diffusor getestet wurde. b) Ausschnitt eines aufgezeichneten Intensitätsverlaufs der Kamera beim Einsatz der IR-Dioden als Beleuchtung. . . . .	53
4.6	Blockschaltbild des Partikelüberwachungssystems zur statistischen Detektion von Partikeln in transparenten und teiltransparenten Folien mit intelligenter Zeilenkamera. Bei dieser Anordnung wird eine Hellfeld-Transmissionsbeleuchtung eingesetzt. . . . .	56
4.7	Ausschnitt eines idealisierten Intensitätsverlaufs mit einem Partikel und einem Loch in der opaken Folie. . . . .	56
4.8	Trendverlauf der detektierten und klassifizierten Partikel als Angabe von Fehlern pro Quadratmeter über ein Zeitfenster von 5,5 Stunden . . . . .	58



5.1	Querschnitt durch eine Kondensatorstruktur, die zur Bestimmung der Permittivität des Nanokompositlacks verwendet wurde. . . . .	68
6.1	Ablauf einer aus der Mikrosystemtechnik bekannten Planartechnologie zur Herstellung der Gate-Elektroden eines organischen Feldeffekt-Transistors. Die weiteren Schichten werden sukzessiv abgeschieden und gegebenenfalls strukturiert, bis die Transistorstruktur fertiggestellt ist (nach [188]). . . . .	73
6.2	Gefertigte und funktionierende OFETs auf Polyester-Substrat mit Nanokompositlack als Gate-Dielektrikum. . . . .	76
6.3	Die Abbildung zeigt zwei AFM-Aufnahmen eines $4,8 \mu\text{m} \times 4,8 \mu\text{m}$ großen, im <i>Contact Mode</i> abgescannten Ausschnittes der Oberfläche einer 100 nm dicken Metallisierung aus Aluminium (a) bzw. Titan (b), die im Hochvakuum durch Elektronenstrahlverdampfung abgeschieden wurde. . . . .	78
6.4	Je nach Strukturierungsverfahren ergeben sich unterschiedliche Kontaktformen für die Drain- und Source-Elektroden. In a) sind ideal glatte Kontakte mit senkrechten Kanten abgebildet, an denen sich das Pentacen gut anlagern kann, b) zeigt die sich ergebende Form durch nasschemisches Ätzen. Werden die Elektroden im <i>Lift-off</i> -Prozess geformt, kann bei gesputterten Metallschichten eine Struktur wie in c) dargestellt, resultieren oder bei thermisch aufgedampftem Metall der in d) vorgestellte Schnitt durch den Transistoraufbau. Kontakte, die durch eine Schattenmaske, die nicht ideal am Dielektrikum anliegt, aufgedampft werden, führen zum Querschnitt in e). Die Abbildung berücksichtigt nicht die schlechtere Auflösung der durch die Schattenmaske aufgedampften Kontakte. . . . .	85
6.5	Schematischer Aufbau des Rezipienten, in dem in Inertgasatmosphäre bei einem Druck von etwa $3 \cdot 10^{-1}$ mbar Pentacen verdampft wurde. . . . .	89
6.6	Abfolge der Prozessschritte zur Herstellung eines OFETs mit Siliziumsubstrat, das gleichzeitig als gemeinsame Gate-Elektrode eingesetzt wird. . . . .	90
6.7	Reihenfolge der Prozessschritte zur Herstellung eines organischen Feldeffekt-Transistors auf beliebigem Substrat mit frei ansteuerbarer Gate-Elektrode. Dieser Aufbau ist für die Herstellung einfacher integrierter Grundsaltungen erforderlich (Skizze nicht maßstabsgetreu). . . . .	92
7.1	a) Ausgangskennlinienfeld eines Transistors mit $L = 3 \mu\text{m}$ und $W = 1000 \mu\text{m}$ auf Siliziumsubstrat, das gleichzeitig als Gate-Elektrode dient. Die etwa 30 nm dicke Pentacen-Schicht wurde bei Raumtemperatur mit einer Aufdampftrate von ungefähr 0,1 nm/s bei einem Kammerdruck von $1 \cdot 10^{-6}$ mbar thermisch aufgedampft. Die Dicke der Polyimid-Schicht wurde mit Hilfe eines Stufenmessplatzes ( <i>Tencor Alpha Step</i> ) bestimmt und beträgt 190 nm. b) Eingangskennlinie des Transistors aus a), die bei $V_{\text{DS}} = -5 \text{ V}$ gemessen wurde. . . . .	96
7.2	REM-Aufnahmen eines gesputterten und mit Pentacen bedampften Goldkontaktes bei unterschiedlicher Vergrößerung zur Veranschaulichung der Kontaktflanke. . . . .	97
7.3	Im <i>Contact Mode</i> wurde die Oberfläche eines Goldkontaktes mit dem AFM abgetastet. a) Oberfläche des Kontaktes mit Überhöhung an der Kontaktobenseite, b) Querschnitt entlang der weißen Linie in a). . . . .	98

- 7.4 Aus den Messwerten von vier Transistoren mit 1000  $\mu\text{m}$  Kanalweite und unterschiedlicher Kanallänge wurde der Gesamtwiderstand bei einer Drain-Source-Spannung von  $-40\text{ V}$  berechnet, wobei die Gate-Source-Spannung als Parameter eingeht. Der sich ergebende Gesamtwiderstand wurde gegen die Kanallänge aufgetragen. Wird für gleiche Gate-Source-Spannungen eine Ausgleichsgerade durch die Messwerte gelegt, bestimmt der resultierende Schnittpunkt den Kontaktwiderstand und die effektive Kanallänge. . . . . 99
- 7.5 AFM-Aufnahme zum Pentacen-Film im Transistorkanal auf Polyimid. Im unteren Viertel des Bildes ist unterhalb der schwarzen Linie zusätzlich der Goldkontakt zu sehen. . . . . 100
- 7.6 a) Ausgangskennlinienfeld eines Transistors mit Ti-Gate und Polyimid als Gate-Dielektrikum. Die Drain- und Source-Elektroden aus Gold wurden aufgesputtert. Das Pentacen wurde bei einem Druck von  $4 \cdot 10^{-7}$  mbar mit einer Rate von ca. 0,1nm/s aufgedampft. b) AFM-Aufnahme (*Contact Mode*) eines  $5\ \mu\text{m} \times 5\ \mu\text{m}$  großen Ausschnittes des auf das strukturierte Polyimid deponierten Pentacens. 103
- 7.7 Drei Ausgangskennlinienfelder einer Transistorgeometrie mit 10  $\mu\text{m}$  Kanallänge und 1000  $\mu\text{m}$  Kanalweite auf den Lacken *Z5* (a), *T5* (b) und *T3* (c). Die etwa 30 nm dicke Pentacen-Schicht wurde im Hochvakuum bei  $7 - 9 \cdot 10^{-7}$  mbar und einer Rate von etwa 0,1 nm/s aufgedampft. Das Gold für die Drain- und Source-Kontakte wurde aufgesputtert. . . . . 109
- 7.8 a) Transistor mit kammartig ineinander greifenden Drain- und Source-Elektroden. Die geometrischen Abmessungen des Transistorkanals betragen  $L = 20\ \mu\text{m}$  und  $W = 46,8\ \text{nm}$ . b) Ausgangskennlinienfeld dieses OFETs auf Siliziumsubstrat, das gleichzeitig als Gate-Elektrode dient. Die etwa 30 nm dicke Pentacen-Schicht wurde bei Raumtemperatur mit einer Aufdampftrate von circa 0,1 nm/s bei einem Kammerdruck von  $1 \cdot 10^{-6}$  mbar thermisch aufgedampft. Die Dicke der Nanokompositschicht (*Z5*) beträgt ungefähr 300 nm. . . . . 115
- 7.9 Die AFM-Aufnahme veranschaulicht das Pentacen-Wachstum im halbleitenden Kanal des Transistors mit  $L = 20\ \mu\text{m}$  und  $W = 46,8\ \text{nm}$ . Die Parameter des Abscheidvorgangs sind in der Bildunterschrift von Abbildung 7.8 aufgeführt. . 116
- 7.10 Drei Ausgangskennlinienfelder einer Transistorgeometrie mit einer Kanallänge von 10  $\mu\text{m}$  und einer Weite von 1000  $\mu\text{m}$  auf den Lacken *Z5* (a), *T5* (b) und *T3* (c). Vor dem Aufdampfen der etwa 30 – 35 nm dicken Pentacen-Schicht im Hochvakuum bei  $1 \cdot 10^{-6}$  mbar und einer Rate von etwa 0,1 nm/s, wurden die Proben 20 s im Sauerstoffplasma bei 100 W vorbehandelt. Das Gold für die Drain- und Source-Kontakte wurde aufgesputtert. In d) ist exemplarisch die Eingangskennlinie des Transistors auf *Z5* abgebildet. . . . . 118
- 7.11 Drei Ausgangskennlinienfelder einer Transistorgeometrie mit  $L = 10\ \mu\text{m}$  und  $W = 1000\ \mu\text{m}$  auf den Lacken *Z5* (a), *T5* (b) und *T3* (c) mit frei beschaltbarem Titan-Gate. Vor dem Aufdampfen der etwa 30 – 33 nm dicken Pentacen-Schicht im Hochvakuum bei  $7 \cdot 10^{-7} - 1 \cdot 10^{-6}$  mbar und einer Rate von etwa 0,1 nm/s, wurden die Proben im Sauerstoffplasma für 20 s bei 100 W vorbehandelt. Das Gold für die Drain- und Source-Kontakte wurde aufgesputtert. In d) ist exemplarisch die Eingangskennlinie des Transistors auf *T5* abgebildet. . . . . 122
- 7.12 Die AFM-Aufnahmen zeigen das Pentacen-Wachstum auf den Lacken *inoflex Z5* (a) und *inoflex T5* (b) nach einer Vorbehandlung mit Sauerstoffplasma im Plasmaätzer für 20 s bei 100 W. . . . . 124

7.13	a) REM-Aufnahme eines gesputterten und <i>Lift-off</i> strukturierten Kontaktes mit einer Aufwölbung an der Kontaktflanke, die beim Aufdampfen des Pentacens zur Abschattung führt; Aufnahme 13000-fach vergrößert. b) Zum Vergleich dagegen ein aufgedampfter Goldkontakt nach dem <i>Lift-off</i> ; Aufnahme 27000-fach vergrößert. . . . .	126
7.14	Vergleich der Ausgangskennlinienfelder eines Transistors mit aufgedampften Goldkontakten (a) und aufgesputterten Goldkontakten (b). Die zugehörigen Transferkennlinien (c) und (d) wurden bei einer Drain-Source-Spannung von $-30\text{ V}$ aufgezeichnet. . . . .	127
7.15	AFM-Aufnahme eines $10\text{ }\mu\text{m} \times 10\text{ }\mu\text{m}$ großen, im <i>Contact Mode</i> abgescannten Ausschnitt des Pentacen-Films auf <i>inoflex Z5</i> . Die Parameter des zugehörigen Transistors mit aufgedampften Goldkontakten sind in Tabelle 7.5 aufgeführt. .	128
7.16	a) Ausgangskennlinienfeld eines Transistors mit $10\text{ }\mu\text{m}$ Kanallänge und $1000\text{ }\mu\text{m}$ Kanalweite auf oxidiertem Siliziumsubstrat mit Titan-Gate und <i>inoflex Z5</i> als Gate-Dielektrikum. Die etwa $30\text{ nm}$ dicke Pentacen-Schicht wurde bei Raumtemperatur mit einer Aufdampfrate von circa $0,1\text{ nm/s}$ bei einem Kammerdruck von $4 \cdot 10^{-7}\text{ mbar}$ thermisch aufgedampft. . . . .	129
7.17	a) Bändermodell und Austrittsarbeiten von Metall, Isolator und p-Halbleiter ohne gegenseitigen Kontakt. b) Werden die drei Materialien in innigen Kontakt gebracht, liegt eine MIS-Diode vor. Durch das Schließen des äußeren elektrischen Kreises kann ein Ladungsträgerausgleich stattfinden, der zur Bandverschiebung führt. (bearbeitet, nach [24]) . . . . .	130
7.18	Gegenüberstellung der Ausgangskennlinienfelder von einer Teststruktur mit $10\text{ }\mu\text{m}$ Kanallänge und $1000\text{ }\mu\text{m}$ Kanalweite, wobei die Gate-Metalle Aluminium (a), Titan (b), Chrom (c) und Gold (d) zum Einsatz kommen. . . . .	132
7.19	Um die Eingangskennlinien der Transistoren mit unterschiedlichen Gate-Metallen besser vergleichen zu können, sind die Wurzel des Drain-Stromes und logarithmisch sein Betrag jeweils in einem Diagramm gegen die Gate-Source-Spannung aufgetragen. . . . .	133
7.20	a) Ausgangskennlinienfeld eines Transistors mit $L = 10\text{ }\mu\text{m}$ und $W = 1000\text{ }\mu\text{m}$ auf Siliziumsubstrat, das gleichzeitig als Gate-Elektrode dient. Die rund $30\text{ nm}$ dicke Pentacen-Schicht wurde bei Raumtemperatur mit einer Aufdampfrate von etwa $0,1\text{ nm/s}$ bei einem Kammerdruck von $7 \cdot 10^{-7}\text{ mbar}$ thermisch aufgedampft. Die Dicke des Methacryloxypropyltrimethoxysilans wurde mit Hilfe eines Stufenmessplatzes ( <i>Tencor Alpha Step</i> ) bestimmt und beträgt $350\text{ nm}$ . b) Eingangskennlinie des Transistors aus a), die bei $V_{DS} = -30\text{ V}$ gemessen wurde. . . . .	135
7.21	AFM-Aufnahmen des im <i>Contact Mode</i> abgescannten Pentacen-Films auf MEMO und den Goldkontakten. a) zeigt einen $10\text{ }\mu\text{m} \times 10\text{ }\mu\text{m}$ großen Ausschnitt des organisch halbleitenden Films. In b) handelt es sich um einen aus a) vergrößerten Ausschnitt. . . . .	136
8.1	Der Transistor mit einer Kanallänge von $10\text{ }\mu\text{m}$ und einer Kanalweite von $1000\text{ }\mu\text{m}$ wurde im Hochvakuum bei $1 \cdot 10^{-6}\text{ mbar}$ und einer Aufdampfrate von $0,1\text{ nm/s}$ mit einer etwa $30\text{ nm}$ dicken Pentacen-Schicht bedampft. Als Substratmaterial wird eine PET-Folie verwendet, die auf einen Siliziumwafer mit einem Zweikomponentenkleber aufgeklebt wurde. Eine $300\text{ nm}$ dicke <i>inoflex T3</i> -Schicht dient als Gate-Dielektrikum. . . . .	141

- 8.2 Ausgangskennlinienfeld eines Transistors auf PET-Substrat mit  $L = 10 \mu\text{m}$  und  $W = 1000 \mu\text{m}$  sowie  $T5$  als Gate-Dielektrikum. Der etwa  $25 \text{ nm}$  dicke Pentacen-Film wurde im Hochvakuum bei  $9 \cdot 10^{-7} \text{ mbar}$  mit einer Rate von etwa  $0,1 \text{ nm/s}$  aufgedampft. Das PET-Substrat wurde gemäß der Beschreibung in Kapitel 6.1 mit doppelseitigem Klebeband auf dem Siliziumwafer befestigt. . . . . 142
- 8.3 Vergleich zweier Ausgangskennlinienfelder auf  $T5$ , deren Transistoren auf dem selben PET-Substrat, welches mit dem Zweikomponentenkleber auf dem Siliziumwafer aufgeklebt wurde, hergestellt und mit einem Sauerstoffplasma für  $30 \text{ s}$  bei  $100 \text{ W}$  vorbehandelt wurden. Die Proben wurden gleichzeitig mit dem Transistor aus Abbildung 8.2 mit Pentacen bedampft. . . . . 143
- 8.4 Eingangskennlinien des Transistors 2 aus Abbildung 8.3 b, die im linearen Betriebsbereich des Transistors bei  $V_{\text{DS}} = -5 \text{ V}$  und im Sättigungsbereich bei  $V_{\text{DS}} = V_{\text{GS}}$  aufgezeichnet wurden. . . . . 145
- 8.5 Ausgangskennlinienfeld eines Transistors auf PET-Substrat mit  $10 \mu\text{m}$  Kanallänge und  $1000 \mu\text{m}$  Kanalweite sowie  $Z5$  als Gate-Dielektrikum. Der etwa  $30 \text{ nm}$  dicke Pentacen-Film wurde im Hochvakuum bei  $4 \cdot 10^{-7} \text{ mbar}$  mit einer Rate von ungefähr  $0,1 \text{ nm/s}$  aufgedampft. . . . . 146
- 8.6 Ausgangskennlinienfeld eines Transistors auf Polypropylen-Folie (OPP) mit  $10 \mu\text{m}$  Kanallänge und  $1000 \mu\text{m}$  Kanalweite. Als Gate-Dielektrikum kommt eine etwa  $300 \text{ nm}$  dicke *inoflex T3*-Schicht zum Einsatz. Ein etwa  $38 \text{ nm}$  dicker Pentacen-Film wurde im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6} \text{ mbar}$  auf die Probe aufgedampft. Die Eingangskennlinie (b) wurde im Sättigungsbereich bei  $V_{\text{DS}} = V_{\text{GS}}$  gemessen. . . . . 148
- 8.7 Ausgangskennlinienfeld eines Transistors auf Polyimid-Substrat mit einer Kanallänge von  $10 \mu\text{m}$  und einer Kanalweite von  $1000 \mu\text{m}$ . Als Gate-Dielektrikum kommt eine etwa  $400 \text{ nm}$  dicke *inoflex T5*-Schicht zum Einsatz. Ein etwa  $30 \text{ nm}$  dicker Pentacen-Film wurde im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6} \text{ mbar}$  auf die Probe aufgedampft. Die Eingangskennlinie (b) wurde im Sättigungsbereich bei  $V_{\text{DS}} = -30 \text{ V}$  gemessen. . . . . 150
- 8.8 Ausgangskennlinienfeld eines Transistors auf PET-Substrat mit  $10 \mu\text{m}$  Kanallänge und  $16,8 \text{ cm}$  Kanalweite. Als Gate-Dielektrikum kommt eine etwa  $300 \text{ nm}$  dicke *inoflex Z5*-Schicht zum Einsatz. Ein etwa  $30 \text{ nm}$  dicker Pentacen-Film wurde im Hochvakuum bei einem Druck von  $8 \cdot 10^{-7} \text{ mbar}$  auf die Probe aufgedampft. Die Transferkennlinie (b) wurde im Sättigungsbereich bei  $V_{\text{DS}} = V_{\text{GS}}$  gemessen. . . . . 152
- 8.9 Ausgangskennlinienfeld eines Transistors auf PET-Substrat mit einer Kanallänge von  $10 \mu\text{m}$  und einer Kanalweite von  $1000 \mu\text{m}$ . Als Gate-Dielektrikum kommt eine etwa  $1 \mu\text{m}$  dicke Acrylatschicht zum Einsatz, die vor dem Maskieren mit Fotolack in einem Sauerstoffplasma behandelt wurde. Das Aufdampfen des etwa  $30 \text{ nm}$  dicken Pentacen-Films fand im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6} \text{ mbar}$  statt. Die Eingangskennlinie (b) wurde im Sättigungsbereich bei  $V_{\text{DS}} = -30 \text{ V}$  gemessen. . . . . 154
- 8.10 Ausgangskennlinienfeld eines Transistors auf PET-Substrat mit einer Kanallänge von  $10 \mu\text{m}$  und einer Kanalweite von  $1000 \mu\text{m}$ . Als Gate-Dielektrikum kommt eine etwa  $1 \mu\text{m}$  dicke Acrylatschicht zum Einsatz. Ein etwa  $30 \text{ nm}$  dicker Pentacen-Film wurde im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6} \text{ mbar}$  auf die Probe aufgedampft. Die Eingangskennlinie (b) wurde im Sättigungsbereich bei einer Gate-Source-Spannung von  $-30 \text{ V}$  gemessen. . . . . 156

- 8.11 Ausgangskennlinienfelder zweier Transistoren, die eine 300 nm (a) bzw. 600 nm (b) dicke Schicht des Acrylatmonomers als Gate-Dielektrikum verwenden. Die Transistoren wurden auf PET-Substrat mit 10  $\mu\text{m}$  Kanallänge und 1000  $\mu\text{m}$  Kanalweite hergestellt. Ein etwa 30 nm dicker Pentacen-Film wurde im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6}$  mbar auf die Probe aufgedampft. . . . . 157
- 8.12 Kennlinien eines Transistors mit 10  $\mu\text{m}$  Kanallänge und 1000  $\mu\text{m}$  Kanalweite, dessen PET-Substrat mit einem etwa 500 nm dicken Monomerfilm als Funktionsschicht eingeebnet wurde. Das Gate-Dielektrikum weist eine Schichtdicke von ungefähr 300 nm auf. Ein etwa 44 nm dicker Pentacen-Film wurde im Hochvakuum bei einem Druck von  $1 \cdot 10^{-6}$  mbar auf die Probe aufgedampft. Die Eingangskennlinie (b) wurde im Sättigungsbereich bei  $V_{\text{DS}} = -30$  V gemessen. 159
- 8.13 a) Die Lichtmikroskopaufnahme zeigt einen Ausschnitt des Transistorkanals, der durch die mittels Draht-Schattenmaske strukturierten, gesputterten Goldkontakte definiert wurde. b) Ausgangskennlinienfeld des in a) abgebildeten Transistors, dessen etwa 34 nm dicker Pentacen-Film bei einem Druck von  $4 \cdot 10^{-7}$  mbar mit einer Rate von etwa 0,1 nm/s aufgedampft wurde. . . . . 161
- 8.14 a) Ausgangskennlinienfeld und b) Eingangskennlinie eines Transistors mit 10  $\mu\text{m}$  Kanallänge und 1000  $\mu\text{m}$  Kanalweite auf einer Polyimid-Folie. Sein Pentacen-Film wurde unter Inertgasatmosphäre im Grobvakuum bei einem Druck von etwa  $3 \cdot 10^{-1}$  mbar abgeschieden. Die Transferkennlinie wurde im Sättigungsbereich bei  $V_{\text{DS}} = -30$  V gemessen. . . . . 163
- 8.15 5  $\mu\text{m} \times 5 \mu\text{m}$  große AFM-Aufnahme des im Grobvakuum unter Inertgasatmosphäre abgeschiedenen Pentacen-Films, der im *Contact Mode* abgescannt wurde. 164
- 9.1 a) Ersatzschaltbild eines *Enhancement*-Last-Inverters mit p-Kanal OFETs mit dem organischen Halbleiter Pentacen. b) Device eines Inverters mit einer Parallelschaltung mehrerer OFETs als Lastelemente, die über unterschiedliche Kanalweiten verfügen und zu einem OFET als Schaltelement in Reihe verschaltet sind. Die Schaltung wurde auf einem thermisch oxidierten Siliziumwafer als Trägermaterial hergestellt, wobei der Nanokompositlack als Gate-Dielektrikum zum Einsatz kommt. . . . . 168
- 9.2 Kennlinie einer Inverterstruktur, die einen oxidierten Siliziumwafer als Substratmaterial, eine Gate-Elektrode aus Titan, einen 300 nm dicken Film aus *inoflex Z5* als Gate-Dielektrikum sowie Drain- und Source-Elektroden aus thermisch aufgedampftem Gold verwendet. Die abschließende, etwa 27 nm dicke Pentacenschicht wurde bei einem Prozessdruck von  $8 \cdot 10^{-7}$  mbar und einer Rate von etwa 0,1 nm/s abgeschieden. Die Geometrieabmessungen des Lasttransistors betragen  $L = 5 \mu\text{m}$  und  $W = 500 \mu\text{m}$ , der Schalttransistor verfügt über eine Kanallänge von 1  $\mu\text{m}$  und eine Kanalweite von 1000  $\mu\text{m}$ . . . . . 170
- 9.3 Inverter auf Siliziumsubstrat mit 50 nm dicken Gate-Elektroden aus Gold. Ein etwa 300 nm dicker Nanokompositfilm aus *inoflex T5* dient als Gate-Dielektrikum. 30 nm Gold wurden im Hochvakuum für die Drain- und Source-Elektroden aufgedampft und per *Lift-off* strukturiert. Vor dem Aufdampfen der etwa 40 nm dicken Pentacenschicht bei einem Prozessdruck von  $9 \cdot 10^{-7}$  mbar und einer Rate von etwa 0,1 nm/s wurde die Probe für 20 s bei 100 W im Sauerstoffplasma behandelt. . . . . 171

- 
- 9.4 Inverter auf Siliziumsubstrat mit 50 nm dicken Gate-Elektroden aus Gold. Ein etwa 300 nm dicker Nanokompositfilm aus *inoflex T5* dient als Gate-Dielektrikum. 30 nm Gold wurden im Hochvakuum auf die Fotolackmaske für die Drain- und Source-Elektroden aufgedampft. Die Probe wurde gleichzeitig mit der Inverterstruktur aus Abbildung 9.3 mit Pentacen bedampft. . . . . 172

# Tabellenverzeichnis

4.1	Übersicht über ausgewählte mechanische/thermische, elektrische und Barriereigenschaften sowie die Oberflächenrauigkeit von PET. Die Angaben sind teilweise aus [106], [109], [110] oder [111] entnommen. . . . .	38
4.2	Übersicht über ausgewählte Eigenschaften von PEN-Folie am Beispiel einer <i>Teonex Q65</i> Folie, die Angaben sind hauptsächlich aus [114] entnommen. . . . .	40
4.3	Zusammenfassung einiger Eigenschaften von PP-Folien [109, 110, 115]. . . . .	42
4.4	Zusammenstellung ausgewählter Eigenschaften der PI-Folie [105, 109, 110, 113, 116, 117]. . . . .	44
4.5	Zusammenfassung und Bewertung der Substrateigenschaften bezüglich ihrer Eignung als Substrat für organische Elektronik. (Bewertung: ++ sehr gut, + gut, o befriedigend, – schlecht, – – sehr schlecht) . . . . .	45
5.1	Berechnete Permittivitäten für die drei unterschiedlichen Lacksysteme bei einer Schichtdicke von 200 nm . . . . .	69
6.1	Spezifischer Widerstand $\rho_0$ bei 293 K der ausgewählten Gate-Metalle (Daten aus [191]). Die mittlere Rauigkeit der Metalloberfläche wurde in eigenen Messungen mit Hilfe eines AFMs im <i>Contact Mode</i> ermittelt, wobei die Aluminium-, Chrom- und Titanschicht mit einer Dicke von etwa 100 nm auf einen oxidierten Siliziumwafer aufgedampft wurden. Bei den Proben mit Gold wurde lediglich eine 50 nm dicke Schicht aufgedampft. . . . .	78
7.1	Gegenüberstellung der Transistorparameter bei einer Kanallänge von 10 $\mu\text{m}$ und einer Kanalweite von 1000 $\mu\text{m}$ auf den unterschiedlichen Nanokompositlacken mit einer Silizium-Gate-Elektrode. . . . .	110
7.2	Gegenüberstellung ausgewählter Transistorparameter von OFETs auf Nanokompositlack ohne und mit Sauerstoffplasmabehandlung vor dem Aufdampfen des Pentacens. . . . .	119
7.3	Gegenüberstellung der Transistorparameter einer Teststruktur mit einer Kanallänge von 10 $\mu\text{m}$ und einer Kanalweite von 1000 $\mu\text{m}$ auf den unterschiedlichen Nanokompositlacken mit Silizium-Gate. Die Teststrukturen wurden vor dem Aufdampfen des Pentacens einer Sauerstoffplasmabehandlung für 20 s bei 100 W unterzogen. . . . .	120
7.4	Gegenüberstellung der Transistorparameter einer Teststruktur mit einer Kanallänge von 10 $\mu\text{m}$ und einer Kanalweite von 1000 $\mu\text{m}$ auf den unterschiedlichen Nanokompositlacken mit Titan-Gate, die vor dem Aufdampfen des Pentacens einer Sauerstoffplasmabehandlung für 20 s bei 100 W unterzogen wurden. . . . .	123
7.5	Extrahierte Parameter für Transistoren mit 10 $\mu\text{m}$ Kanallänge und 1000 $\mu\text{m}$ Kanalweite, deren Drain- und Source-Elektroden aufgesputtert bzw. aufgedampft wurden. Eine strukturierte, 80 nm dicke Titanschicht dient als Gate-Elektrode, als Dielektrikum wird <i>Z5</i> eingesetzt. . . . .	128

7.6	Aufstellung der Austrittsarbeit ausgewählter Metalle, die als Gate-Elektrode eingesetzt wurden. (Daten aus Abbildung 3.6) . . . . .	131
7.7	Aufstellung der elektrischen Parameter von OFETs mit unterschiedlichen Gate-Metallen, die innerhalb eines Aufdampfvorgangs im Hochvakuum mit 30 nm Pentacen beschichtet wurden. Die Geometrieabmessungen der Transistoren betragen $L = 10 \mu\text{m}$ und $W = 1000 \mu\text{m}$ . . . . .	131
7.8	Ausgewählte elektrische Parameter von Transistoren mit unterschiedlichen Gate-Metallen. Proben mit identischer Ziffer wurden in einem Vorgang mit etwa 30 nm Pentacen bei einem Prozessdruck von etwa $8 \cdot 10^{-7}$ mbar bedampft. Die Geometrieabmessungen der Transistoren betragen $L = 10 \mu\text{m}$ und $W = 1000 \mu\text{m}$ . . . . .	134
7.9	Elektrische Parameter eines OFETs mit Pentacen, der eine 350 nm dicke MEMO-Schicht als Gate-Dielektrikum verwendet. Die Geometrieabmessungen der Transistoren betragen $L = 10 \mu\text{m}$ und $W = 1000 \mu\text{m}$ . . . . .	137
8.1	Extrahierte elektrische Parameter eines organischen Feldeffekt-Transistors mit $10 \mu\text{m}$ Kanallänge und $1000 \mu\text{m}$ Kanalweite auf einem PET-Substrat mit einer Aluminium-Gate-Elektrode und <i>inoflex T3</i> als Gate-Dielektrikum. Das PET-Substrat wurde mit einem Zweikomponentenkleber auf dem Siliziumsubstrat befestigt. . . . .	142
8.2	Extrahierte elektrische Parameter zweier organischer Feldeffekt-Transistoren mit $10 \mu\text{m}$ Kanallänge und $1000 \mu\text{m}$ Kanalweite auf dem selben PET-Substrat mit einer Aluminium-Gate-Elektrode und <i>inoflex T5</i> als Gate-Dielektrikum. Das PET-Substrat wurde mit einem Zweikomponentenkleber auf dem Siliziumsubstrat befestigt. Vor dem Bedampfen der Teststrukturen mit Pentacen wurden sie für 30 s im Sauerstoffplasma bei 100 W vorbehandelt. . . . .	144
8.3	Elektrische Kenndaten des Transistors aus Abbildung 8.5 mit einer Kanallänge von $10 \mu\text{m}$ und einer Kanalweite von $1000 \mu\text{m}$ . . . . .	147
8.4	Elektrische Kenndaten des Transistors aus Abbildung 8.6 mit einer Kanallänge von $10 \mu\text{m}$ und einer Kanalweite von $1000 \mu\text{m}$ . . . . .	148
8.5	Elektrische Kenndaten des Transistors aus Abbildung 8.7 mit einer Kanallänge von $10 \mu\text{m}$ und einer Kanalweite von $1000 \mu\text{m}$ . . . . .	150
8.6	Elektrische Kenndaten des Transistors aus Abbildung 8.8 mit einer Kanallänge von $10 \mu\text{m}$ und einer Kanalweite von $16,8 \mu\text{m}$ . . . . .	153
8.7	Elektrische Kenndaten des Transistors aus Abbildung 8.9, dessen Dielektrikum vor dem Beschichten mit Fotolack im Sauerstoffplasma für 20 s bei 100 W vorbehandelt wurde. Im Vergleich dazu sind die elektrischen Parameter des Transistors aus Abbildung 8.10 aufgeführt. Beide Devices verfügen über eine Kanallänge von $10 \mu\text{m}$ und eine Kanalweite von $1000 \mu\text{m}$ . . . . .	155
8.8	Elektrische Parameter von zwei Transistoren, die eine etwa 300 nm bzw. 600 nm dicke Acrylatschicht als Gate-Dielektrikum verwenden. Beide Devices verfügen über eine Kanallänge von $10 \mu\text{m}$ und eine Kanalweite von $1000 \mu\text{m}$ . Die Tabelle wird durch die Parameter des Transistors aus Tabelle 8.7 mit der circa $1 \mu\text{m}$ dicken Monomerschicht ergänzt. . . . .	158
8.9	Elektrische Parameter eines Transistors auf einer PET-Folie, die vor der Fertigung der Transistoren mit einem etwa 500 nm dicken Monomerfilm als Funktionsschicht zum Einebnen der Substratoberfläche beschichtet wurde. Die Geometrieabmessungen des Devices, einschließlich der Dicke des Dielektrikums, sind identisch zum Transistor 1 aus Tabelle 8.8, dessen Daten diese Tabelle zu Vergleichszwecken ergänzen. . . . .	159



- 
- 8.10 Elektrische Kenndaten des Transistors aus Abbildung 8.7 mit einer Kanallänge von  $10\ \mu\text{m}$  und einer Kanalweite von  $1000\ \mu\text{m}$ . Sein Pentacen-Film wurde im Hochvakuum aufgedampft. Im Vergleich dazu stehen die Kenndaten eines Transistors mit identischen Geometrieabmessungen aus Abbildung 8.15, dessen organische Halbleiterschicht im Grobvakuum unter Inertgasatmosphäre abgeschieden wurde. . . . . 164



# A Anhang

## A.1 Reinigungsschritte

Bei der Fertigung der Scheiben wurden verschiedene Reinigungsschritte durchgeführt. Der Vollständigkeit halber seien diese Reinigungen hier im Anhang dokumentiert.

### A.1.1 Reinigung A (Rg A)

Die Reinigung A wird bei organischen Verschmutzungen durchgeführt. Dabei werden organische Rückstände, Fotolacke, verschiedene Metalle, darunter auch Aluminium und Salze entfernt.

#### Prozessschrittfolge

- NCW 1001 im Ultraschallbecken für 10 min
- Spülen in VE-Wasser bis Widerstand  $> 4 \text{ M}\Omega$
- $\text{H}_2\text{O}_2$ - $\text{H}_2\text{SO}_4$ -Ätzlösung für 10 min bei  $80^\circ\text{C}$
- Spülen in VE-Wasser bis Widerstand  $> 4 \text{ M}\Omega$
- Spülen und Trockenschleudern

### A.1.2 Reinigung C (Rg C)

Ist bereits eine Metallschicht auf dem zu reinigenden Wafer vorhanden, darf nur noch die Reinigung C durchgeführt werden. Sie entfernt Partikel und Fotolacke.

#### Prozessschrittfolge

- $\text{O}_2$ -Plasmareinigung
- Reinigung in Aceton für 2 min
- Spülen in VE-Wasser bis Widerstand  $> 4 \text{ M}\Omega$
- NCW 1001 im Ultraschallbecken für 10min
- Spülen in VE-Wasser bis Widerstand  $> 4 \text{ M}\Omega$
- Reinigung in Isopropanol für 5min
- Spülen in VE-Wasser bis Widerstand  $> 4 \text{ M}\Omega$
- Spülen und Trockenschleudern



---

## B Danksagung

Zum Abschluss der vorliegenden Dissertation, die im Rahmen meiner Tätigkeit als wissenschaftlicher Angestellter an der Universität Paderborn entstand, möchte ich mich bei den Personen bedanken, die mich während der Verwirklichung unterstützt haben. Dementsprechend gilt mein besonderer Dank:

- Prof. Dr.-Ing. Hilleringmann als Leiter des Fachgebiets Sensorik, für die gute Ausbildung und das vielseitige und interessante Forschungsthema. Er stellte mir für die Durchführung der Untersuchungen die erforderliche Infrastruktur zur Verfügung, war stetig zu fruchtbaren Diskussionen bereit und ließ große Freiräume, eigene Vorstellungen zu realisieren.
- Prof. Dr. Frank Schreiber von der Eberhard Karls Universität Tuebingen für die Übernahme des Zweitgutachtens.
- Meinen Kollegen Dipl.-Ing. Tobias Balkenhol, Dipl.-Ing. Andreas Belgardt, Werner Büttner, Dipl.-Ing. Martin Dierkes, Dipl.-Wirt.-Ing. Torsten Frers, Dipl.-Ing. Heinz Funke, Dipl.-Ing. Jochen Menzel, Dipl.-Wirt.-Ing. Sebastian Meyer zu Hoberge, Dr.-Ing. Ralf Otterbach, Dr.-Ing. Christoph Pannemann, Dmitry Petrov, Dipl.-Ing. Peter Scholz und Dipl.-Ing. Karsten Wolff für zahlreiche Diskussionen, tatkräftige Unterstützung und das angenehme Arbeitsklima.
- Den angehenden Mikrotechnologen Christian Hennerkes, Thomas Markwica und Bastian Schmidt sowie den Mikrotechnologen Andreas Becker und Alexander Jonas für die eifrige Unterstützung bei der Präparation der Proben.
- Den Projekt- und Studienarbeitern sowie den Diplomanden: Yan Xu (Bachelor), Dipl.-Ing. Tobias Otterpohl, Soraja Bondi-Fernandez (Master), Matthias Bockelkamp, Markus Reinstädler und Georg Thiessen.
- Prof. Dr. Bremser, *Technische Chemie*-Universität Paderborn, sowie seinen Mitarbeitern Oliver Seewald und Björn Weber für zahlreiche Diskussionen und das zur Verfügung stellen von chemischen Komponenten.
- Prof. Dr. Lischka, *Physik und Technologie optoelektronischer Halbleiter*-Universität Paderborn, und seinen Mitarbeitern für die gute Zusammenarbeit und die Bereitbestellung der Aufdampfanlage zum Aufdampfen der Gold-Kontakte.
- W. Sievers, *Nanophotonische Materialien*-Universität Paderborn, für die hochauflösenden REM-Aufnahmen der Kontaktstrukturen.

- Den Mitgliedern des DFG-Schwerpunktes 1121 für die zahlreichen Diskussionen, insbesondere:
  - Prof. Dr. Rainer Adelung und MSc Michael Scharnberg von der Universität Kiel,
  - Prof. Dr. Veit Wagner von der Internationalen Universität Bremen,
  - Dipl.-Ing. Ingo Hoerselmann von der TU Ilmenau.
- Dr.-Ing. Christoph Pannemann, Dipl.-Ing. Tobias Balkenhol und Dipl.-Biol. Simone Diekmann für die Korrektur meines Manuskriptes.
- Meiner Familie und meiner Freundin für das entgegengebrachte Verständnis und die moralische Unterstützung.