

Rekonfigurierbare Architekturen können die Funktionalität und Struktur ihrer Bausteine verändern. Die Programmierung erfolgt meist in Maschinensprache oder durch einen proprietären und oft nicht voll automatisierten Übersetzer.

Diese Dissertation präsentiert einen Hardware/Software-Ansatz, bei dem eine übersetzergetriebene dynamische Rekonfiguration aus einer festen Menge von dem Übersetzer bekannten Modi auswählt. Diese Modi werden als *Architektur-Varianten* bezeichnet. Jede Variante basiert auf einer entsprechenden Programmanalyse-Technik und repräsentiert die beste Maschinenkonfiguration für einen bestimmten Anwendungsbereich.

Zum Beispiel kann eine Maschine zwischen verschiedenen Parallelitätsparadigmen wie SIMD und MIMD umschalten. Für ein gegebenes Programm bestehend aus regulären und irregulären Strukturen kann der Übersetzer durch eine Analyse der Parallelität den besten Ausführungsmodus bestimmen. Eine Rekonfiguration der Verbindungen zwischen ALUs und Registerbänken erlaubt die Ausnutzung zusätzlicher physikalischer Register bei gleichbleibendem Instruktionsformat. In einem Multiprozessor können zusätzlich Register anderer Prozessoren temporär verwendet werden, um eine Auslagerung zu vermeiden. Weiter kann über solche Register effizient kommuniziert werden.

Diese Dissertation konzentriert sich auf die Umschaltung zwischen SIMD/MIMD-Ausführung und die Rekonfiguration der Registerverbindungen. Beide Techniken werden anhand eines bestehenden Multiprozessors bewertet.