

Zusammenfassung

In dieser Dissertation werden Modelle für parallele Systeme vorgestellt, ein Überblick über Algorithmen für diese Modelle gegeben und effiziente Implementierungen entwickelt. Der Schwerpunkt liegt dabei auf der Familie der Bulk Synchronous Parallel Modelle, da diese die Entwicklung portabler, aber trotzdem effizienter paralleler Programme erlauben.

Für die Implementierungen werden zwei Architekturen betrachtet: ein On-Chip-Parallelcomputer und Workstation-Cluster. Mit einem On-Chip-System zeigt die Arbeit, wie das benutzte Modell die Entwicklung applikationsunabhängiger, effizienter, paralleler Systeme unterstützen kann. Auf der anderen Seite des Spektrums paralleler Systeme stehen Workstation-Cluster, auf denen nur freie Rechenkapazitäten genutzt werden. Sie unterscheiden sich vom On-Chip-System durch größere Latenzen, geringere Kommunikationsbandbreite und größeren Arbeitsspeicher. Durch die Heterogenität (z.B. verschiedene Computertypen) und durch die variable, sich ständig ändernde, nutzbare Rechenkapazität der einzelnen Knoten ergeben sich besondere Herausforderungen, z.B. Lastbalancierung. Hierfür wird eine Implementierung vorgestellt, welche mittels virtueller Prozessoren und deren Migration die Last gleichmäßig im Netzwerk verteilt.

Exemplarische Implementierungen zeigen, dass die Idee eines allgemeinen Modells funktioniert, d.h., dass ein Algorithmus für dieses Modell zu effizienten Implementierungen auf unterschiedlichen Systemen führen kann.